1)

Estado actual	Entrada X 0	1
A	B/1	C/0
B	B/0	A/1
C	A/0	C/0

Estado actual	Entrada X 0	1	salidas
W	Y	X	0
X	X	Y	1
Y	X	W	0

2)

Estado	Y1	Y2
A	0	0
B	0	1
C	1	0
D	1	1

$$D_1 = y_1\overline{y}_2 + xy_2$$
$$D_2 = xy_1 + \overline{x}y_1 = x\oplus y_1$$
$$z = x\overline{y}_1 y_2 + \overline{x}y_1\overline{y}_2$$

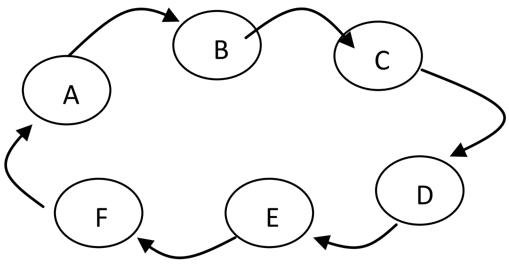
Y1Y2	0	1
00	00/0	01/0
01	00/0	11/0
10	01/0	10/0
11	11/1	10/0

3)

a)

<u>Estados</u>

000=0
001=1
010=2
011=3
100=4
101=5
110=6
111=7



	$y_2y_1y_0$	$Y_2Y_1Y_0$
	000	xxx
A	001	011
	010	Xxx
B	011	110
E	100	111
D	101	100
C	110	101
F	111	001

y_0	Y_0 D_0
0	x x
1	1 1
0	x x
1	0 0
0	1 1
1	0 0
0	1 1
1	1 1

$$D_0 = \overline{y}_2\ \overline{y}_1 + y_2\ y_1 + \overline{y}_0$$
$$D_1 = \overline{y}_2 + y_1\ \overline{y}_2$$
$$D_2 = \overline{y}_0 + y_1\ \overline{y}_2 + y_2\ \overline{y}_1$$

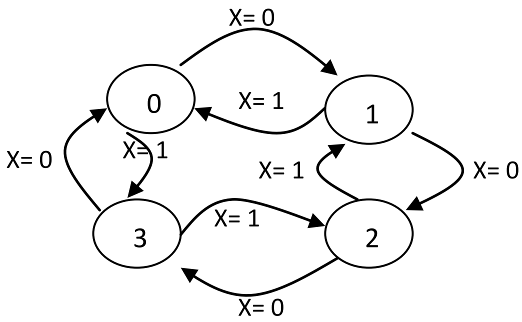
y_1	Y_1 D_1
0	x x
0	1 1
1	x x
1	1 1
0	1 1
0	0 0
1	0 0
1	0 0

y_2	Y_2 D_2
0	x x
0	0 0
0	x x
0	1 1
1	1 1
1	1 1
1	1 1
1	0 0

b)

Entrada adicional : X =0 cuenta hacia arriba. X =1 cuenta hacia abajo

4 estados ➔ dos FF tipo D



<u>Estados</u>

000=0

001=1

010=2

011=3

<u>Para x= 0</u>

y_1y_0	Y_1Y_0
00	01
01	10
10	11
11	00

y_0	Y_0 D_0
0	1 1
1	0 0
0	1 1
1	0 0

$$D_0 = \overline{y}_0\,\overline{x}$$

$$j_0 = 1$$
$$k_0 = 1$$

y_1	Y_1 D_1
0	0 0
0	1 1
1	1 1
1	0 0

$$D_1 = (y_0 \oplus y_1)\,\overline{x}$$

$$j_1 = (\overline{y_0 \oplus x})$$
$$k_1 = (\overline{y_0 \oplus x})$$

Para x= 1

y_1y_0	Y_1Y_0
00	11
01	00
10	10
11	11

y_0	Y_0 D_0
0	1 1
1	0 0
0	1 1
1	0 0

$$D_0 = \overline{y_0}\, x$$

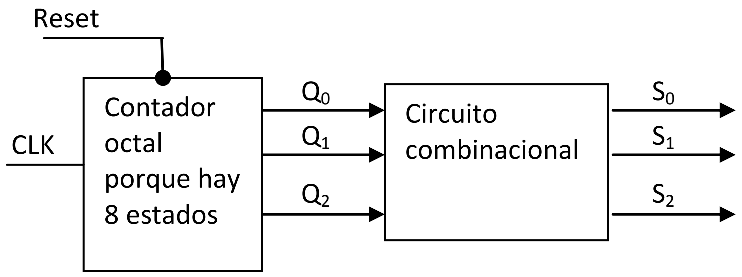
y_1	Y_1 D_1
0	1 1
0	0 0
1	0 0
1	1 1

$$D_1 = \left(\overline{y_0 \oplus y_1}\right) x$$

$$D_0 = \overline{y}_0\, \overline{x} + \overline{y_0}\, x = \overline{y}_0$$
$$D_1 = (y_0 \oplus y_1)\, \overline{x} + \left(\overline{y_0 \oplus y_1}\right) x$$

c) Desde el estado 1, a veces se pasa al estado 0 y otras a 1. No sirve el procedimiento anterior.
Hace falta stados diferentes: uno que recuerde que llega del 5 y otro, que llega del 0. Así, harán falta 4 FFs y muchos estados serán X.

c.1) Solución 1

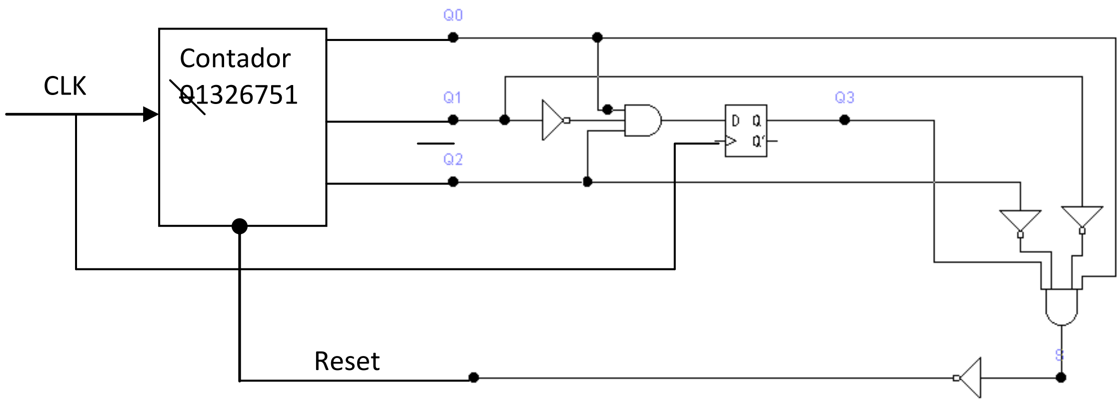


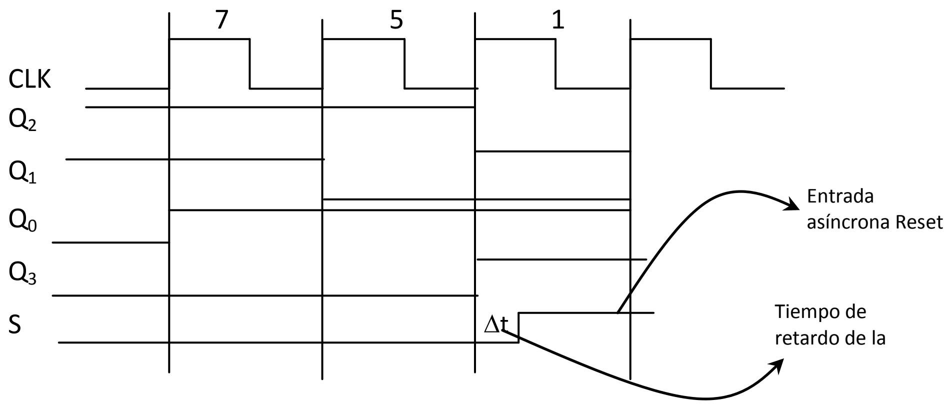
$Q_2Q_1Q_0$	$S_2S_1S_0$
000	000
001	001
010	011
011	010
100	110
101	111
110	101
111	001

$S_2 = m_4+m_5+m_6$
$S_1 = m_2+m_3+ m_4+m_5$
$S_1 = m_1+m_3+ m_5+m_6+m_7$

Se puede implementar mediante puertas lógicas o con un decodificador 138.

c.2) Solución 2



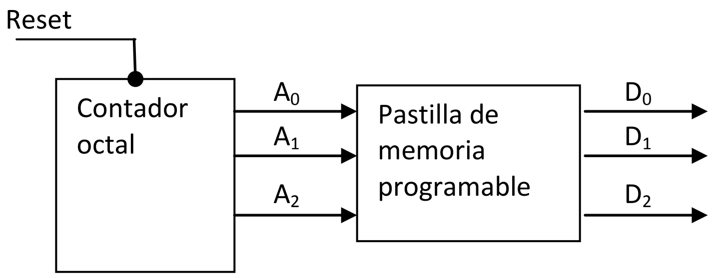


Desde que se pone a 1 hasta que pasa a 0 el tiempo será el retardo del FF-D + el tiempo de retardo de la puerta AND. Por ello, habría que hacer un estudio de tiempos.

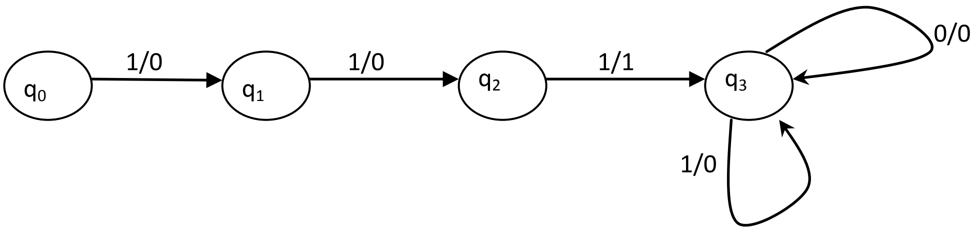
c.3) Solución 3

Utilizar una memoria: son comerciales y sólo habría que programarla con la secuencia que se desea. Evidentemente, sobraría memoria.

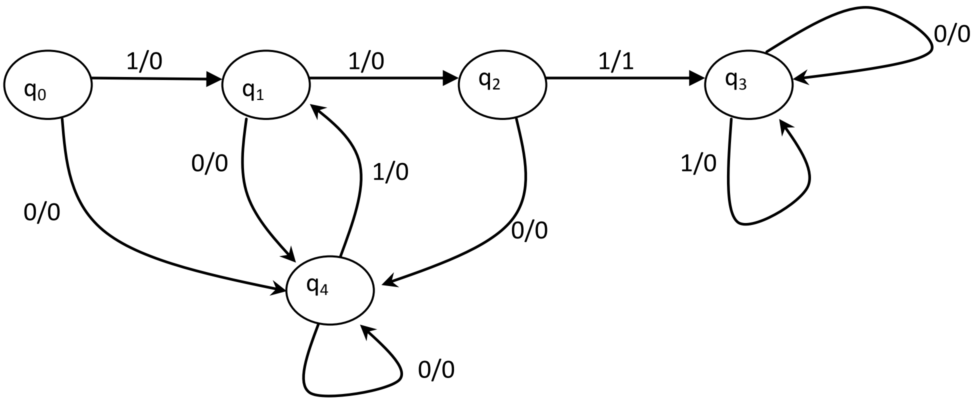
$S_7S_6S_5S_4S_3S_2S_1S_0$
000
001
011
010
110
111
101
001
………………..
………………..



4)



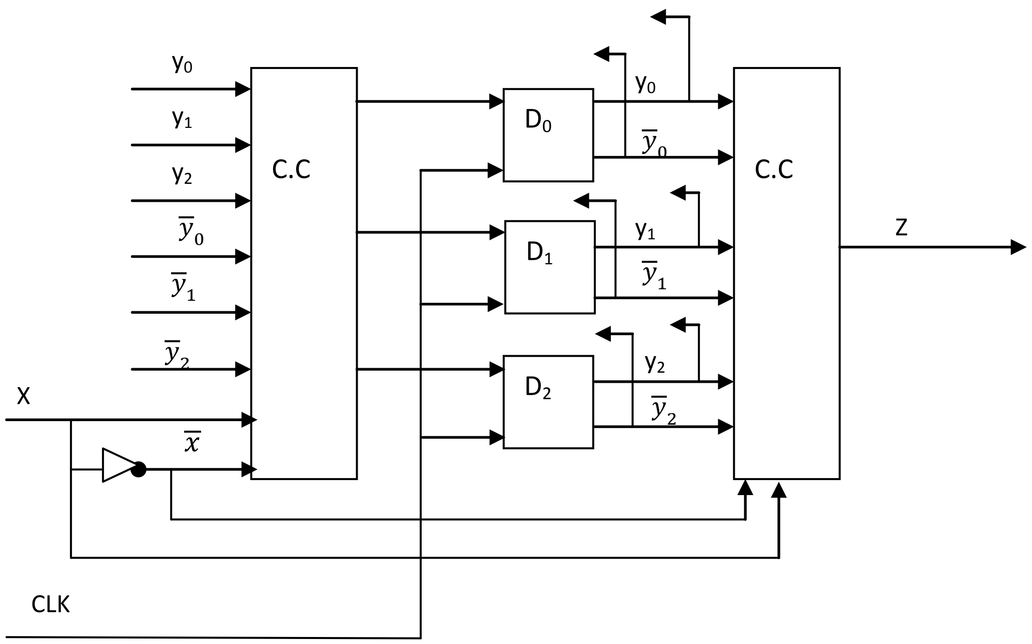
Puede ocurrir que aparezcan 0s,por lo que se necesita otro estado que indique la interrupción.



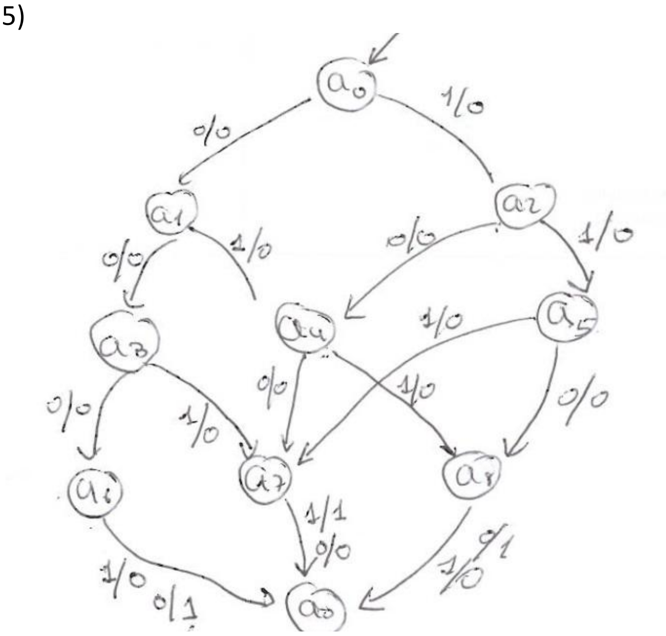
	Entrada Xt	
qt	0	1
q_0	$q_4/0$	$q_1/0$
q_1	$q_4/0$	$q_2/0$
q_2	$q_4/0$	$q_3/0$
q_3	$q_3/0$	$q_3/1$
q_4	$q_4/0$	$q_1/0$

5 estados, por lo tanto, 3 FF

$$D_0 = (\overline{y}_2\ \overline{y}_1 + \ \overline{y}_2\, y_0)\,\overline{x} + \left(\overline{y}_2\ y_1\,\overline{y}_0 + \ y_2\ \overline{y}_1\,\overline{y}_0\right)x$$
$$D_1 = (\overline{y}_2\ \overline{y}_1\, y_0 + \ y_2\,\overline{y}_1\,\overline{y}_0)\,\overline{x} + \ (\overline{y}_2\,\overline{y}_0 + \ \overline{y}_2\ y_1)x$$
$$D_2 = (\,y_2\ \overline{y}_1\,\overline{y}_0 + \ \overline{y}_2\, y_1)\,\overline{x} + \ (y_2\ \overline{y}_1\,\overline{y}_0 + \ \overline{y}_2\ y_0)x$$
$$z = \ y_2\ \overline{y}_1\, y_0\, x + \overline{y}_2\,\overline{y}_1\,\overline{y}_0\,\overline{x}$$



5)



a_0 = comienzo
a_1= un 0 (leído 1)
a_2= nº impar (leído 1)
a_3= 2 0s (leídos 2)
a_4= nº impar (leídos 2)
a_5= nº par (leídos 2)
a_6= 3 0s (leídos 3)
a_7= nº impar (leídos 3)
a_8= nº par (leídos 3)

	Entrada X	
at	0	1
a_0	a_1/0	a_2/0
a_1	a_3/0	a_4/0
a_2	a_4/0	a_5/0
a_3	a_6/0	a_7/1
a_4	a_7/0	a_8/0
a_5	a_8/0	a_7/0
a_6	a_0/1	a_0/0
a_7	a_0/0	a_0/1
a_8	a_0/1	a_0/0

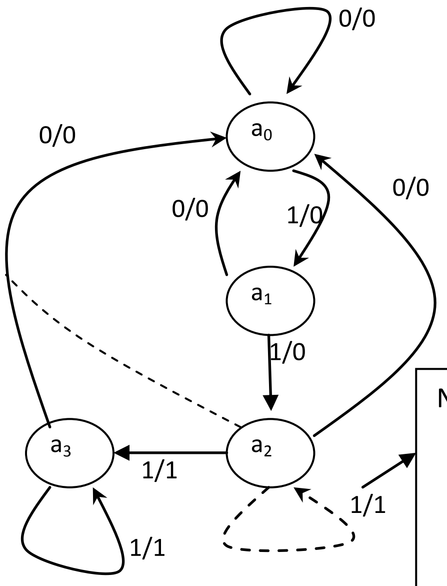
$\Longrightarrow$

	Entrada X	
at	0	1
a_0	a_1/0	a_2/0
a_1	a_3/0	a_4/0
a_2	a_4/0	a_5/0
a_3	a_6/0	a_7/1
a_4	a_7/0	a_6/0
a_5	a_6/0	a_7/0
a_6	a_0/1	a_0/0
a_7	a_0/0	a_0/1

6)

a)Ejemplo: 1 1 1 1 0 0 1 1 1 1 ----->

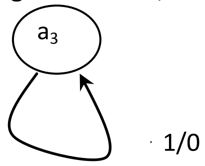
Salida 1 1 1 1



a_0 = comienzo+ nº de 0s
a_1= leído un 1
a_2= leído dos 1s
a_3= leído tres 1s

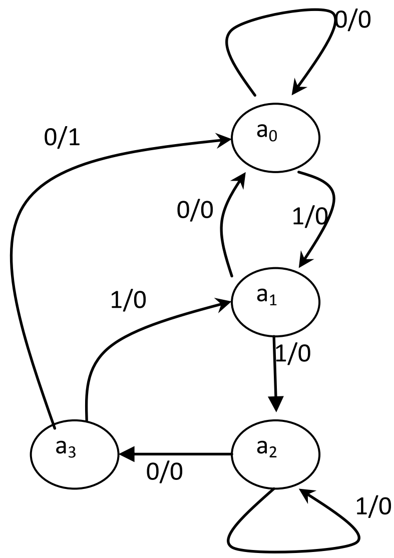
a_2= a_3=> a_2 =leído dos 1s o más

Nos quedamos aquí si la salida sigue dando 1, si no queremos eso sería



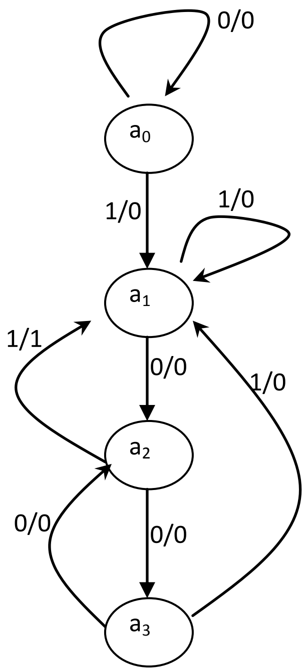
b)Ejemplo: 0 0 0 1 1 0 0 0 1 1 1 1 1

Salida: 1 1



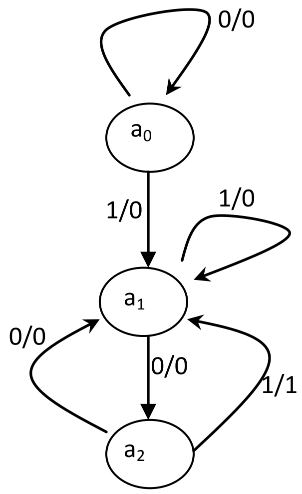
a_0 = comienzo+ nº de 0s
a_1= leído un 1
a_2= leído dos 1s en los dos últimos bits
a_3= leído un 0 después de dos 1s

c) Ejemplo: 1 0 0 0 1 0 1
Salida: 1 1

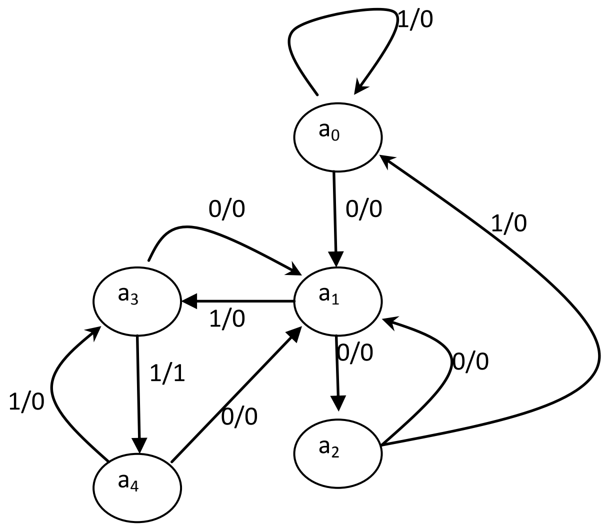


a_0 = comienzo+ nº de 0s
a_1= leído un 1 o más
a_2= nº impar de 0s después de un 1
a_3= nº par de 0s después de un 1

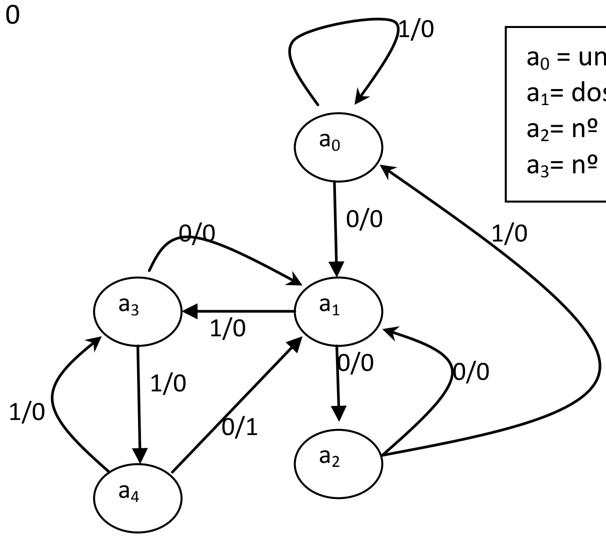
a_1= a_3=> a_1 =reconoce un 1 o más seguido de un nº par de 0s



d) Ejemplo: 1 1 1 1 0 0 0
Salida: 1 0 1

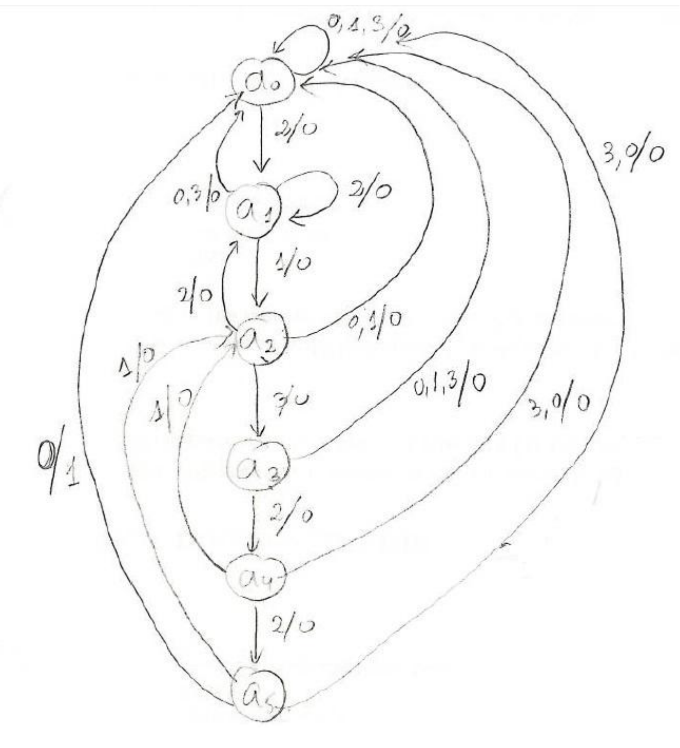


Ejemplo: 0 1 1 1 1 0 0 0
Salida: 1



a_0 = un 0 nº impar 0s
a_1= dos 0s + nº par 0s
a_2= nº impar de 1s + nº impar
a_3= nº par de 1s + nº impar

e)



a_0 = comienzo
a_1= lee 2
a_2= lee 2 1
a_3= lee 2 1 3
a_4= lee 2 1 3 2
a_5= lee 2 1 3 2 2

3 FF ➔ $y_2y_1y_0$

		$\overline{x}\,\overline{y}$/z	$\overline{x}\,y$/z	$x\,\overline{y}$/z	$x\,y$/z
		00/z	01/z	10/z	11/z
$y_2y_1y_0$	at	0/z	1/z	2/z	3/z
000	a_0	a_0/0	a_0/0	a_1/0	a_0/0
001	a_1	a_0/0	a_2/0	a_1/0	a_0/0
010	a_2	a_0/0	a_0/0	a_1/0	a_2/0
011	a_3	a_0/0	a_0/0	a_4/0	a_0/0
100	a_4	a_0/0	a_2/0	a_5/0	a_0/0
101	a_5	a_0/1	a_2/0	a_1/0	a_0/0

Se realiza el diseño de y_0. El resto igualmente.

Para $\overline{x}\,\overline{y}$

$y_{0,z}$	Y_0 Z D
$a_{0,0}$	a_0 0 0
$a_{1,0}$	a_0 0 0
$a_{2,0}$	a_0 0 0
$a_{3,0}$	a_0 0 0
$a_{4,0}$	a_0 0 0
$a_{5,0}$	a_0 0 0

Para $\overline{x}\,y$

$y_{0,z}$	Y_0 Z D
$a_{0,0}$	a_0 0 0
$a_{1,0}$	a_2 0 0
$a_{2,0}$	a_0 0 0
$a_{3,1}$	a_0 0 0
$a_{4,0}$	a_2 0 0
$a_{5,1}$	a_2 0 0

Para $x\,\overline{y}$

$y_{0,z}$	Y_0 Z D
$a_{0,0}$	a_1 1 1
$a_{1,1}$	a_1 1 1
$a_{2,0}$	a_1 1 1
$a_{3,1}$	a_4 0 0
$a_{4,0}$	a_1 1 1
$a_{5,1}$	a_1 1 1

Para $x\,y$

$y_{0,z}$	Y_0 Z D
$a_{0,0}$	a_0 0 0
$a_{1,1}$	a_0 0 0
$a_{2,0}$	a_3 1 1
$a_{3,1}$	a_0 0 0
$a_{4,0}$	a_0 0 0
$a_{5,1}$	a_0 0 0

y_2 \ y_1y_0	00	01	11	10
0	1 ₀	1 ₁	₃	1 ₂
1	1 ₄	1 ₅	X ₇	X ₆

$$D_{y0} = \overline{y}_0 + \overline{y}_1$$

y_2 \ y_1y_0	00	01	11	10
0	0	1	3	1 (2)
1	4	5	X (7)	X (6)

$$D_{y0} = y_1\,\overline{y}_0$$

$$D_{y0} = \left(\overline{y}_0 + \overline{y}_1\right) x\,\overline{y} + y_1\,\overline{y}_0\,x\,y$$

7)

Salida ≡ Estados ➔ 4 FFs

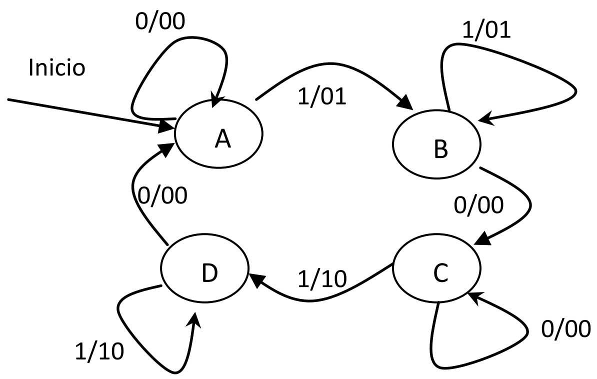
		X = 1	X = 0	$X/\overline{x}$			
Asignación	$y_3y_2y_1y_0$	$Y_3Y_2Y_1Y_0$	$Y_3Y_2Y_1Y_0$	J_3 K_3	J_2 K_2	J_1 K_1	J_0 K_0
0	0000	0001	0000	0 X	0 X	0 X	1/0 X/X
1	0001	0010	0001	0 X	0 X	1/0 X/X	X 1/0
2	0010	0011	0010	0 X	0 X	X 0	1/0 X
3	0011	0100	0011	0 X	1/0 X	X 1/0	X 1/0
4	0100	0101	0100	0 X	X X	0 X	1/0 X
5	0101	0110	0101	0 X	X X	1/0 X	X 1/0
6	0110	0111	0110	0 X	X X	X 0	1/0 X
7	0111	1000	0111	1/0 X/X	X/X X/X	X 1/0	X 1/0
8	1000	1001	1000	X/X 0/0	0 0/0	0 X	1/0 X
9	1001	0000	1001	X/X 1/0	0 1/0	0 X	X 1/0
10	X	X	X	X	X	X	X
11	X	X	X	X	X	X	X
12	X	X	X	X	X	X	X
13	X	X	X	X	X	X	X
14	X	X	X	X	X	X	X
15	X	X	X	X	X	X	X
16	….	….	…	…	…	…	…

$J_3 = y_2\, y_1\, y_0\, x$ $\quad J_2 = y_1\, y_0\, x$ $\quad J_1 = \overline{y}_3\, y_0\, x$ $\quad J_0 = x$

$K_3 = y_0\, x$ $\quad K_2 = y_1\, y_0\, x$ $\quad K_1 = y_0\, x$ $\quad K_0 = x$

8) x = entrada x= 1 obstáculo por lo tanto debe girar. z_2 = 1 hacia la derecha; z_1 = 2 hacia la izquierda

X/Z_1Z_2



A = no detecta obstáculo, el último a la izquierda
B= se detecta obstáculo, giro a la derecha
C= no detecta obstáculo, sigue recto. El último giro fue a la derecha
D= se detecta obstáculo, giro a la izquierda

Tabla de estados

	X	
y_1y_2	0	1
A	A/00	B/01
B	C/00	B/01
C	C/00	D/10
D	A/00	D/10

NS/Z_1Z_2

Tabla de transición

y_1y_2	0	1
00	00/00	01/01
01	11/00	01/01
11	11/00	10/10
10	00/00	10/10

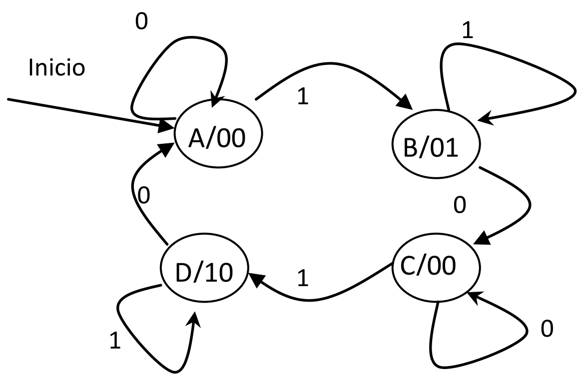
Mapas de salida

y_1y_2	0	1
00	0	0
01	0	0
11	0	1
10	0	1

$$z_1 = xy_1$$
$$z_2 = x\,\overline{y}_2$$

$$J_2 = \overline{y}_1\ x \qquad J_1 = \ y_2\,\overline{x}$$
$$K_2 = \overline{\overline{y}_1 + \overline{x}} = xy_1 \qquad K_1 = \ \overline{x + \ y_2} = \overline{x}\,\overline{y}_2$$

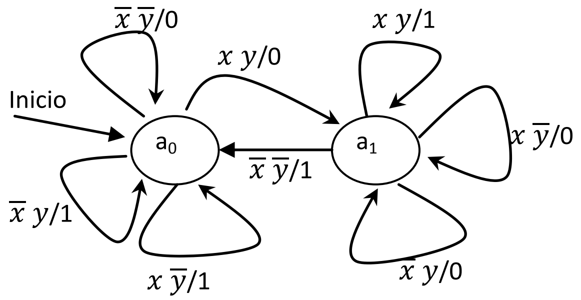
Sin embargo, el diseño debería se tipo Moore, ya que la salida debe mantenerse hasta cambiar de estado.



9)

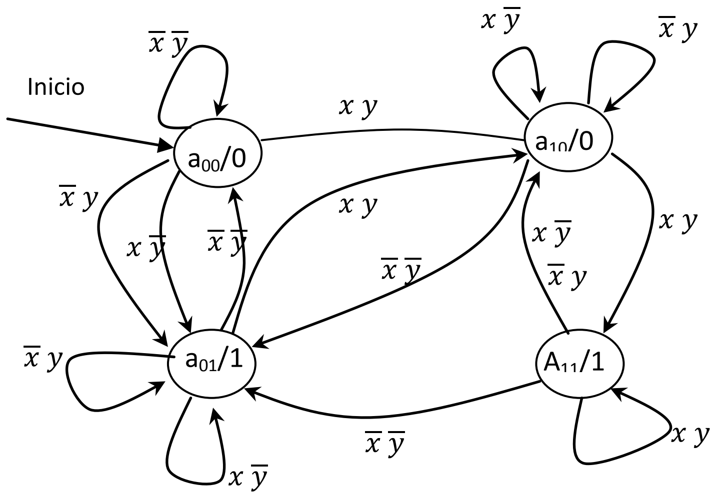
a)

Diseño Mealy



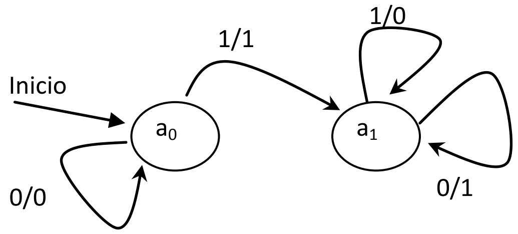
a_0 = no hay acarreo
a_1= hay acarreo

Diseño More



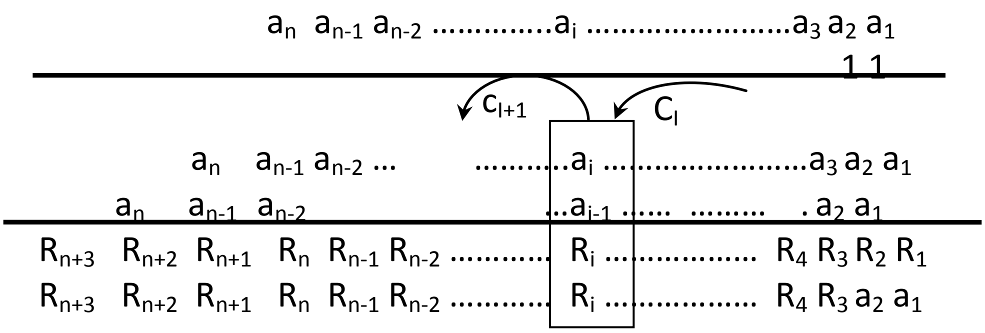
	S	C
a_{00}=	0	0
a_{01}=	1	0
a_{10} =	0	1
a_{11}=	1	1

b)

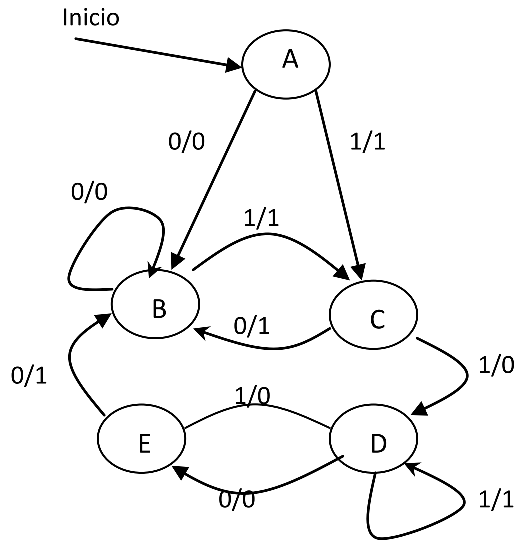


a_0 = comienzo + 0s
a_1= leído 1➔ invertir

c)

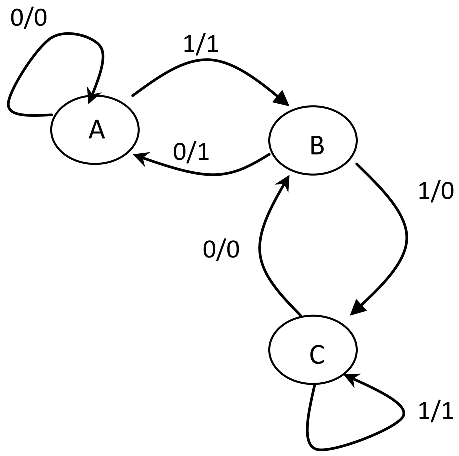


Para cada salida se necesita recordar el bit anterior y el acarreo.



A = Comienzo
B= i-1= 0 y Ci = 0 (recuerda que el bit anterior era 0 y el acarreo 0
C= i-1= 1 y Ci = 0 (recuerda que el bit anterior era 1 y el acarreo 0
D= i-1= 1 y Ci = 1 (recuerda que el bit anterior era 1 y el acarreo 0
E= i-1= 0 y Ci = 1 (recuerda que el bit anterior era 1 y el acarreo 0

El equivalente sería:



A = Comienzo
B= i-1= 0 y Ci = 0 (recuerda que el bit anterior era 0 y el acarreo 0
C= i-1= 1 y Ci = 0 (recuerda que el bit anterior era 1 y el acarreo 0
D= i-1= 1 y Ci = 1 (recuerda que el bit anterior era 1 y el acarreo 0
E= i-1= 0 y Ci = 1 (recuerda que el bit anterior era 1 y el acarreo 0

10)

	00	01	11	10
1	1/00	2/00	-	9/
2	1/00	2/00	3/x0	-
3	-/	4/10	3/10	5/10
4	1/x0	4/10	3/10	-
5	1/x0	-	6/xx	5/10
6	-	7/01	6/01	8/01
7	1/0x	7/01	3/xx	-
8	1/0x	-	6/01	8/01
9	1/00	-	6/0x	9/00

11)

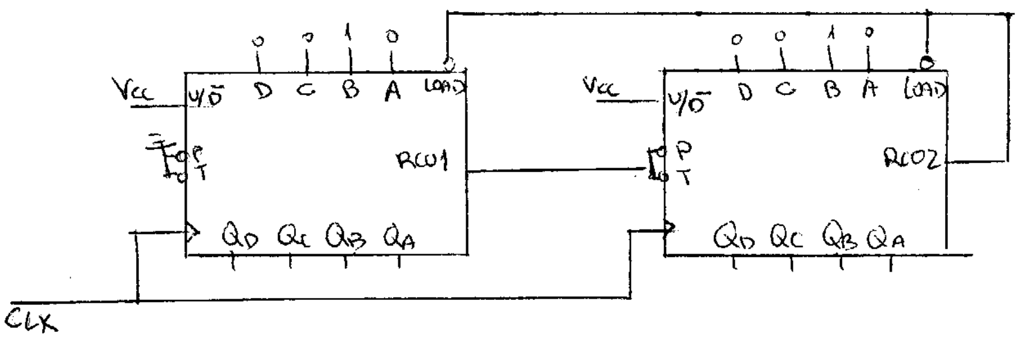
a) 7, 6, 5, 4 , 3 , 2 , 1 , 0 , 8 , 9, 10, 11, 12, 13, 14, 15, 7, ...

b)

34 = 00100010 = $b_7\ b_6\ b_5\ b_4\ b_3\ b_2\ b_1\ b_0$

$b_3\ b_2\ b_1\ b_0$ = CONT_1

$b_7\ b_6\ b_5\ b_4$ = CONT_ 2



Error: Loas RCO1+RCO2

12)

Problema 3:

Análisis del circuito propuesto:

Mediante la observación del circuito del enunciado, se obtiene:

$$\begin{cases} z = xy_0y_1 \\ Y_0 = x\overline{y}_1 \\ Y_1 = x(y_0 + y_1) = xy_0 + xy_1 \end{cases}$$

Biestable:
$D = Q_{t+1}$
$D = Y$

Ahora, se deduce la tabla de estados:

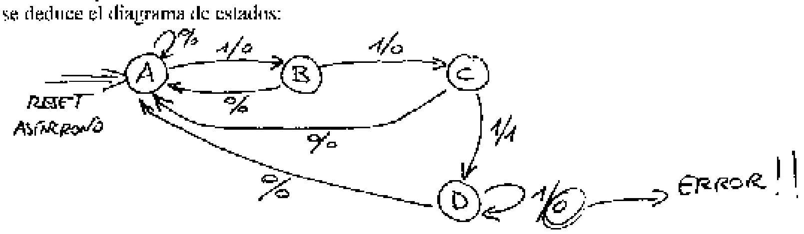
y_1y_0 \ x	0	1
00	00/0	01/0
01	00/0	11/0
11	00/0	10/1
10	00/0	10/0

Y_1Y_2/z

$\Longrightarrow$

y_1y_0 \ x	0	1
00 A	A/0	B/0
01=B	A/0	C/0
11=C	A/0	D/1
10=D	A/0	D/0

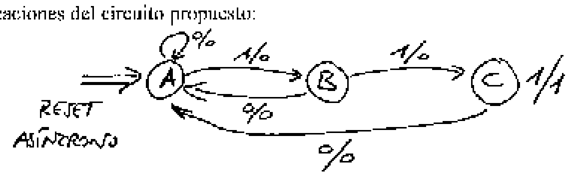
Y de la tabla, se deduce el diagrama de estados:



Del diagrama podemos extraer fácilmente los detalles de funcionamiento. Tres unos seguidos nos hacen llegar al estado D poniendo la salida a uno. Sin embargo, ***si después llegan más unos, la salida permanece erróneamente a cero.***

Rediseño:

Vamos a diseñar de nuevo el circuito propuesto, rehaciendo el diagrama de estados para que cumpla con las especificaciones del circuito propuesto:



A partir de este diagrama, que ahora tiene solo tres estados, describimos la tabla de estados:

ESTADO \ x	0	1
A	A/0	B/0
B	A/0	C/0
C	A/0	C/1

Se deduce que son necesarios 2 ($3 \leq 2^2$) biestables tipo-D. Haciendo la asignación binaria aleatoria A=00, B=01, C=11, generaremos las tablas de transición considerando que Q_{t+1} D en este caso:

ESTADO	$y_1 y_0$	$x=0$	$x=1$	$x=0$	$x=1$	$x=0$	$x=1$	$x=0$	$x=1$
A	00	00/0	01/0	0	1	0	0	0	0
B	01	00/0	11/0	0	1	0	1	0	0
C	11	00/0	11/1	0	1	0	1	0	1
		$Y_1 Y_0 / z$		D_0		D_1		z	

Pasando esa información directamente a los mapas de *Karnaugh* y simplificando, obtenemos las funciones combinacionales de las principales señales del circuito:

$x \backslash y_1 y_0$	00	01	11	10
0	0	0	0	X
1	1	1	1	X

$$\boxed{D_0 = x}$$

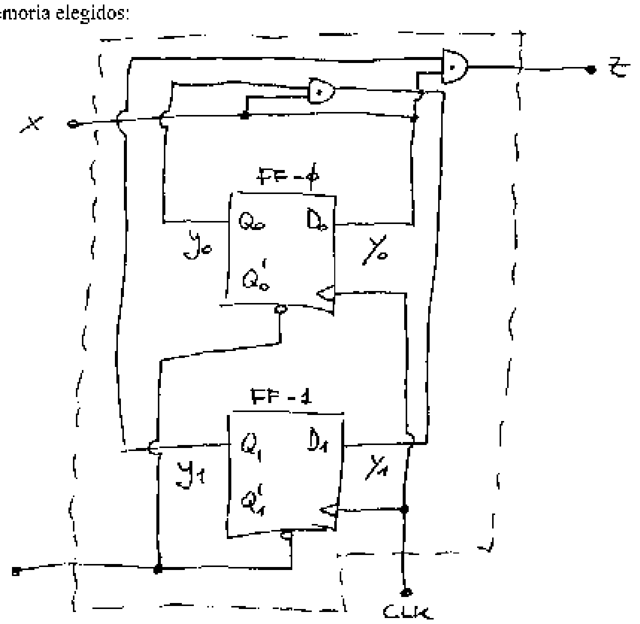
$x \backslash y_1 y_0$	00	01	11	10
0	0	0	0	X
1	0	1	1	X

$$\boxed{D_1 = y_0 \cdot x}$$

$x \backslash y_1 y_0$	00	01	11	10
0	0	0	0	X
1	0	0	1	X

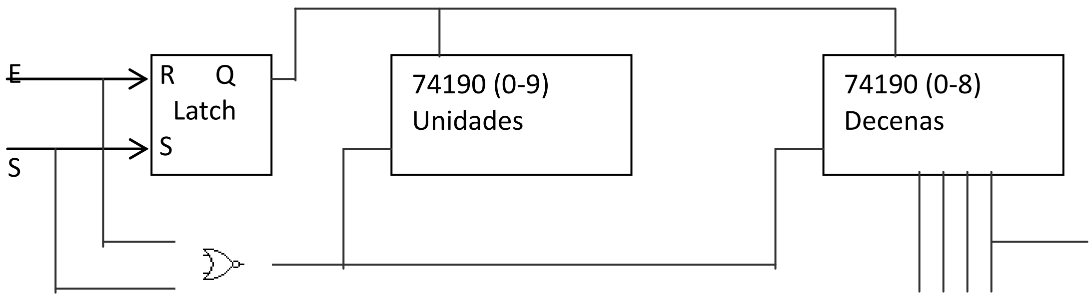
$$\boxed{z = y_1 \cdot x}$$

Utilizando las expresiones lógicas anteriores, diseñamos el circuito secuencial con puertas lógicas y los dispositivos de memoria elegidos:



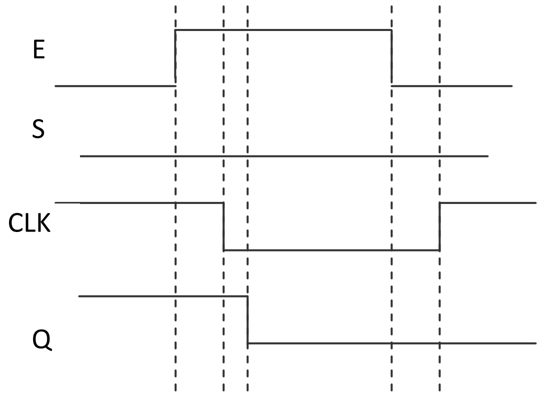
13)

a) E = Sensor de entrada ; S = sensor de salida



La primera vez que se pone en marcha el sistema cargaríamos el 0 en los FFs ya que no disponemos de clear.
Cuando en el segundo contador (0-8) se identifique el número 8, se baja la barrera, pero NO SE RESETEA EL SISTEMA, porque los coches siguen dentro.

b)



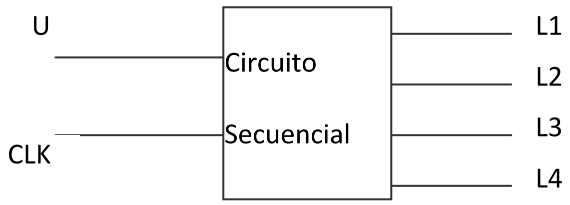
El tamaño del pulso deberá ser mayo que el mayor de los retardos entre la puerta NOR y el Latch. Tambien deberá respetar el tiempo de establecimiento necesario desde que cambia Q hasta que llega el flanco de lectura del reloj.

c) Una manera seria la expuesta en el apartado a), es decir, partimos desde 00 e identificamos el 80 para activar la barrera.
La otra manera seria partir desde el número 1 en las decenas **al activar el sistema** y utilizar la salida MAX/MIN o RPC para bajar la barrera, ya que estas salidas se activan cuando llegamos a 9.

d) Elegiríamos el diseño realizado en el apartado a) ya que el valor de las salidas Qi nos da el número de coches en binario que han entrado, mientras que en el segundo diseño tendríamos que añadir un circuito combinacional corrector. Habría que cablear las salidas Qi de cada contador a ambos decodificadores BCD/7-segmentos y las salidas de estos a unos Displays de 7 segmentos.

14)

a)



Este ejercicio se puede realizar de dos formas:

a) Obligando a que las salidas de los FFs (Qi) generen directamente la secuencia que se pide ⇒ Qi = Li ⇒ un FF por cada salida. ⇒ 4 FFs.
b) Realizar un contador binario y añadir un circuito combinacional que convierta el numero que nos proporcionan los estados de los FFs en las salidas que deseamos. ⇒ 5 estados ⇒ 3 FFs + circuito combinacional. ⇒ Método Moore.

Utilizando el método a)

U	Q3	Q2	Q1	Q0	Q3´	Q2´	Q1´	Q0´	J3	K3	J2	K2	J1	K1	J0	K0
0	0	0	0	0	0	1	0	1	0	X	1	X	0	X	1	X
0	0	1	0	1	0	1	1	0	0	X	X	0	1	X	X	1
0	0	1	1	0	1	0	1	0	1	X	X	1	X	0	0	X
0	1	0	1	0	1	0	0	1	X	0	0	X	X	1	1	X
0	1	0	0	1	0	1	0	1	X	1	1	X	0	X	X	0
1	0	0	0	0	1	0	0	1	1	X	0	X	0	X	1	X
1	0	1	0	1	1	0	0	1	1	X	X	1	0	X	X	0
1	0	1	1	0	0	1	0	1	0	X	X	0	X	1	1	X
1	1	0	1	0	0	1	1	0	X	1	1	X	X	0	0	X
1	1	0	0	1	1	0	1	0	X	0	0	X	1	X	X	1

Las ecuaciones son:

$$J_3 = Q_1 \oplus U; K_3 = \overline{Q_1 \oplus U}$$
$$J_2 = \overline{Q_1 \oplus U}; K_2 = Q_1 \oplus U$$
$$J_1 = UQ_3 + \overline{U}Q_2; K_1 = UQ_2 + \overline{U}Q_3$$
$$J_0 = \overline{Q_2 \oplus U}; K_0 = Q_2 \oplus U$$

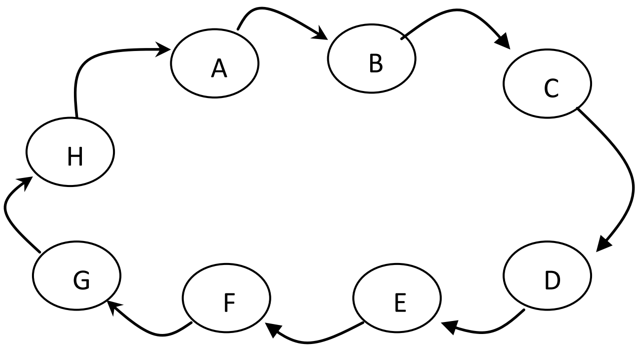
b) Una vez dibujado el circuito, los estados de los FFs (Qi) serán las Li, es decir **salidas** del sistema.

Como **entrada** aparecerán la U y el CLK y la entrada de Reset conectada a la CLEAR de los FFs.

c) Para variar la velocidad del motor habrá que variar la velocidad entre paso y paso. Como cada paso es un estado del sistema y la variación de un estado en un sistema combinacional se realiza con el flanco de lectura del reloj, pues habrá que variar la frecuencia del reloj: mayor frecuencia mayor velocidad en los cambios de estado.

15)

Asignación	$q_2q_1q_0$ $y_2y_1y_0$
A	000
B	001
C	011
D	010
E	110
F	111
G	101
H	100



Estado actual	Siguiente estado
A	B
B	C
C	D
D	E
E	F
F	G
G	H
H	A

$q_2q_1q_0$ $y_2y_1y_0$	$Q_2Q_1Q_0$ $Y_2Y_1Y_0$
000	001
001	011
011	010
010	110
110	111
111	101
101	100
100	000

Hacen falta 3 FF.

Recordatorio funcionamiento de JK:

y_0--- Y_0	J K
0---0	0 x
0---1	1 x
1---0	x 1
1---1	x 0

<u>Para y_0</u>

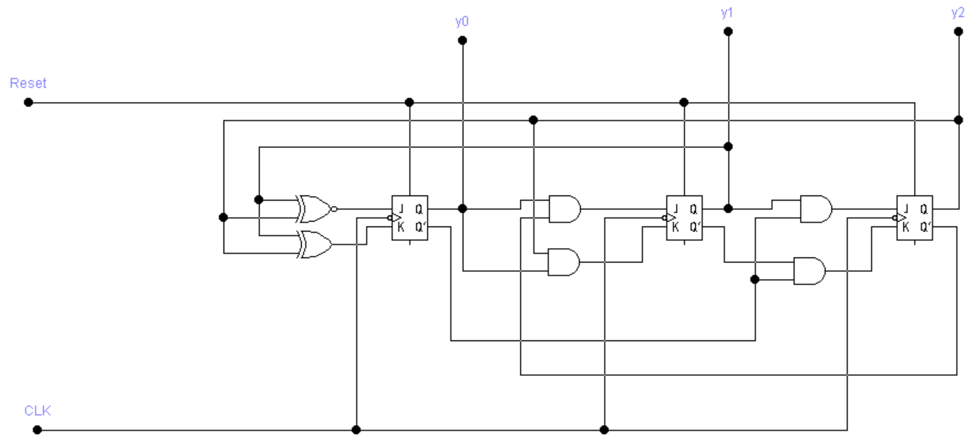
y_0	Y_0	
0	1	J=1 K=X
1	1	J=x K=1
1	0	J=x K=1
0	0	J=0 K=X
0	1	
1	1	
1	0	
0	0	

y_2y_1 \ y_0	0	1
00	1	X
01	0	x
11	1	X
10	0	x

y_2y_1 \ y_0	0	1
00	x	0
01	x	1
11	x	0
10	x	1

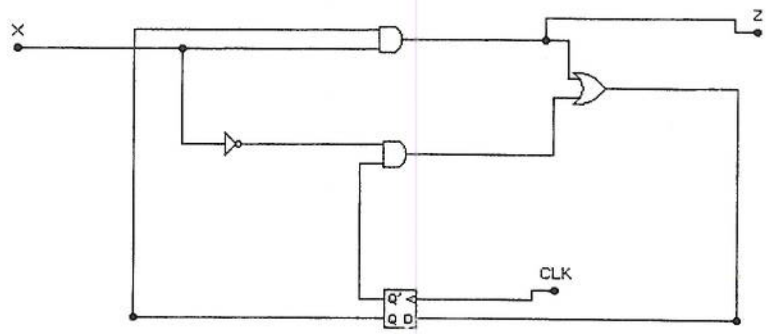
Siguiendo el mismo procedimiento para los otros dos FFs se obtienen las siguientes ecuaciones:

$J_2 = \overline{y}_1\,\overline{y}_0 \quad J_1 = \overline{y}_2\,y_0 \quad J_0 = y_2y_1 + \overline{y}_2\,\overline{y}_1 = \overline{y_2 \oplus y_1}$
$K_2 = y_1\,\overline{y}_0 \quad K_1 = y_2y_0 \quad K_0 = y_2\,\overline{y}_1 + \overline{y}_2\,y_1 = y_2 \oplus y_1$



16)

3.a)



$Z = x.y$

$T = xy + \bar{x}\bar{y} = \overline{x \oplus y} \Rightarrow$

$Y = T\bar{y} + \bar{T}y$

$$Y = \left(xy + \bar{x}\bar{y}\right)\bar{y} + \left(\overline{xy + \bar{x}\bar{y}}\right)y = \bar{x}\bar{y} + \left(\bar{x} + \bar{y}\right)\left(x + y\right)y =$$

$$\bar{x}\bar{y} + \left(\bar{x}y + \bar{y}x\right)y = \bar{x}\bar{y} + \bar{x}y$$

a)

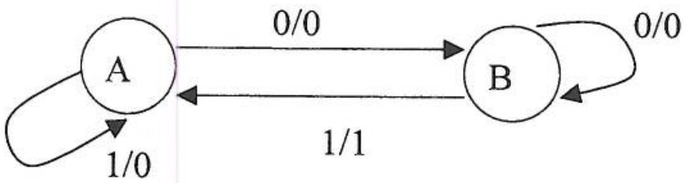
y \ x	0	1
0	1/0	0/0
1	1/0	0/1

Y/Z

$y = 0 \quad x = 0 \Rightarrow Z = 0 \quad T = 1 \quad Y = 1$

$y = 0 = \mathrm{A} \quad y = 1 = \mathrm{B} \Rightarrow$

y \ x	0	1
A	B/0	A/0
B	B/0	A/1



b)

$T = xy + \bar{x}\bar{y} = \sum \min(0,3) \Rightarrow T = 1 \Rightarrow$ Toggle $\Rightarrow x = 0\,;\, y = 0;\, T = 1 \Rightarrow Y = 1$

$\Rightarrow x = 1\,;\, y = 0;\, T = 0 \Rightarrow Y = 0$

$\Rightarrow x = 0\,;\, y = 1;\, T = 0 \Rightarrow Y = 1$

$\Rightarrow x = 1\,;\, y = 1;\, T = 1 \Rightarrow Y = 0$

0

y \ x	0	1
0	1	0
1	0	1

T

y \ x	0	1
0	1	0
1	1	0

$Y = \bar{x}\bar{y} + \bar{x}y$

$Y = \sum \min(0,2)$

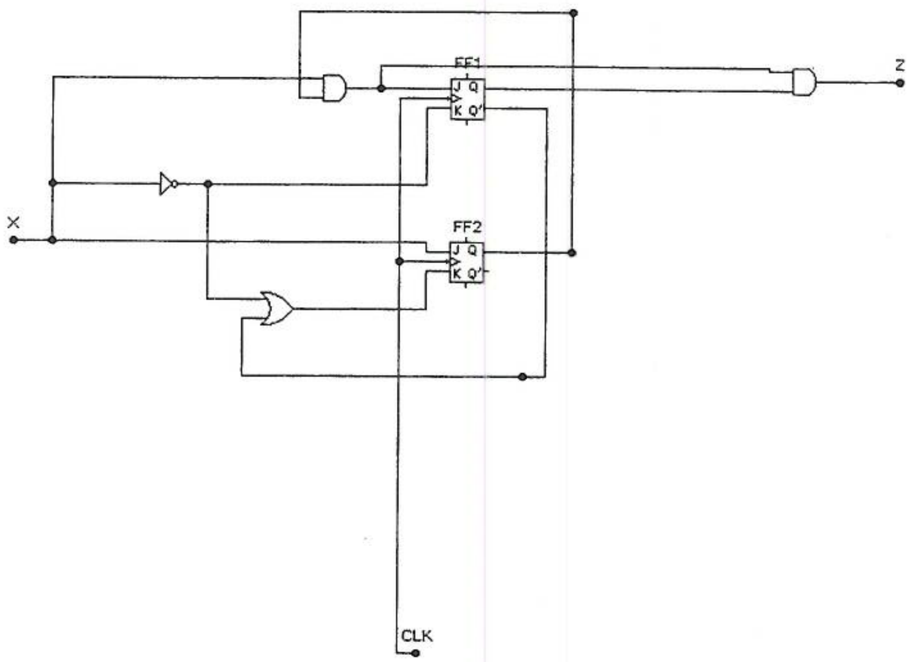
$Z = x.y$

y \ x	0	1
0	1	0
1	0	1

y \ x	0	1
0	1/0	0/0
1	1/0	0/1

Y/Z

3.b)



a)

Q_1 Q_2

$$Z = xy_1y_2$$

$$J_1 = xy_2 \qquad K_1 = \overline{x}$$

$$J_2 = x \qquad K_2 = \overline{x} + \overline{y_1}$$

$$Y_i = \overline{K_i}y_i + J\overline{y_i} \qquad i = 1,2$$

$$\begin{matrix} y_1y_2 = 00 \\ x = 0 \end{matrix} \Rightarrow \begin{matrix} J_1 = 0 \\ K_1 = 1 \\ y_1 = 0 \\ Z = 0 \end{matrix} \Rightarrow Y_1 = 0$$

Q_1^*

$$\begin{matrix} y_1y_2 = 00 \\ x = 0 \end{matrix} \Rightarrow \begin{matrix} J_2 = 0 \\ K_2 = 1 \\ y_2 = 0 \\ Z = 0 \end{matrix} \Rightarrow Y_2 = 0$$

Q_2^*

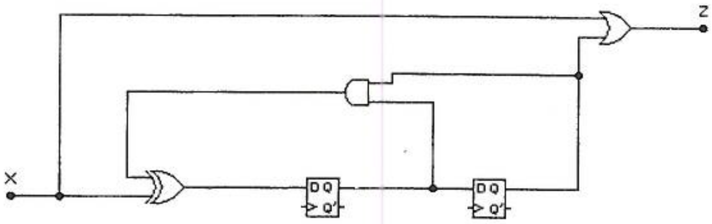
y_1y_2 \ x	0	1
00	00/0	01/0
01	00/0	10/0
11	00/0	11/1
10	00/0	11/0

Y/Z

$\Rightarrow$

y \ x	0	1
A	A/0	B/0
B	A/0	C/0
C	A/0	D/1
D	A/0	D/0

3.c)



$$Z = x + B = \sum(1,2,3,5,6,7)$$
$$D_A = x \oplus (A.B) = \overline{x}AB + x\overline{A} + x\overline{B} = \sum \min(1,3,6,7)$$
$$D_B = A = \sum \min(4,5,6,7)$$
$$Y_i = D_i \qquad i = A,B$$

AB \ X	0	1
00	0	1
01	0	1
11	1	0
10	0	1

D_A

AB \ X	0	1
00	0	1
01	0	1
11	1	0
10	0	1

D_B

AB \ X	0	1
00	0	1
01	1	1
11	1	1
10	0	1

Z

AB \ X	0	1
00	00/0	10/1
01	00/1	10/1
10	01/0	11/1
11	11/1	01/1

Y/Z

y \ X	0	1
A	A/0	C/1
B	A/1	C/1
C	B/0	D/1
D	D/1	B/1

2) TABLA DE IMPLICACION

	0	1
1	2.0	3.0
2	4.0	5.0
3	6.0	7.0
4	8.0	9.0
5	10.0	11.0
6	4.0	12.0
7	10.0	12.0
8	8.0	1.0
9	10.1	1.0
10	4.0	1.0
11	2.0	1.0
12	2.0	1.0

	0	1
1	2.0	3.0
2	4.0	5.0
3	6.0	5.0
4	8.0	9.0
5	10.0	11.0
6	4.0	11.0
8	8.0	1.0
9	10.1	1.0
10	4.0	1.0
11	2.0	1.0

2	~~2,4 3,5~~								
3	2,6 3,5	~~4,6~~							
4	~~2,8 3,9~~	~~4,8 5,9~~	~~6,8 5,9~~						
5	2,10 3,11	~~4,10 5,11~~	6,10 5,11	~~8,10 9,11~~					
6	~~2,4 3,11~~	5,11	~~4,6 5,11~~	~~4,8 9,11~~	~~4,10~~				
8	~~2,8 3,1~~	~~4,8 1,5~~	~~6,8 1,5~~	~~9,1~~	~~8,10 1,11~~	~~4,8 1,11~~			
9									
10	~~2,4 1,3~~	1,5	~~4,6 1,5~~	~~4,8 1,9~~	~~4,10 1,11~~	1,11	~~4,8~~		
11	1,3	~~2,4 1,5~~	2,6 1,5	~~2,8 1,9~~	2,10 1,11	~~2,4 1,11~~	~~8,2~~		~~4,2~~
	1	2	3	4	5	6	8	9	10

10	-
9	-
8	-
6	(6,10)
5	(5,11)
4	-
3	(3,11) (3,5)
2	(2,10) (2,6)
1	(1,11) (1,5) (1,3)
	(6,10) (5,11) (3,11) (3,5) (2,10) (2,6) (1,11) (1,5) (1,3)

(1,3,5,11)	(2,6,10)	(4)	(8)	(9)
A	B	C	D	E

	0	1
A	B,0	A,0
B	C,0	A,0
C	D,0	E,0
D	D,0	A,0
E	B,1	A,0

17)

2) TABLA DE IMPLICACION

b)

	0	1
1	2.0	3.0
2	4.0	5.0
3	6.0	7.0
4	8.0	9.0
5	10.0	11.0
6	4.0	12.0
7	10.0	12.0
8	8.0	1.0
9	10.1	1.0
10	4.0	1.0
11	2.0	1.0
12	2.0	1.0

	0	1
1	2.0	3.0
2	4.0	5.0
3	6.0	5.0
4	8.0	9.0
5	10.0	11.0
6	4.0	11.0
8	8.0	1.0
9	10.1	1.0
10	4.0	1.0
11	2.0	1.0

2	2,4 3,5								
3	2,6 3,5	4,6							
4	2,8 3,9	4,8 5,9	6,8 5,9						
5	2,10 3,11	4,10 5,11	6,10 5,11	8,10 9,11					
6	2,4 3,11	5,11	4,6 5,11	4,8 9,11	4,10				
8	2,8 3,1	4,8 1,5	6,8 1,5	9,1	8,10 1,11	4,8 1,11			
9	X	X	X	X	X	X	X		
10	2,4 1,3	1,5	4,6 1,5	4,8 1,9	4,10 1,11	1,11	4,8	X	
11	1,3	2,4 1,5	2,6 1,5	2,8 1,9	2,10 1,11	2,4 1,11	8,2	X	4,2
	1	2	3	4	5	6	8	9	10

10	-
9	-
8	-
6	(6,10)
5	(5,11)
4	-
3	(3,11) (3,5)
2	(2,10) (2,6)
1	(1,11) (1,5) (1,3)
	(6,10) (5,11) (3,11) (3,5) (2,10) (2,6) (1,11) (1,5) (1,3)

(1,3,5,11)	(2,6,10)	(4)	(8)	(9)
A	B	C	D	E

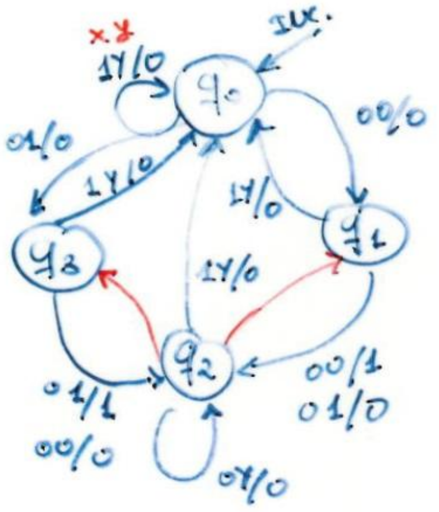
	0	1
A	B,0	A,0
B	C,0	A,0
C	D,0	E,0
D	D,0	A,0
E	B,1	A,0

18)

La principal diferencia entre un diseño Mealy y Moore, consiste en la obtención de la salida. La salida de un circuito Mealy depende tanto del estado presente como de las entradas del circuito. La salida de un circuito Moore sólo de su estado presente. Dependiendo en qué momento cambie de valor la entrada, esto podrá producir (a lo mejor no, pero existe la posibilidad) variaciones indeseadas en la salida. Por ejemplo, supongamos que tenemos la función de salida $Z = q_0 . q_1 . E$.

En el segundo pulso con entrada E = 1 del estado 00 se pasa el estado 11, pero vemos que dependiendo de cuándo vuelva E = 0, la salida se mantendrá más o menos tiempo a Z = 1 durante ese pulso. Este podría ser el caso de nuestro problema: una vez leídos durante tres pulsos E = 1, si queremos mantener la salida Z = 1 hasta que se lean los dos E = 0 consecutivos, lo aseguraremos con un diseño Moore.
Si por algún mecanismo pudiésemos controlar los cambios de E, entonces utilizaríamos Mealy ya que siempre sale mas económico debido al menor número de estados; pero si lo que buscamos es asegurar la salida que deseamos, en este caso lo conseguiremos con un diseño Moore.
Una vez realizado este estudio, se concluye: como el enunciado pide mantener las salidas, y teniendo en cuenta las razones anteriormente dadas, elegimos un diseño Moore

19)



q_0 = inicio
q_1= detecta un 0 en MSB
q_2= detecta 2 bits
q_3= detecta un 1 en MSB