

4. Riesgos en circuitos secuenciales asíncronos

En este apartado se analizan los efectos de los riesgos estáticos y dinámicos en los circuitos secuenciales asíncronos. Estos se deben a los retardos desiguales en la diferente trayectoria de la señal. Hay otro tipo de riesgo que se presenta cuando los retardos producen un cambio de excitación, antes de que los circuitos que generan otra excitación detecten incluso el cambio de entrada. Este tipo de riesgo, que es peculiar de los circuitos secuenciales, se denomina esencial y también se analizará en este apartado.

4.1. Riesgos estáticos y dinámicos

En primer lugar, recordemos las definiciones presentadas en el capítulo 2 relativas a los riesgos estáticos y dinámicos. Si debido a los retardos desiguales del circuito en diferentes trayectorias de la señal, es posible que una o más variables de estado *constantes* cambien momentáneamente, entonces estaremos ante un riesgo estático. Será un riesgo dinámico cuando la variable que debe cambiar de valor, lo hace a través de una oscilación. Ejemplo: 0-1-0-1. Estas definiciones son aplicables a los circuitos asíncronos aunque en este tipo de circuitos pueden originar fallas en el funcionamiento. Veamos un ejemplo a través de la tabla de transición siguiente.

x_2x_1	00	01	11	10
00	(00)	(00)	(00)	10
01	(01)	(01)	00	(01)
11	10	01	(11)	(11)
10	00	(10)	11	(10)

Tabla 59

A partir de ella, las ecuaciones correspondientes a las variables de estado son:

$$Y_2 = y_2x_2 + y_2\bar{y}_1x_1 + y_1x_2\bar{x}_1$$

$$Y_1 = \bar{y}_2\bar{x}_2y_1 + y_2y_1x_1 + y_2x_2x_1 + y_1x_2\bar{x}_1$$

El circuito correspondiente será el representado en la Figura 223 donde la lógica perteneciente a la variable Y_2 no se ha desarrollado.

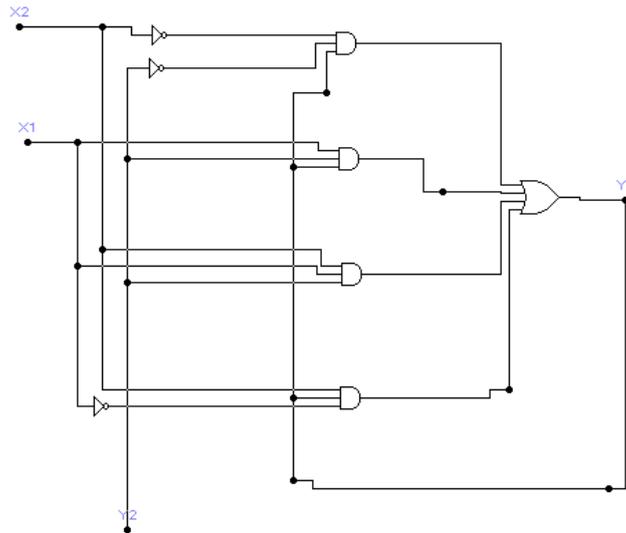


Figura 223

Supongamos que el circuito está en el estado estable c con $y_2y_1x_2x_1 = 1111$. Ante esta situación, la salida Y_1 se mantendrá a 1. Supongamos que la entrada x_1 pasa a 0. Ante esta situación, el circuito debe pasar al estado estable c con $y_2y_1x_2x_1 = 1110$, es decir Y_1 e Y_2 no deben cambiar. Sin embargo, teniendo en cuenta el retardo que provoca el inversor en la entrada x_1 la salida Y_1 pasará momentaneamente por el valor 0 tal y como se muestra en la Figura 224.

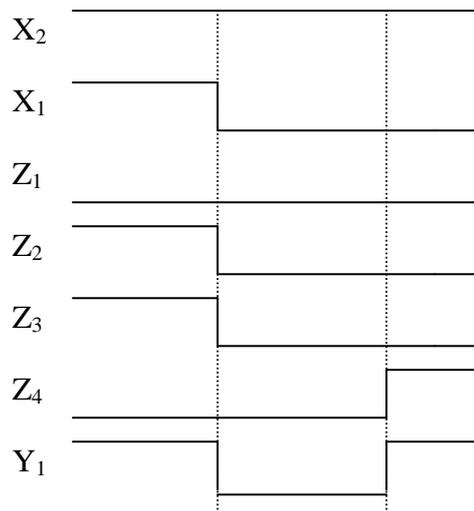


Figura 224

Puesto que el valor de Y_2 no cambia el circuito se encontrará momentaneamente en el estado $y_2y_1=10$ y podrá realizar una transición errónea al estado estable d con $y_2y_1x_2x_1 = 1010$.

Si se realiza el mismo estudio para el caso en que el estado inicial sea nuevamente $y_2y_1x_2x_1=1111$ y se proceda un cambio de entrada en la cual x_2 pasa a 0. Nuevamente Y_1 pasará momentaneamente por el valor 0 y por lo tanto, el circuito podrá efectuar una transición equivocada a a estable con $y_2y_1x_2x_1=0001$.

Puede concluirse que si una señal momentaneamente incorrecta se alimenta nuevamente a la entrada, se puede producir un error permanente. Este hecho no ocurre en los circuitos combinatoriales ni en los circuitos secuenciales síncronos.

La solución a los riesgos estáticos es la misma que se propuso para los circuitos combinatoriales, es decir, es necesario que cualquier par de unos entre los que se puede realizar una transición, se encuentre dentro de un solo grupo en el mapa de Karnaugh. Si se analiza el mapa correspondiente al ejemplo (Tabla 60) se observa que los dos riesgos mencionados pueden eliminarse añadiendo dos grupos más tal y como se ha hecho en la Tabla 61.

	00	01	11	10
00	0	0	0	0
01	1	1	0	1
11	0	1	1	1
10	0	0	1	0

Tabla 60

	00	01	11	10
00	0	0	0	0
01	1	1	0	1
11	0	1	1	1
10	0	0	1	0

Tabla 61

Se observa que existe otro riesgo estático entre los unos de los grupos $y_2y_1x_2x_1=0100$ y $y_2y_1x_2x_1=0110$. Por otro lado, los unos de los grupos $y_2y_1x_2x_1=0110$ y $y_2y_1x_2x_1=1110$ no es necesario que estén en el mismo grupo ya que corresponden a estados estables y las

transiciones verticales entre estados estable no son posibles. Por todo ello, la implementación libre de riesgos será la que se concluya de la Tabla 62. el Circuito obtenido tendrá dos puerta AND más que el original.

	00	01	11	10
00	0	0	0	0
01	1	1	0	1
11	0	1	1	1
10	0	0	1	0

Tabla 62

La eliminación de los riesgos dinámicos es automática una vez realizada la eliminación de los riesgos estáticos.

4.2. Riesgos esenciales

Este tipo de riesgo ocurre cuando los retardos producen un cambio en una variable de excitación, antes de que los circuitos que generan otra variable de excitación detecten el cambio en la entrada. Veamos esta hecho a través del siguiente ejemplo. En la Figura 225 se ha representado la tabla de transición y los mapas de salida de un circuito que cuenta en módulo-4 y en la Figura 226 la implementación del circuito. Puede observarse que el diseño está libre de riesgos estáticos y dinámicos. Sin embargo el funcionamiento no será correcto.

	0	1
00	00	01
01	11	01
11	11	10
10	00	10

	0	1
00	0	0
01	1	0
11	1	1
10	0	1

	0	1
00	0	1
01	1	1
11	1	0
10	0	0

$$Y_2 = y_1 \bar{x} + y_2 x + y_1 y_2$$

$$Y_1 = y_1 \bar{x} + \bar{y}_2 x + \bar{y}_2 y_1$$

Figura 225

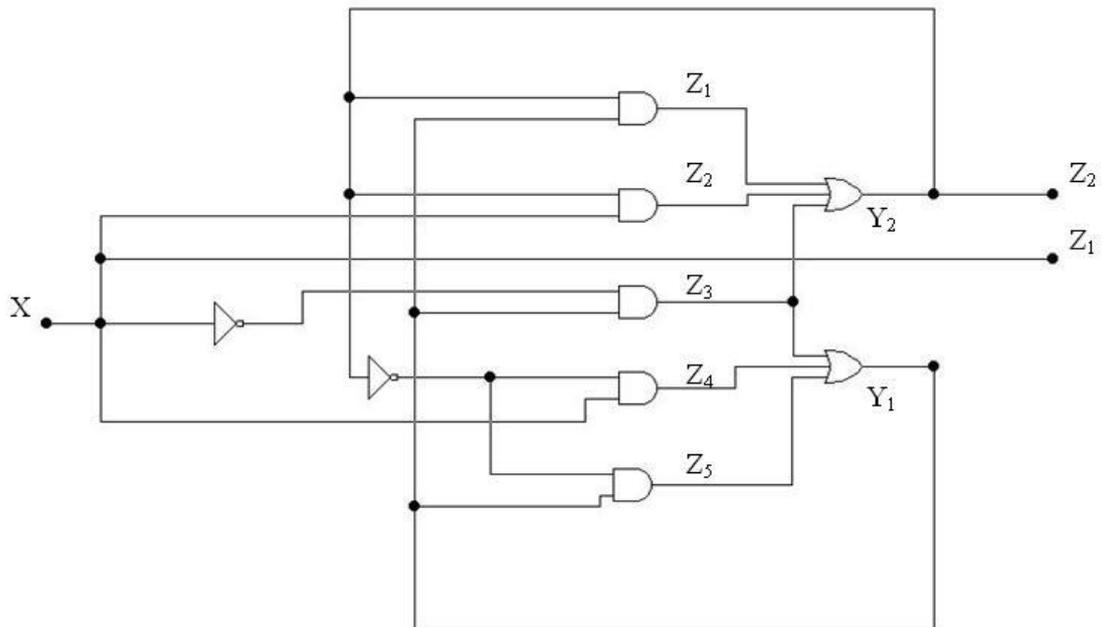


Figura 226

Supongamos que el circuito se encuentra en el estado estable 11 y se hace que x pase a 1. Supongamos que el retardo de la puerta Z_2 es demasiado largo. Este hecho, provocará que la combinación inestable del circuito sea $xy_2y_1=100$ y por lo tanto el estado estable al que evolucionará el circuito será el 01 en lugar de el estable 10. Dicha evolución puede analizarse en el cornogram de la Figura 227.

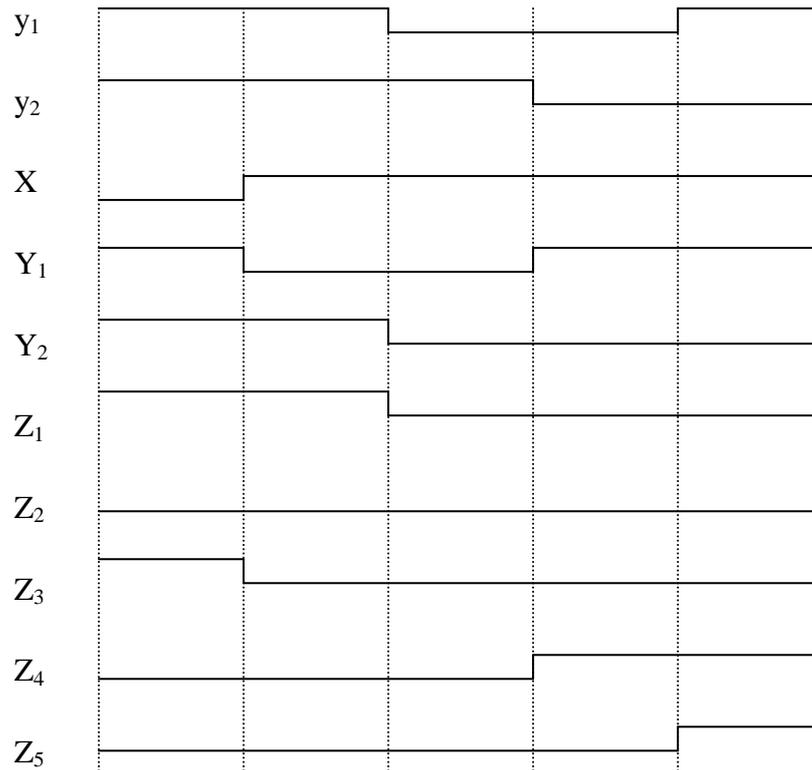


Figura 227

La diferencia respecto a un riesgo estático radica en que en este caso el problema implica una interacción entre dos variables de excitación, es decir, la variable Y1 ha cambiado y su nuevo valor se propaga a través del circuito de Y2 antes de que dicho circuito haya respondido al cambio inicial en la entrada.

Este tipo de riesgos pueden detectarse en la tabla de estados del circuito. Existe un riesgo esencial en una tabla de estado, cuando se tiene un estado estable, del cual, tres cambios consecutivos en una sola variable de entrada, llevan el circuito a un estado diferente al del primer cambio.

La solución a este tipo de riesgos, será el insertar un par de inversores en una de las líneas de realimentación, de forma que los estados secundarios no cambien hasta que el cambio en la entrada se haya propagado a todas las partes del circuito.