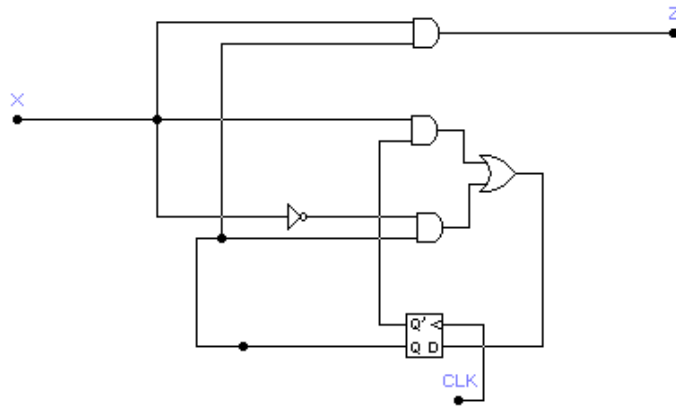


7. Análisis de los diagramas lógicos de un circuito secuencial síncrono

Proceso para determinar la respuesta de salida de un circuito dado a una secuencia de entrada dada.

Proceso de análisis

- Recordar las ecuaciones de los FF
- Obtener las ecuaciones correspondientes al circuito a analizar
- Deducción de la tabla de estados y diagrama de estados



Recordar las ecuaciones de los FF

$$Q^* = D$$

$$Q^* = S + \bar{R}Q$$

$$Q^* = \bar{K}Q + J\bar{Q}$$

$$Q^* = T\bar{Q} + \bar{T}Q$$

Obtener las ecuaciones correspondientes al circuito a analizar

$$Z = X.Y$$

$$D = X\bar{Y} + \bar{X}Y$$

Deducción de la tabla de estados y diagrama de estados

1 entrada = X

1 variable de estado = $Q_1 \Rightarrow 2$ estados (0, 1)

1 variable de excitación = D_1

a) Obtener la tabla de estados

		X	
		0	1
Q ₁	0	Q ₁ */Z	Q ₁ */Z
	1	Q ₁ */Z	Q ₁ */Z

b) Obtener Q_1^*/Z a partir de las ecuaciones sustituyendo los valores de Q_1 y X

c) Obtener Q_1^*/Z a partir de los mapas de Karnaugh de Q_1^* y Z.

		X	
		0	1
Q ₁	0	0/0	1/0
	1	1/0	0/1

d) Asignar símbolos no binarios a los estados. 0 = A; 1 = B

		0	1
		A	A/0
Q ₁	B	B/0	A/1