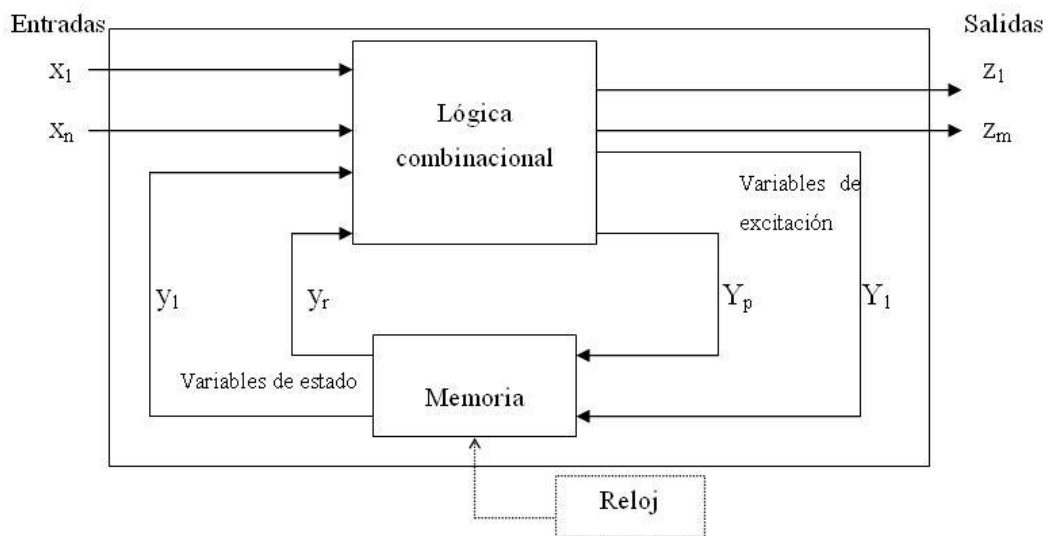


### 3. Estructura general de los sistemas secuenciales.

En la Figura 146 se presenta la estructura esquemática general de los sistemas secuenciales donde  $(x_1, \dots, x_n)$  son las *entradas*,  $(z_1, \dots, z_m)$  son las *salidas*,  $(y_1, \dots, y_r)$  son los *estados presentes* e  $(Y_1, \dots, Y_r)$  son los *estados siguientes* del circuito. Conviene observar que  $x_i$ ,  $z_i$ ,  $y_i$  e  $Y_i$  son todas variables binarias (sus valores son 0 lógico o 1 lógico).

Asimismo, conviene pensar un poco en los conceptos subyacentes en  $y_i$  e  $Y_i$ , o sea, los *estados presentes* y *siguientes*, respectivamente. Para empezar, puede parecer que los nombres estén intercambiados -parece que las Y se convierten en las y después de cierto tiempo-, pero no lo están. Hay que entender que en el bloque de “Memoria” intercalado en la realimentación del esquema se “almacenan” los estados presentes y que la evolución temporal del contenido de dicha memoria depende de los llamados *siguientes estados*. Es por ello, que los valores  $y_i$  e  $Y_i$  reciben alternativamente los nombres de *variables de estado* y *variables de excitación*, respectivamente.

Finalmente, conviene observar que la mencionada evolución temporal sufrida por el contenido del bloque “Memoria” puede estar sujeta (sincronismo) o no (asincronismo) a unas pautas temporales de referencia, obtenidas de una señal periódica estable (Reloj).



**Figura 146**