

11. Paritate-bit sortzailea eta paretasun-frogatzailea

Sistema digital baten barruan edo sistema ezberdinen artean gertatzen diren informazio-transferentzia digitaletan akatsak sor daitezke. Akats horiek, informazio-paketea osatzen duten biten balioa aldatzen denean azaltzen dira. Dena dela, transmisio batean akatsik gertatzeko probabilitatea ia ezinezkoa da, eta bi akats gertatzekoa are txikiagoa. Hala ere, akats horiek detektatzeko, paritate-bita eranstean zaio informazio-paketeari.

11.1. Paritate- bita

Informazio-paketea osatzen duen bit taldeari ezkerrean gehitzen zaion bitari, paritate-bita deritzogu, eta ezinbestekoa da akatsak detektatzeko. Bit horren zeregina da informazio-paketearen 1en kopurua (paritate-bita barne) bakoitia edo bikoitia (aldeaz aurretik ezarritako hitzarmena) izatea transmisioaren edozein unetan. Hortaz, hitzarmen hori bete dadin, 1 edo 0 balioa hartuko du paritate-bitak.

Adibidea:

| Hitzarmena | Paritate bikoitia | Paritate bakoitia |
|---------------------------|--------------------------|--------------------------|
| Informazio-paketea | | |
| ASCII A = 1000001 | 01000001 | 11000001 |
| ASCII T = 1010100 | 11010100 | 01010100 |

Hitzarmenak ezartzen badu sistema batek paritate bikoitiarekin funtzionatu behar duela, sistema hartzaileak jasotzen dituen informazio-pakete guztien 1en kopuruak bikoitia izan beharko du. Horrela izango ez balitz, transmisioan akatsa gertatu zela detektatuko luke hartzaileak. Horiek horrela, transmisioan bi akats gertatuz gero, sistema hartzaileak ez luke detektatuko akatsik; izan ere, informazio-paketearen 1en kopurura bikoitia izaten jarraituko luke. Hortaz, akats kopurua bikoitia izanda, akatsa gertatu dela jakin gabe geratuko litzateke sistema.

11.2. Paritatea sortzea eta frogatzea

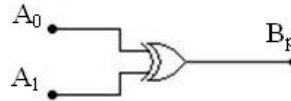
Informazio-paketeari gehitu behar zaion paritate-bita sortzen duen zirkuitua garatu behar da, eta baita hartzailean paritatea aztertzen duena ere. Zirkuitu horiei paritate-bitaren sortzaile eta paretasun-frogatzaile deritzegu, hurrenez hurren.

Paritate-bitaren sortzailea

Demagun bi bitez osaturiko informazio-paketea transmititu ($A_1 A_0$) nahi dela, eta parekotasun bikoitia erabiltzea erabaki dela. Hala, paritate-bita sortzeko zirkuituari dagokion egia-taula, funtzio logikoa eta zirkuitua, hauek dira:

| A_1 | A_0 | B_p |
|-------|-------|-------|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

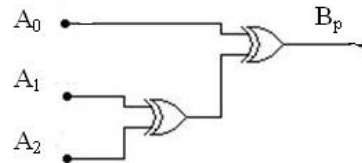
$$B_p = A_1 \oplus A_0$$



Hortaz, hiru bitez osaturiko informazio-paketea ($A_2 A_1 A_0$) transmititu nahi bada, parekotasun bikoitia izanda ere, paritate-bita sortzeko zirkuituari dagokion egia-taula, funtzio logikoa eta zirkuitua, hauek dira:

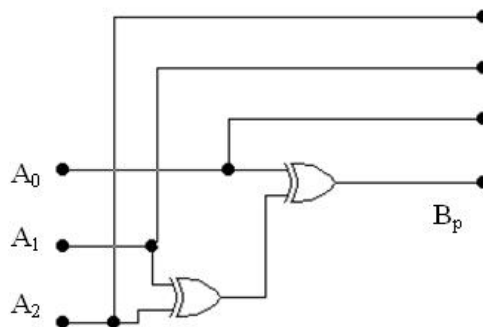
| A_2 | A_1 | A_0 | B_p |
|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

$$B_p = A_2 \oplus A_1 \oplus A_0$$



Transmisioa

Paritate-bita sortu ondoren, transmititu behar den informazio-paketeari eransten zaio bit hori 133. Irudian azaltzen den moduan.



133. Irudia

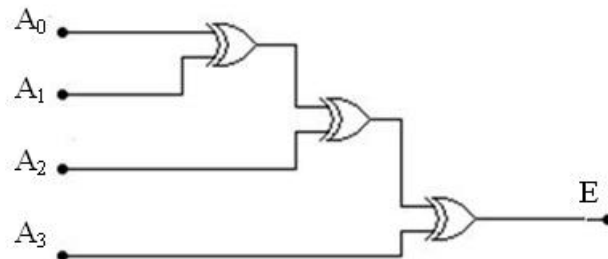
Paretasun-frogatzailea

Hiru bitez osaturiko informazio-paketearekin jarraituz ($A_2 A_1 A_0$), eta paretotasun bikoitia mantenduz, paretasun-frogatzailearen zirkuituari dagokion egia-taula, funtzio logikoa eta zirkuitua, hauek dira.

| A_2 | A_1 | A_0 | B_P | E |
|-------|-------|-------|-------|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 |

Non $E = 1$ egoerak akatsa gertatu izanaren berri ematen duen, hau da, informazio-paketearen 1en kopurua bakoitia izan dela detektatu duen.

$$E = A_2 \oplus A_1 \oplus A_0 \oplus B_P$$



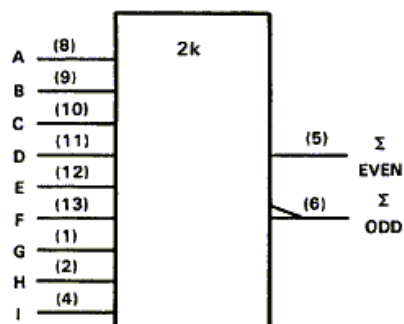
11.3. Zirkuitu komertziala

74280 zirkuituaren sarrerak eta irteerak egoki erabiltzen badira, zirkuituak bi modutan joka dezake, hots, paritate-bitaren sortzaile moduan, edo paretasun-frogatzaile moduan. Haren egia-taula eta kapsulatua 134. Irudian erakusten dira, eta hurrengo atalean haren erabilpena aztertuko da.

FUNCTION TABLE

| NUMBER OF INPUTS A THRU I THAT ARE HIGH | OUTPUTS | |
|--|---------------|--------------|
| | Σ EVEN | Σ ODD |
| 0, 2, 4, 6, 8 | H | L |
| 1, 3, 5, 7, 9 | L | H |

H = high level, L = low level

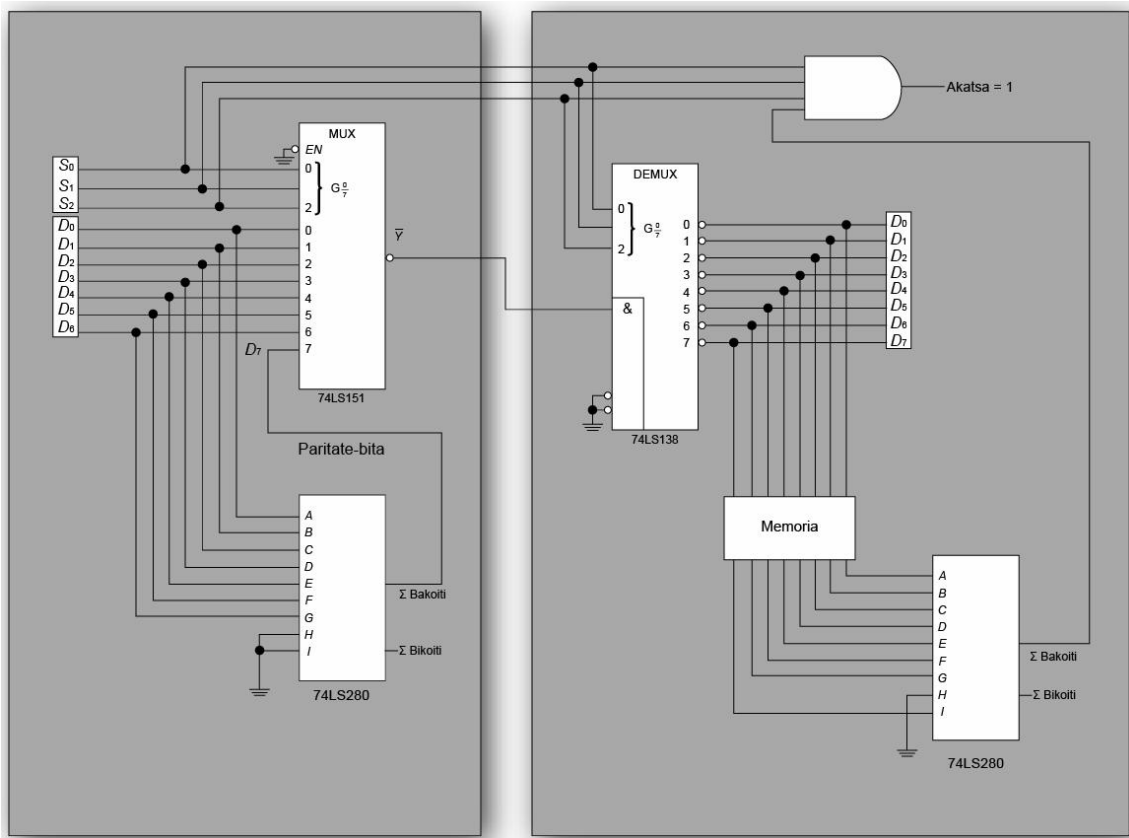


134. Irudia

11.4. Aplikazioa

135. Irudian proposatzen den aplikazioan transmisio-sistema garatu egin da. Han erabili diren zirkuituak multiplexadorea, demultiplexadorea, paritate sortzaile/frogatzailea, eta memoria dira. Azken gailua (memoria) agertu berria da, eta haren betebeharra da datu-paketearen zortzi bitak aldi berean eskuragarri izan arte, datu horiek gordetzea. Egoera hori gertatzen denean, hots, zortzi bitak transmititu ondoren, eta orduan soilik, izango da erabilgarria paretasun-frogatzailearen irteeraren balioa. Horretarako, aukeratze-sarrerara guztien balioa 1 denean, AND ateak bakarrik hedatuko du paretasun-frogatzailearen irteeraren balioa (Akatsa izeneko irteerara).

Sistemaren paretasuna bikoitia izan dadila erabaki bada, orduan 74280 zirkuituaren *Bakoiti* irteera hartu beharko da paritate-bitaren sortzailearen kasuan zein paretasun-frogatzaile kasuan.



135. Irudia

11.5. Akatsak detektatzeko eta zuzentzeko paritate-metodoa: *hamming* kodeak

Hamming kodeetan oinarritzen den metodoa akatsak detektatzeko beste paritate-metodoa da. Oinarrizko Hamming metodoa erabiltzen bada, akatsa gertatu den aurkitzeaz gainera, bit akastuna zuzendu ere egin daiteke. Bestalde, Hamming metodoa luza daiteke bi akats detektatzeko asmoarekin.

Oinarrizko Hamming metodoa paritate-bit bat baino gehiago erabiltzean datza. Horretarako, transmititu nahi den informazio-paketea edo hitza (hitza: $D_0, D_1, D_2, \dots, D_{n-1}$) azpitaldetan banatu behar da, eta haietariko bakoitzari paritate-bit bat esleitu behar zaio.

Hortaz, lehenengo pausoa izango da beharrezkoak diren paritate-bit kopurua definitzea

$$2k \geq n + k + 1 \Rightarrow B_{p1}, B_{p2}, \dots, B_{pk} \text{ (paritate-bitak)}$$

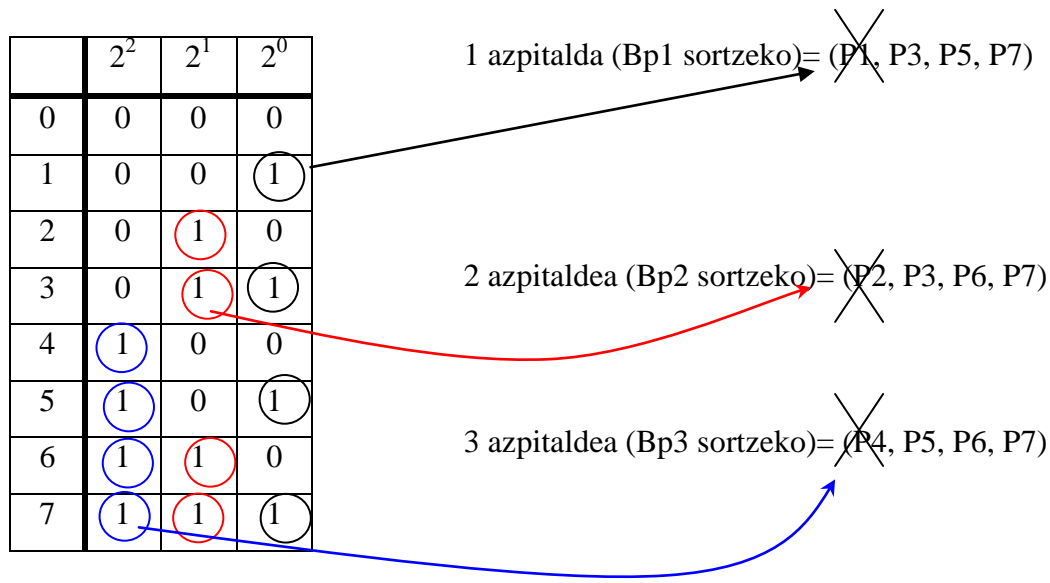
12. Ekuazioa

Non n transmititu behar den bit kopurua den, eta k aldagaia n biteko hitzari gehitu behar zaion paritate-bit kopurua. Beraz, transmititu behar den informazio-pakete berriak $k + n$ bit izango ditu. Paritate-bit bakoitzak posizio zehatza izan behar du transmisioan. Posizio hori, adierazpen honekin definitzen da:

$$P_{B_{pi}} = 2^{i-1} \quad (i=1, \dots, k) \Rightarrow i \text{ paritate-bitaren posizioa}$$

| | | | | | | | |
|---------------------|----------|----------|-------|----------|-------|-------|-------|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| Posizioa | P_1 | P_2 | P_3 | P_4 | P_5 | P_6 | P_7 |
| Posizioan zein bita | B_{P1} | B_{P2} | D_0 | B_{P3} | D_1 | D_2 | D_3 |

Bigarren pausoa informazio-paketearen azpitaldekatzea izango da, B_{pk} ($i=1, \dots, k$) bakoitzari azpitalde horietariko bat esleitzeko helburuarekin. Horretarako, 0-tik ($2^k - 1$)era tarteko zenbaki-zerrenda osatu behar da. Zenbaki horiek bitar moduan adierazi ondoren, digitu bakoitzari ($2^2 \ 2^1 \ 2^0$) 1 balioa ematen dion zenbakia idatzi behar da. Zenbaki horiek informazio-paketearen posizioa adierazten dute, eta azpitalde bat osatuko dute. Azpitalde bakoitzari dagokion paritate-bita (B_{pk} ($i=1, \dots, k$)) jakiteko, azpitalde hori lortzeko erabili den digituaren pisuak esango du. Prozesu horren adibidea 136. Irudian egin da $n = 4$ den informazio-paketearentzat.



136. Irudia

Lortutako azpitaldeetan, paritate-bitari dagokion posizioa agertzen da, eta begi-bistakoa da posizio hori deuseztatu egin behar dela, posizio horretan jarri beharko den bitaren sortzailea azpitaldea bera baita.

11.6. Aplikazioa: 4 biteko hitzen transmisioa

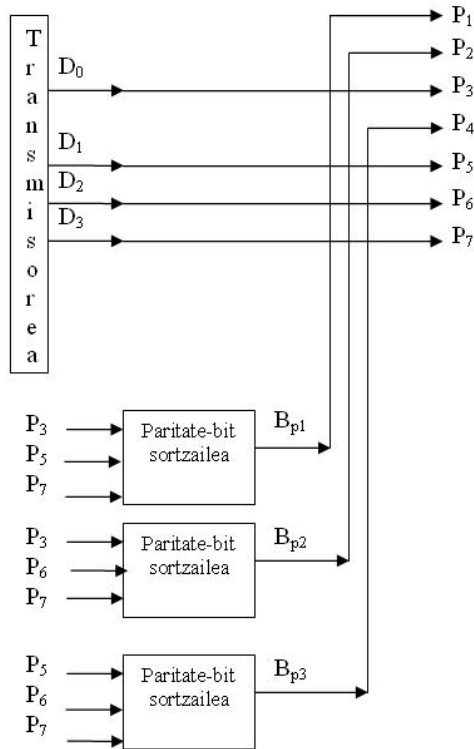
4 bit ($D_0D_1D_2D_3$) transmititzeko eta Hamming kodeak aplikatzeko sistema diseinatuko da atal honetan. Horretarako, ezinbestekoa da abiatzeko datuak lortzea, hots, paritate-bit kopurua, biten posizioak eta azpitaldeak:

- Paritate-bit kopura = 3, $B_{p1}B_{p2}B_{p3}$ deritzogunak.
- Posizio bakoitzari dagokion bita:
- $P_1P_2P_3 P_4P_5P_6P_7 = B_{p1}B_{p2}D_0B_{p3}D_1D_2D_3$
- Paritate-bitak sortzeko azpitaldeak:
- $B_{p1} \propto (P_3P_5P_7)$; $B_{p2} \propto (P_3P_6P_7)$; $B_{p3} \propto (P_5P_6P_7)$

Informazio hori kontuan izanda, paritate-bitak sortzen duen zirkuitua, akatsa detektatzen duen zirkuitua eta akatsa zuzentzen duen zirkuitua garatu behar dira.

Paritate-bita sortzen duen zirkuitua

Zirkuituari dagokion bloke-diagrama 137. Irudian marraztu da.



137. Irudia

Bloke-diagraman hiru zirkuitu agertu arren, nabaria da zirkuitu bakarria diseinatu behar dela, hots, paritate-bitaren sortzaileari dagokiona; izan ere, zirkuitu hori hiru aldiz errepikatu behar da sarrera- eta irteera-aldagaien izenak soilik aldatuz. Hortaz, haietariko bati dagokion egia-taula 29. Taulan azter daiteke.

| P ₇ | P ₆ | P ₅ | P ₄ =B _{p3} |
|----------------|----------------|----------------|---------------------------------|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

29. Taula

Hortik lortzen den funtzio logikoa izango da:

$$B_{P3} = P_7 \oplus P_6 \oplus P_5$$

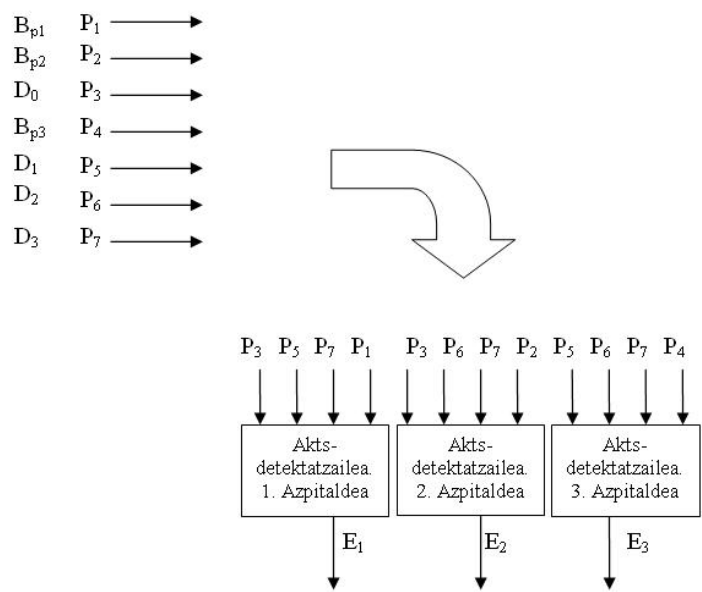
Logika hori beste bi blokeetara hedatuz:

$$B_{P2} = P_7 \oplus P_6 \oplus P_3$$

$$B_{P1} = P_7 \oplus P_5 \oplus P_3$$

Akatsa detektatzeko zirkuitua

Informazioa transmititu ostean, akatsik gertatu den aztertzen duen zirkuitu digitala diseinatu behar da. Horri dagokion bloke-diagrama 138. Irudian marraztu da.



138. Irudia

Hor ere, nabaria da zirkuitu bakarra diseinatu behar dela, hots, akats-detektatzaileari dagokiona; izan ere, zirkuitu hori hiru aldiz errepikatu behar da sarrera- eta irteera-aldagaien izenak soilik aldatuz. Hortaz, horietariko bati dagokion egia-taula 30. Taulan azter daiteke.

| P ₇ | P ₆ | P ₅ | P ₄ =B _{P3} | E ₃ |
|----------------|----------------|----------------|---------------------------------|----------------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 |

30. Taula

Non $E_3 = 1$ egoerak akatsa gertatu izanaren berri ematen duen, hau da, informazio-paketearen len kopurua bakoitia izan dela detektatu du

Hortik lortzen den funtzio logikoa hau izango da:

$$E_3 = P_7 \oplus P_6 \oplus P_5 \oplus P_4$$

Logika hori beste bi blokeetara hedatuz:

$$E_2 = P_3 \oplus P_6 \oplus P_7 \oplus P_2$$

$$E_1 = P_3 \oplus P_5 \oplus P_7 \oplus P_1$$

Akatsa zuzentzeko zirkuitua

Akatsak zuzentzeko zirkuitua garatzeko, E_1, E_2, E_3 irteerek eskaintzen duten informazioa aztertu beharra dago, kontuan izanda $E_i = 0$ izateak esan hani duela akatsik ez dela izan azpitalde horretan. Orduan, $E_1 = 0, E_2 = 0$ eta $E_3 = 1$ konbinazioa agertzen bada, ondoriozta daiteke ezinezkoa dela E_3 azpitaldean akatsa gertatzeaz gainera, E_1 -i eta E_2 -ri dagokien azpitaldeetan bit akastuna egotea. Baldintza horiek aintzat hartuta, aurrez esan daiteke bit akastuna laugarren posizioan dagoena dela. E_1, E_2, E_3 . aldagaien konbinazio guztiak aztertzeko, 31. Taula osatu da. Han, bit akastunaren posizioa B.A. izenarekin adierazi da. Taula arretaz aztertzen bada, ohar gaitzke $E_3 E_2 E_1$ aldagaiek osatzen duten zenbaki bitarrak bit akastunaren posizioa ematen duela.

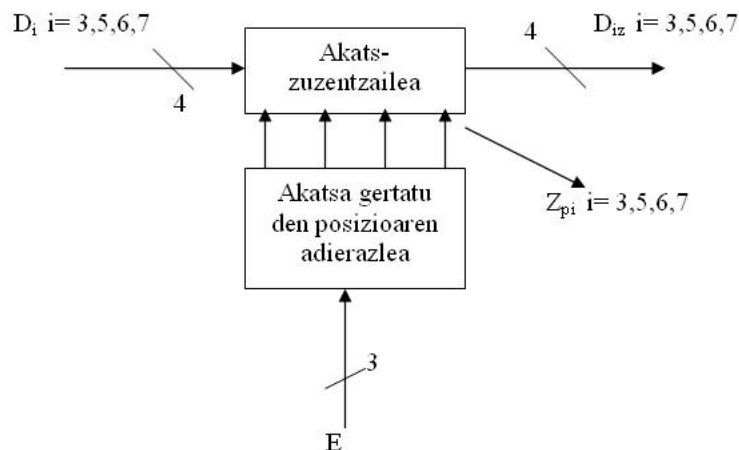
| | | | | | | | | | |
|-----|-------|---|---|---|---|---|---|---|---|
| MSB | E_3 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| | E_2 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| LSB | E_1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| | B.A | - | 1 | 2 | 3 | 4 | 5 | 6 | 7 |

$$E = E_3 E_2 E_1 \quad (E = 0, 1, 1, 3 \dots 7) \Rightarrow E \neq 0 \text{ Akatsa}$$

31. Taula

Orduan, bit akastuna ezagututa, hori zuzentzeko bidea bit horren alderantzikapena egitea besterik ez da.

Aurreko paragrafoan adierazitako ideiarekin bat etorritik 139. Irudian agertzen den diagrama-blokea osatu da atal honi dagokion zirkuitua garatzeko. Han, Z_{pi} aldagaiak adierazten du p_i ($i = 3, 5, 6, 7$) posizioan dagoen bita zuzendu behar dela. Nabaria da gainerako posizioak ($i = 1, 2, 4$) ez direla aintzat hartu, helburua informazio-paketea ($D_0, D_1, D_2, \dots, D_{n-1}$) akatsik gabe transmititzea delako. Horiek horrela, P_{iz} ($i = 3, 5, 6, 7$) zirkuituaren irteera izango da, hots, transferitutako datuak zuzenduta.

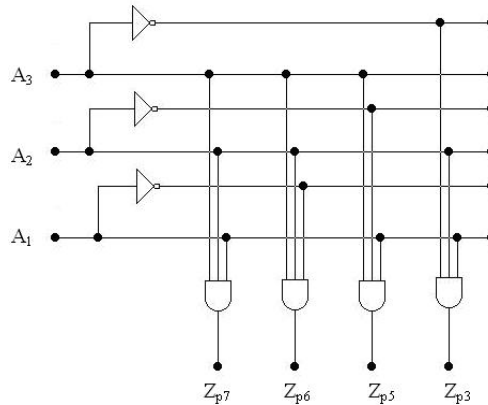


139. Irudia

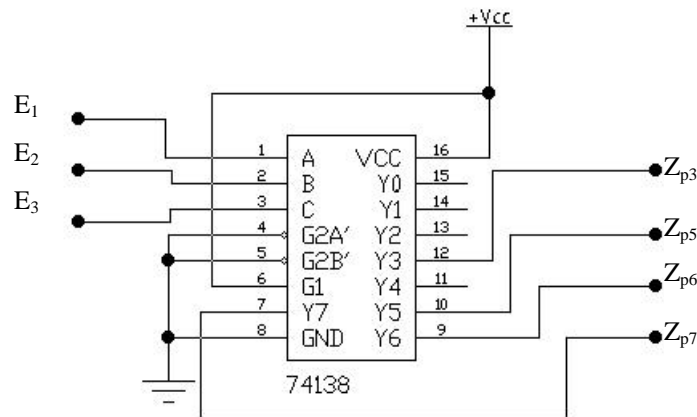
Diagramaren blokeei dagozkien egia-taulak hauek dira:

1) Akatsa gertatu den posizioaren adierazlea:

| E ₃ | E ₂ | E ₁ | Z _{p3} | Z _{p5} | Z _{p6} | Z _{p7} |
|----------------|----------------|----------------|-----------------|-----------------|-----------------|-----------------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 |



Zirkuituaren logika berriro hartzen bada, bistakoa da deskodegailua erabil daitekeela zirkuitua garatzeko, 140. Irudian egin den moduan.



140. Irudia

2) Akats-zuzentzailea

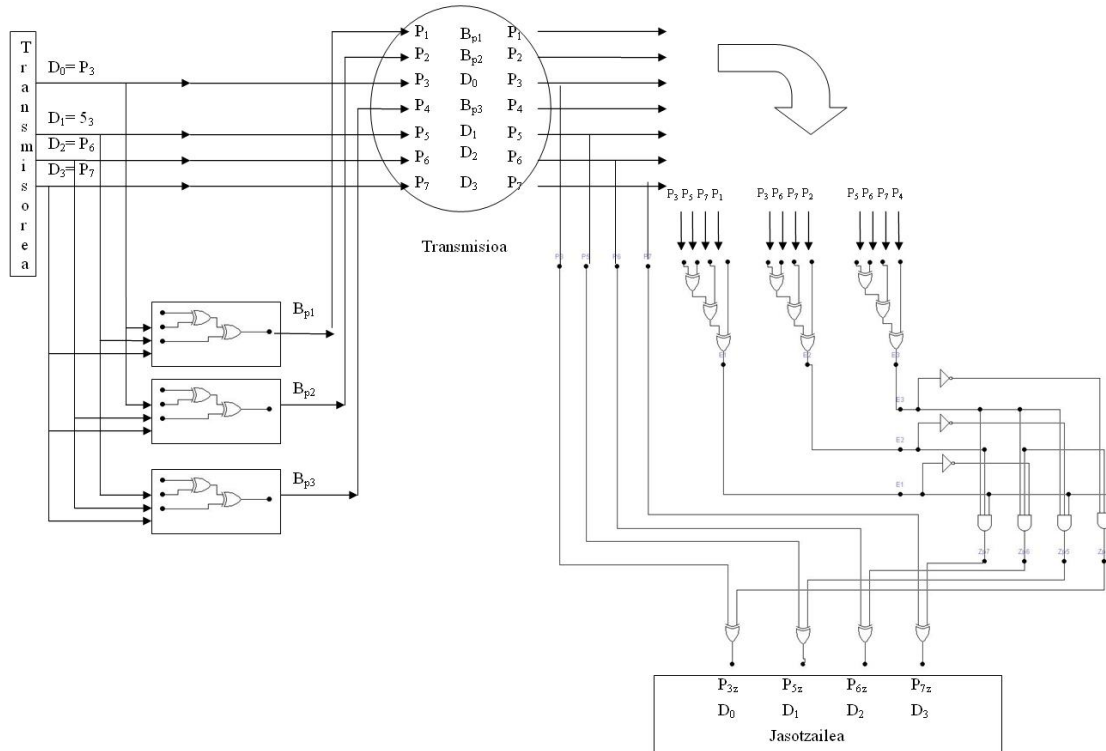
Datua (D_i) zuzendu behar bada (Z_{pi} = 1), orduan, datu horren alderantzikapena egingo da. Logika hori taula honetan adierazi da:

| D _i | Z _{pi} | D _{iz} |
|----------------|-----------------|-----------------|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

$$D_{iz} = D_i \oplus Z_{pi}$$

Zirkuitu osoa

4 bit ($D_0D_1D_2D_3$) transmititzeko eta Hamming kodeak aplikatzeko sistema osoaren diseinua 141. Irudian bildu da.



141. Irudia

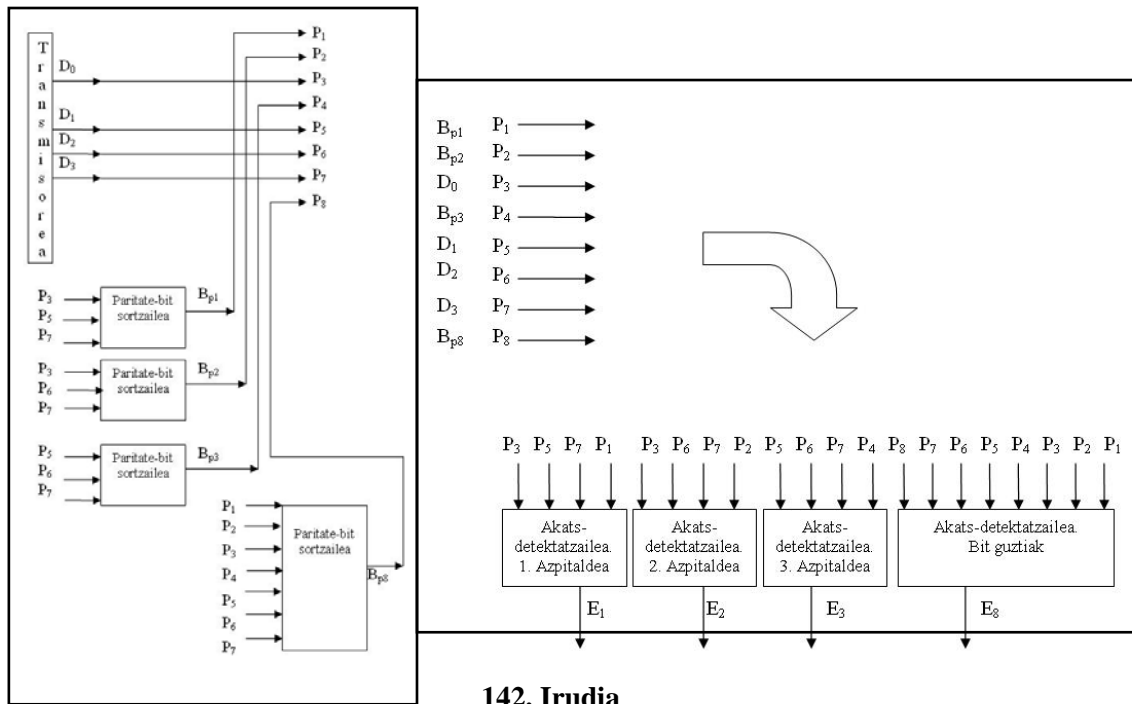
Akats bikoitza detektatzeko zirkuitua

Paritate-bit berri bat gehitzen badiogu aurreko diseinuari, akats bat detektatu eta zuzentzeaz gainera, bi akats ere detektatu ahal izango dira. Paritate-bit hori $n+k$ bitak arakatzetik lortzen da, eta zortzigarren posizioa hartuko du.

$$P_8 = B_{p8} \propto (P_7 P_6 P_5 P_4 P_3 P_2 P_1).$$

Hortaz, transmititu behar den paketeak $n + k + 1$ bit izango ditu. Halaber, E_8 . irteera duen zirkuitua gehitu behar da, zeinak $n + k + 1$ bitak arakatzetik lortzen da.

Hartzaile-transmisore sistema horri dagokion bloke-digrama 142. Irudian azter daiteke.



142. Irudia

Bi akats detektatzen direnean bit akastunak identifikatzea ezinezkoa denez, informazioa berriro bidaltzea eskatzen duen zirkuitua diseinatu behar da. Eskaera horren erabakia E_1 , E_2 , E_3 , E_8 aldagaien esanahiak aztertuz lortzen da. Hortaz,

$E = 0$ eta $E_8 = 0$ bada, orduan akatsik ez da izan, eta ez da eskatu behar datueak berriro bidaltzea.

$E \neq 0$ eta $E_8 = 1$ bada, orduan azpitalderen batean akatsa izan da. Akats bakarra denez, akatsa zuzendu egin daiteke, eta ez da eskatu behar datuak berriro bidaltzea.

$E \neq 0$ eta $E_8 = 0$ bada, orduan akats bikoitza izan da, eta eskatu behar da datuak berriro bidaltzea.

$E = 0$ eta $E_8 = 1$ bada, orduan B_{p8} paritate-bitean akatsa izan da, eta ez da eskatu behar datuak berriro bidaltzea.

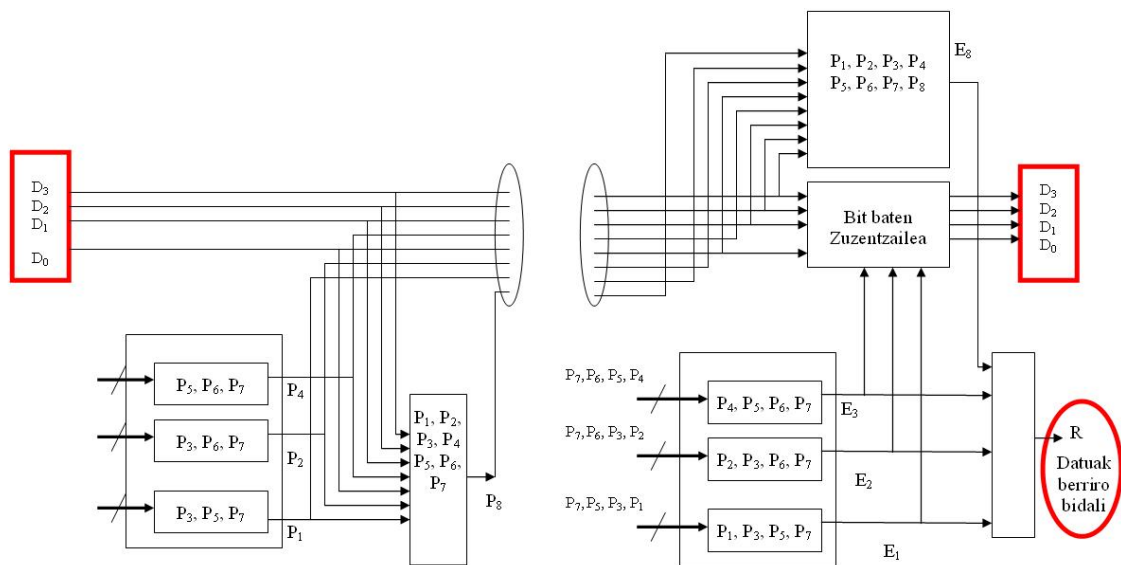
Aurreko paragrafoetan adierazitako informazioarekin bat etorritik, egia-etaula hau osatu da zirkuitu birbidaltzailea garatzeko.

| E ₈ | E ₃ | E ₂ | E ₁ | R |
|----------------|----------------|----------------|----------------|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 |

R = 1 informazioa birbidali

$$R = \overline{E_8}(E_1 + E_2 + E_3) + E_8\overline{E_3}\overline{E_2}\overline{E_1}$$

141. Irudian aurkeztu den zirkuitu osoari gehitzen bazaizkio akats bikoitza detektatzeko azaldu diren zirkuituak, 143. Irudian agertzen den zirkuitua beharrezkoa litzateke.



143. Irudia

11.7. Hamming kodearen aplikazio praktikoa

Paretasun bikoitia aplikatuko da.

Transmititu behar diren datuak: 1010, eta posizioak 3a, 5a, 6a eta 7a.

Paretasun-bitak: $P_1 (D_3D_5D_7) = 1$

$P_2 (D_3D_6D_7) = 0$

$P_4 (D_5D_6D_7) = 1$

Transmititu behar den pakete osoa:

| | | | | | | | |
|----------|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| Datuak | 1 | 0 | 1 | 1 | 0 | 1 | 0 |

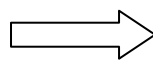
Egoera ezberdinak planteatuko dira lortu diren funtzio logikoen emaitzak aztertzeko.

1) Demagun akatsa izan dela 3. posizioan; beraz, $1 \rightarrow 0$

| | | | | | | | |
|----------|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| Datuak | 1 | 0 | 0 | 1 | 0 | 1 | 0 |

$$E_4 = D_7 \oplus D_6 \oplus D_5 \oplus B_{P4} = 0$$

$$E_2 = D_3 \oplus D_6 \oplus D_7 \oplus B_{P2} = 1$$



B. A. = 3, bit akastuna 3. posizioan dagoena izan da.

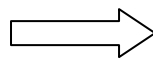
$$E_1 = D_3 \oplus D_5 \oplus D_7 \oplus B_{P1} = 1$$

2) Demagun akatsa izan dela 2. posizioan; beraz, $0 \rightarrow 1$

| | | | | | | | |
|----------|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| Datuak | 1 | 1 | 1 | 1 | 0 | 1 | 0 |

$$E_4 = D_7 \oplus D_6 \oplus D_5 \oplus B_{P4} = 0$$

$$E_2 = D_3 \oplus D_6 \oplus D_7 \oplus B_{P2} = 1$$



B. A. = 2, bit akastuna 2. posizioan dagoena izan da.

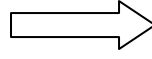
$$E_1 = D_3 \oplus D_5 \oplus D_7 \oplus B_{P1} = 0$$

3) Demagun akatsa izan dela 3. posizioan (1 → 0), eta 2. posizioan (0 → 1)

| | | | | | | | |
|----------|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| Datuak | 1 | 1 | 0 | 1 | 0 | 1 | 0 |

$$Z_4 = D_7 \oplus D_6 \oplus D_5 \oplus B_{P4} = 0$$

$$Z_2 = D_3 \oplus D_6 \oplus D_7 \oplus B_{P2} = 0$$



B. A. = 1, ekuazioak dio bit akastuna

1. posizioan dagoena izan dela; hortaz, gaizki dago ekuazioak ematen duen informazioa.

$$Z_1 = D_3 \oplus D_5 \oplus D_7 \oplus B_{P1} = 1$$

$B_{P8} = 0$ gehitzen bada:

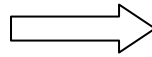
| | | | | | | | | |
|----------|---|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| Datuak | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 |

4) Demagun akatsa izan dela 3. posizioan, beraz, 1 → 0

| | | | | | | | | |
|----------|---|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| Datuak | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 |

$$E_4 = D_7 \oplus D_6 \oplus D_5 \oplus B_{P4} = 0$$

$$E_2 = D_3 \oplus D_6 \oplus D_7 \oplus B_{P2} = 1$$



B. A. = 3, bit akastuna 3. posizioan

dagoena izan da.

$$E_1 = D_3 \oplus D_5 \oplus D_7 \oplus B_{P1} = 1$$

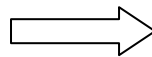
$$E_8 = 1$$

5) Demagun akatsa izan dela 3. posizioan (1 → 0), eta 2. posizioan (0 → 1)

| | | | | | | | | |
|----------|---|---|---|---|---|---|---|---|
| Posizioa | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| Datuak | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |

$$E_4 = D_7 \oplus D_6 \oplus D_5 \oplus B_{P4} = 0$$

$$E_2 = D_3 \oplus D_6 \oplus D_7 \oplus B_{P2} = 0$$



Bi akats daudelakoaren informazioa

ematen dute ekuazioek; hortaz, informazioa zuzena da.

$$E_1 = D_3 \oplus D_5 \oplus D_7 \oplus B_{P1} = 1$$

$$E_8 = 0$$