

Índice

TEMA 14: Transistores de efecto de campo (FETs)	14.1
14.1. INTRODUCCIÓN	14.1
14.2. EL FET METAL ÓXIDO SEMICONDUCTOR (MOSFET)	14.3
14.2.1. Estructura metal-óxido-semiconductor	14.3
14.2.2. Comportamiento de la estructura MOS bajo una tensión de polarización: Acumulación, Deplexión e Inversión	14.5
14.2.3. Constitución y principios de funcionamiento de un MOSFET de acumulación	14.6
14.3. CURVAS CARACTERÍSTICAS	14.13
14.4. TIPOS DE MOSFETs	14.16

Tema 14

Transistores de efecto de campo (FETs)

14.1.- Introducción

El transistor de efecto de campo (Field Effect Transistor, FET) es una clase de transistor muy utilizada en circuitos analógicos y digitales. En este dispositivo, construido con material semiconductor, un campo controla la corriente. Es decir, un campo controla el flujo de portadores a través de un canal conductor y de ahí le viene el término de “efecto de campo”. En el FET, la corriente es transportada fundamentalmente por un solo tipo de portador, el mayoritario, y como consecuencia de esto, el dispositivo es unipolar a diferencia del BJT analizado anteriormente que es bipolar.

Como se verá en éste y temas sucesivos, el FET presenta una impedancia de entrada extremadamente alta y al igual que el BJT puede funcionar como fuente de

corriente gobernada por tensión o como interruptor controlado. Además de estos usos, también puede ser empleado como una resistencia controlada por tensión.

Atendiendo a su estructura física, los FETs se dividen en dos categorías: Dispositivos de puerta aislada y dispositivos de puerta de unión. Los primeros, denominados generalmente FETs metal-óxido-semiconductor (MOSFET), pueden ser a su vez de depleción (también empobrecimiento o vaciamiento) o de acumulación (o enriquecimiento). En un MOSFET la conductividad del canal por el que circula la corriente se modula a través de una tensión aplicada entre el metal y el semiconductor, el cual se encuentra separado del primero por un óxido de espesor x_o . Los dispositivos de puerta de unión pueden ser FETs metal-semiconductor (MESFETs) o FETs de unión (JFETs). En estos últimos, la modulación de la conductividad del canal por el que circula la corriente se realiza a través de la anchura de las zonas de carga de espacio de uniones pn inversamente polarizadas. Además, la mayor parte de los FETs están disponibles tanto en la forma de canal n como de canal p. Afortunadamente, existen grandes similitudes entre las ecuaciones y las curvas características de los diferentes FETs, lo que hace que la tarea de aprendizaje sea mucho más sencilla de lo que en principio pudiera parecer.

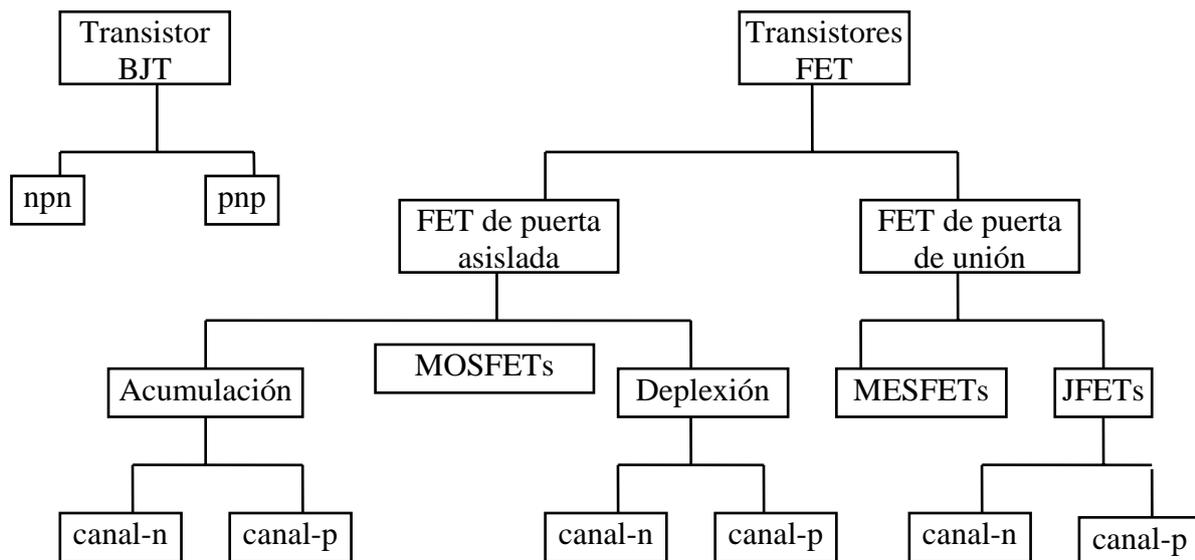


Figura 14.1.- Clasificación de los transistores.

14.2.- EL FET METAL-ÓXIDO-SEMICONDUCTOR (MOSFET)

La estructura metal-óxido-semiconductor constituye la base de toda una familia de dispositivos tan importante, por lo menos, como el grupo de dispositivos fundamentados en la unión pn.

Constituye, además, un elemento de gran utilidad para el estudio de las superficies del semiconductor. Es decir, a través de la estructura metal-óxido-semiconductor se pueden estudiar la fiabilidad y la estabilidad de los dispositivos electrónicos de estado sólido.

Es de señalar, que la denominación MOS queda reservada para la tecnología dominante de metal- SiO_2 - Si en la que la capa superior del silicio se oxida (creando el aislante SiO_2) y, posteriormente, se crea la capa de metal conductor (Al). El conductor, en lugar de metal, puede ser de silicio policristalino muy dopado. Para identificar estructuras de dispositivos similares compuestas por un aislante que no es el SiO_2 o un semiconductor que no es el Si , se utiliza la designación más general de metal-aislante-semiconductor (MIS metal-insulator-semiconductor) y los transistores fundamentados en ella se denominan IGFET (Insulated Gate FET, FET de puerta aislada).

14.2.1.- Estructura metal-óxido-semiconductor (MOSFET)

En la Figura 14.2 se muestra esquemáticamente la sección de una estructura MOS. En ella puede verse una capa de óxido, de espesor x_o (de $0,01 \mu m$ a $1,0 \mu m$ de SiO_2), separando el electrodo metálico del semiconductor. Este último está conectado a un potencial de referencia fijo mediante el correspondiente contacto óhmico situado en la cara opuesta al óxido.

El electrodo metálico recibe el nombre de “puerta” o “compuerta”. La diferencia de potencial entre la puerta y el contacto óhmico se denomina “tensión de puerta” y se representa por V_G , siendo ésta positiva cuando el metal está polarizado positivamente

respecto al contacto óhmico y negativa en caso contrario.

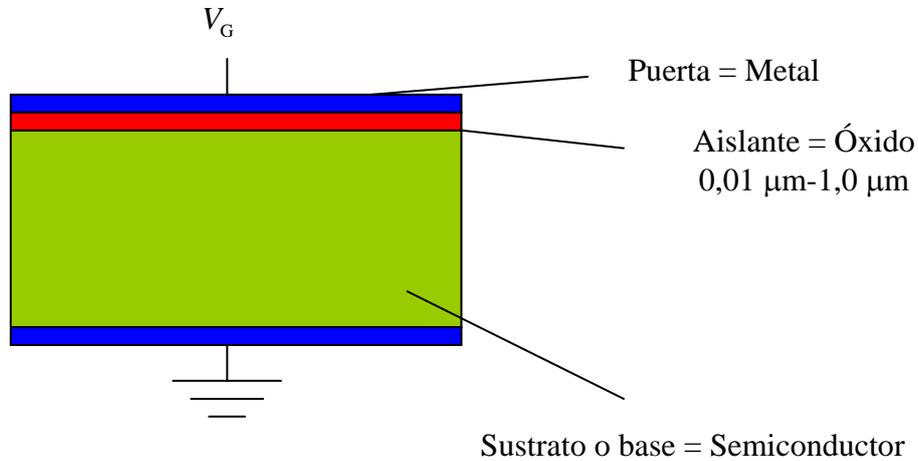


Figura 14.2.- Esquema de una estructura MOS.

La estructura MOS ideal se supone que está constituida por:

- Un semiconductor cuyas propiedades en superficie y volumen son idénticas. Es decir, se supone que no existen centros de carga en la interfase óxido-semiconductor.
- Un óxido que es homogéneo, constituyendo un aislante perfecto que no contiene ninguna carga eléctrica.
- Un metal cuyos portadores, los electrones, son igualmente energéticos que los portadores mayoritarios del sustrato.

Al ser el óxido un aislante perfecto, no es posible que exista flujo de corriente continua entre el metal y el semiconductor con independencia de la tensión de puerta aplicada. Esto es, el semiconductor se encuentra en equilibrio termodinámico para cualquier tensión de puerta V_G cumpliéndose en todo punto del mismo la ley de acción de masas $p \cdot n = n_i^2$.

14.2.2.- Comportamiento de la estructura MOS bajo una tensión de polarización: Acumulación, Deplexión e Inversión

Consideremos la estructura MOS de la Figura 14.2 en la que el semiconductor sea de tipo p. En tal caso, son posibles tres situaciones en la superficie del semiconductor al polarizar dicha estructura con tensiones positivas o negativas (ver Figura 14.3):

1. Acumulación o enriquecimiento $V_G < 0$

Los electrones libres del metal son empujados hacia la interfaz metal-óxido provocando allí una acumulación de carga negativa. Paralelamente, los huecos, portadores mayoritarios del semiconductor, son atraídos hacia la interfaz óxido-semiconductor provocando allí una acumulación de carga positiva.

2. Vaciamiento o deplexión $V_G > 0$

Los electrones libres del metal son atraídos por esta tensión positiva provocando la aparición de una carga positiva en la interfaz metal-óxido debida a los iones metálicos. Los huecos, portadores mayoritarios del semiconductor, son repelidos de la interfaz óxido-semiconductor dando lugar a una zona de deplexión cargada negativamente. Esta carga negativa es debida, en un principio, a las impurezas aceptadoras ionizadas no compensadas, N_A^- . La anchura de dicha zona deplectada será tanto mayor cuanto mayor sea la tensión de puerta. Ahora bien, existirá un valor de V_G para el cual los electrones, portadores minoritarios del semiconductor que se han ido acumulando en la interfaz óxido-semiconductor como consecuencia de la $V_G > 0$ aplicada, lleguen a igualar al número de impurezas del sustrato, N_A . En este caso se dice que nos encontramos en INVERSIÓN.

3. Inversión $V_G > V_T$

La tensión de puerta a la que tiene lugar este fenómeno se denomina tensión umbral o tensión de puesta en conducción, V_T . Todo aumento posterior de la tensión de puerta por encima de V_T , se traduce en un aumento de la concentración de electrones en dicha capa que se denomina “capa de inversión” (capa sumamente estrecha porque es debida a portadores móviles). Esto es, una vez formada la capa de inversión, la anchura de la zona despoblada ya no va a aumentar más.

En la Figura 14.3 puede observarse la estructura MOS en cada una de los estados anteriormente descritos:

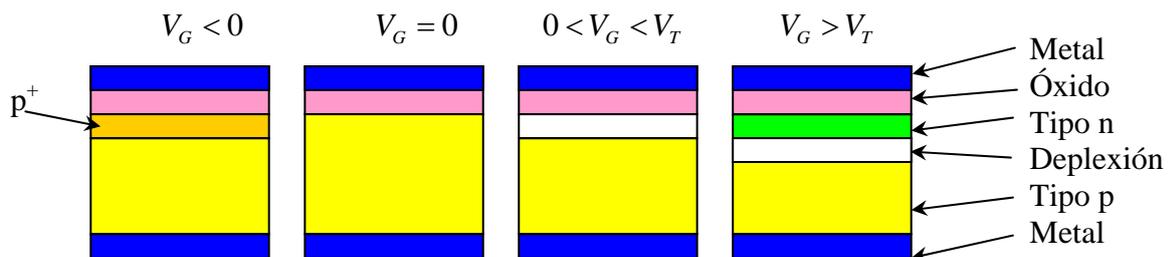


Figura 14.3.- Acumulación – Equilibrio – Vaciamiento – Depleción para una estructura MOS con el semiconductor tipo p.

Si la estructura MOS está construida a partir de un semiconductor tipo n, las diferentes situaciones explicadas tendrán lugar de forma análoga, con la tensión de puerta cambiada de signo.

14.2.3.- Constitución y principios de funcionamiento de un MOSFET de acumulación.

En la Figura 14.4 puede observarse la estructura de un transistor MOSFET de canal n, llamado también transistor nMOS. Este dispositivo está constituido por una estructura MOS, en cuyos extremos se han difundido dos regiones fuertemente dopadas con impurezas donadoras, y que constituyen las regiones de fuente o surtidor (S) y drenaje o drenador (D). Si la estructura MOS se encuentra en inversión, se formará una

capa de tipo n denominada “canal” que conecta internamente las regiones de fuente y drenador. La conductividad de este canal puede ser modulada variando la tensión de puerta. En un MOSFET, las regiones de fuente y drenador son totalmente simétricas. Su definición o identificación viene dada por el sentido en el que fluyen los portadores:

- La fuente S es el terminal a través del cual los portadores mayoritarios (en nuestro caso, los electrones) entran al canal.
- El drenaje o drenador D es el terminal a través del cual los portadores mayoritarios salen del canal.

Generalmente, y si no se dice lo contrario, el sustrato y el surtidor estarán conectados.

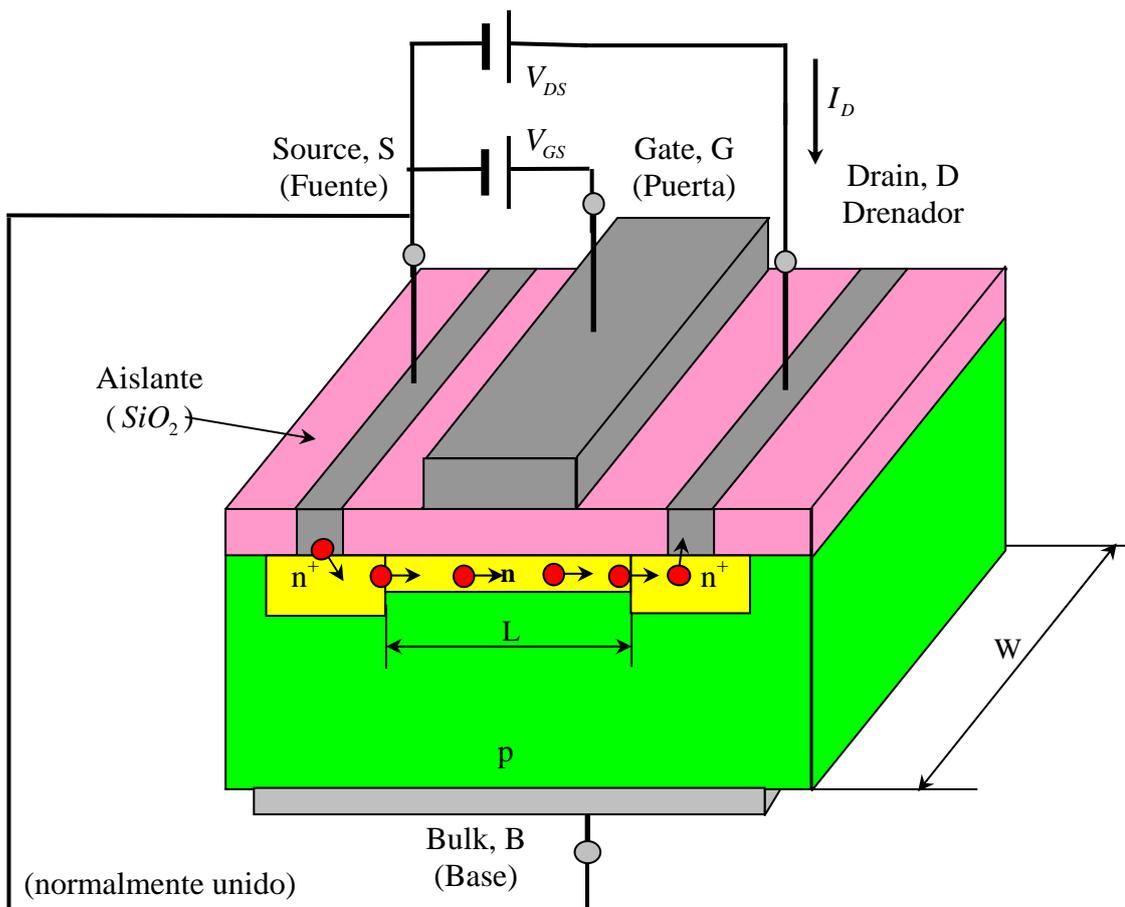


Figura 14.4.- Estructura de un MOSFET de canal n.

Se analiza, a continuación, el funcionamiento de un nMOS de acumulación según las diferentes tensiones aplicadas:

- Si $V_{GS} < V_T$, la estructura se encuentra bien en acumulación ($V_{GS} < 0$) o bien en depleción ($0 < V_{GS} < V_T$). En cualquier caso, **no existe un canal** de electrones que conecte internamente la fuente S con el drenador D por lo que los terminales de surtidor y drenador es como si estuvieran en circuito abierto. Es decir, la corriente de drenador I_D es igual a cero cualquiera que sea la tensión V_{DS} aplicada. Se dice que el dispositivo está en **CORTE**.

- Si $V_{GS} \geq V_T$, **existe entonces un canal** que en nuestro caso es de tipo n (capa de inversión) que conecta las regiones de surtidor y drenador entre las cuales puede circular una corriente al aplicar una tensión V_{DS} . La conductancia del canal viene gobernada por la tensión V_{GS} . A mayor tensión, mayor número de electrones se acumularán en el canal, y por lo tanto, mayor será la conductividad del mismo. En esta situación, veamos qué ocurre a medida que aumentamos V_{DS} desde un valor igual a 0:
 - Si $V_{DS} = 0 \Rightarrow I_D = 0$ (punto O de la Figura 14.8). El dispositivo se encuentra en **CORTE**.

 - A medida que $V_{DS} > 0$ aumenta, empezará a circular un flujo de electrones desde la fuente al drenador lo que dará lugar a una corriente en sentido contrario, es decir, $I_D > 0$. Indudablemente, cuanto mayor sea V_{DS} , mayor será I_D y ambas magnitudes estarán relacionadas a través de la resistencia R que presente el canal (al ser una corriente de mayoritarios se trata de una corriente de arrastre por lo que se verifica la Ley de Ohm, $V_{DS} = R_{canal} \cdot I_D$). Nos encontramos en la **REGIÓN ÓHMICA o LINEAL** (Figura 14.5 y punto A de la Figura 14.8).

- Si $V_{DS} \gg 0$ empieza a tomar valores importantes, también lo hará I_D . En estas condiciones, existe una caída de tensión a lo largo del canal. Esto es, la zona próxima al drenador se encuentra a mayor tensión que la zona próxima a la fuente, por lo que la diferencia de potencial entre la puerta y el sustrato no es V_{GS} , sino inferior. Esto provoca que el canal se contraiga en la zona próxima al drenador, ya que la caída de tensión está polarizando inversamente la unión formada por el canal y el sustrato. Es decir, la resistencia del canal está aumentando y por eso la corriente se modera. En consecuencia, las características de salida suavizan su pendiente. Nos encontramos en la **REGIÓN GRADUAL** (ver Figura 14.6).
- Existe una tensión V_{DS} para la cual, en los puntos próximos al drenador, el canal se habrá contraído totalmente. Esta tensión se denomina “tensión de drenador de saturación, $V_{DS,SAT}$ ” y, en tal caso, se dice que el canal se ha estrangulado o pinchado. En este momento la pendiente de las curvas características se hace cero. El dispositivo se encuentra en el límite de la zona de **SATURACIÓN** (ver Figura 14.7 y punto B de la Figura 14.8).

Cuantitativamente,

$$V_{GD} \leq V_T \Rightarrow V_{GD} = V_{GS} - V_{DS} \leq V_T \Rightarrow V_{DS} \geq V_{GS} - V_T$$

lo que implica la desaparición del canal. Por lo tanto, definiremos

$$\boxed{V_{DS,SAT} = V_{GS} - V_T}$$

- Para $V_{DS} \geq V_{DS,SAT}$, la porción estrangulada del canal avanza un poco hacia el surtidor (Figura 14.7). Al ser una región de vaciamiento (de depleción) absorbe toda la tensión superior a $V_{D,SAT}$. Entonces:

- Para dispositivos de canal largo ($\Delta L \ll L$) la intensidad permanece constante para cualquier valor de tensión $V_{DS} \geq V_{DS, SAT}$.
- Para dispositivos de canal corto ($\Delta L \cong L$), la tensión $V_{DS, SAT}$ cae en un canal de longitud menor ($L - \Delta L$) \Rightarrow presenta menos resistencia y, por lo tanto, la corriente I_D aumenta ligeramente con $V_{DS} \geq V_{DS, SAT}$.

En cualquier caso el dispositivo se encuentra en SATURACIÓN, pudiéndose obtener la corriente de drenador como:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T} \right)^2$$

Las afirmaciones presentadas sin explicación en el párrafo anterior son totalmente reales, si bien podrían contradecir la intuición física. Esto es, cuando el canal se estrangula cabría pensar que la I_D caería rápidamente a cero al desaparecer parte del canal entre la fuente y el drenador. O dicho de otra manera, ¿cómo es posible que tensiones $V_{DS} \geq V_{DS, SAT}$ no tengan prácticamente efecto sobre la I_D ?

Respecto a la primera afirmación, supongamos que una vez que tiene lugar el estrangulamiento del canal, I_D fuera prácticamente nula. En tal caso, no habría corriente en ningún punto del canal con lo que la caída de tensión a lo largo de éste sería cero. Por lo tanto, todos los puntos del canal estarían sometidos a la misma tensión de puerta $V_{GS} \geq V_T$ y, por lo tanto, existiría canal entre la fuente y el drenador lo que contradice la suposición inicial de estrangulamiento del canal. En otras palabras, para $V_{DS} \geq V_{DS, SAT}$ debe fluir una corriente para inducir y mantener la condición de estrangulamiento. Debe recordarse que en aquellos puntos en los que se ha producido el estrangulamiento del canal, tenemos una región de depleción y en los dispositivos

electrónicos de estado sólido son posibles los flujos elevados de corriente en las zonas de vaciamiento tal y como ocurre en un diodo bajo polarización directa o en un transistor bipolar.

Respecto a la saturación de la corriente de drenador para tensiones $V_{DS} \geq V_{DS,SAT}$, resulta que la porción de estrangulamiento del canal se ensancha una extensión ΔL . Como puede apreciarse en la Figura 14.7, el potencial del lado del drenador de la sección ΔL es V_{DS} , mientras que el potencial del lado de la fuente de la sección es $V_{DS,SAT}$. Es decir, la tensión aplicada al drenador por encima de $V_{DS,SAT}$, que vale $V_{DS} - V_{DS,SAT}$, cae a lo largo de la sección vacía del canal. Si se supone que $\Delta L \ll L$, caso habitual, la región que va desde la fuente al estrangulamiento del canal resulta esencialmente idéntica en forma y con los mismos potenciales en los extremos (cero y $V_{DS,SAT}$) que los que se tenían al principio de la saturación. Pues bien, si a lo largo de una región conductora no varía ni su forma ni el potencial aplicado a ella, la corriente que la atraviesa también debe permanecer invariante. Esto explica la relativa constancia de la corriente de drenador para la polarización de “postestrangulamiento” o saturación. Por otra parte, si ΔL es comparable a L , entonces la misma caída de tensión $V_{DS,SAT}$ aparece sobre una sección de canal más corta $L - \Delta L$, y la I_D de postestrangulamiento aumenta en forma perceptible para $V_{DS} \geq V_{DS,SAT}$. Este efecto se observa sobre todo en dispositivos de canal corto.

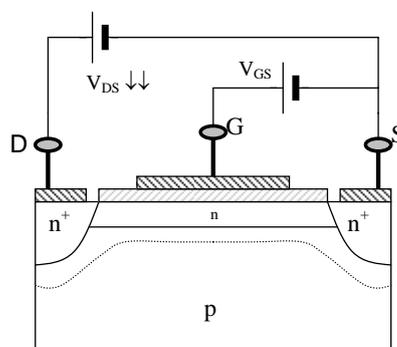


Figura 14.5.- MOSFET con $V_{DS} \gg V_{DS,SAT}$.

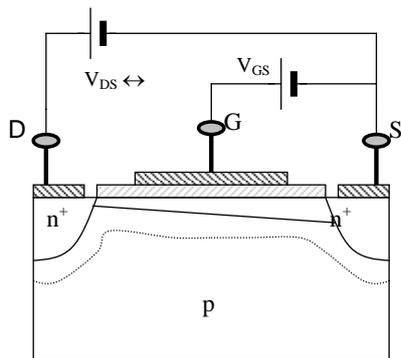


Figura 14.6.- MOSFET cuando V_{DS} empieza a crecer.

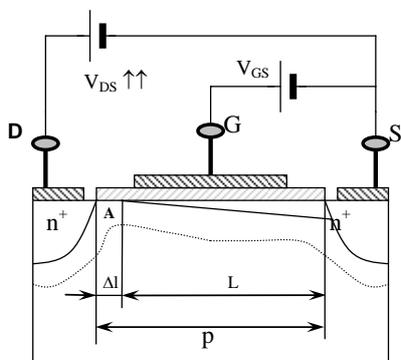


Figura 14.7.- MOSFET cuando $V_{DS} \geq V_{D,SAT}$.

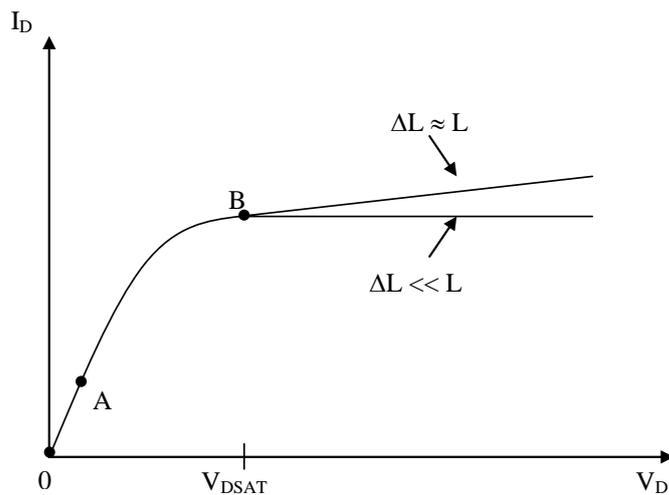


Figura 14.8.- Variación de I_D con V_D para $V_G \geq V_T$.

14.3.- CURVAS CARACTERÍSTICAS

En la Figura 14.9 se han representado las características de salida para un nMOS de acumulación. En dichas curvas puede observarse que,

- Si $V_{GS} \leq V_T$, no existe canal en la superficie del semiconductor $\Rightarrow I_D = 0 \quad \forall V_{DS}$.
- Si $V_{GS} > V_T$, existe canal, por lo que las características serán similares a la de la Figura 14.8. Por otra parte, la conductancia del canal es tanto mayor cuanto mayor sea $V_{GS} \Rightarrow$ la pendiente inicial de las características $I_D - V_{DS}$ será tanto mayor cuanto mayor sea V_{GS} . De la misma forma, $V_{DS, SAT}$ aumenta a medida que aumenta V_{GS} .

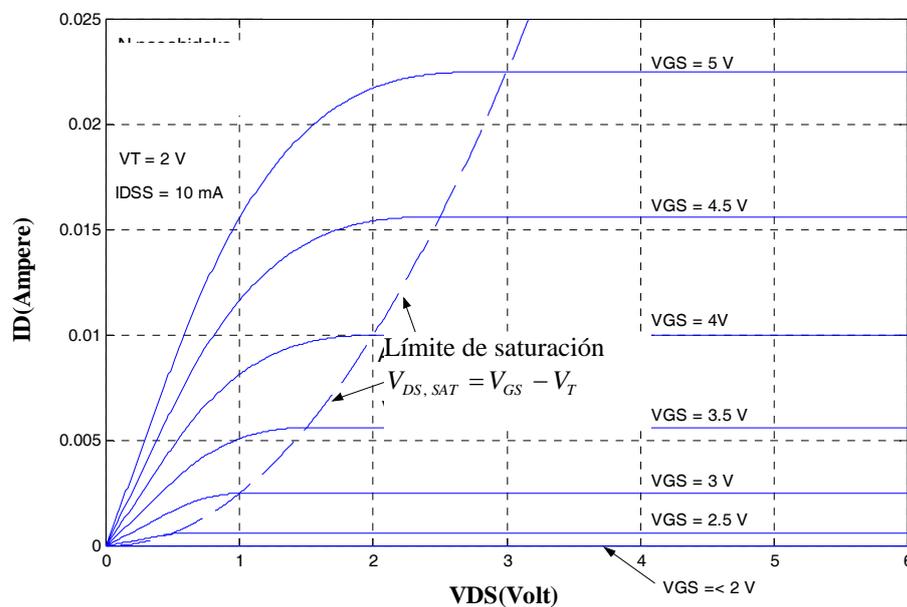


Figura 14.9.- Características de salida corriente-tensión para un nMOS de acumulación.

En la región gradual, el MOSFET opera como una resistencia no-lineal controlada por V_{GS} . En la región puramente óhmica o lineal, para valores de V_{DS}

suficientemente pequeños, esta resistencia no-lineal se reduce a una resistencia lineal controlada por tensión.

En la región de saturación, el funcionamiento del MOSFET se aproxima al de un generador de corriente controlado por tensión. En la Figura 14.10 se ha representado la curva corriente-tensión para dicha región.

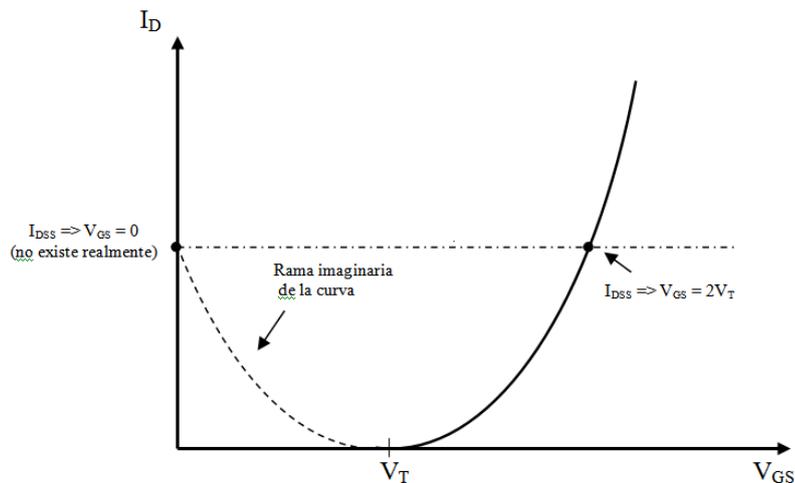


Figura 14.10.- Curva corriente-tensión para la región de SATURACIÓN en un nMOS de acumulación cuyas características de salida son las representadas en la Figura 14.9. En este caso, $V_T = 2V$.

De igual modo puede razonarse para un nMOS de depleción sin más que tener en cuenta que este dispositivo conduce incluso para $V_{GS} = 0$, lo que hace que su tensión umbral sea, en este caso, negativa ($V_T < 0$). Esto es, V_T representa la tensión de puerta necesaria para eliminar todas las cargas libres del canal. Los transistores MOS de depleción pueden actuar, también, en acumulación. En las Figuras 14.11 y 14.12, características de salida y curva corriente-tensión en la región de saturación, respectivamente, queda reflejado este hecho.

Si el MOSFET es de canal p, habrá que cambiar de signo a las corrientes y tensiones.

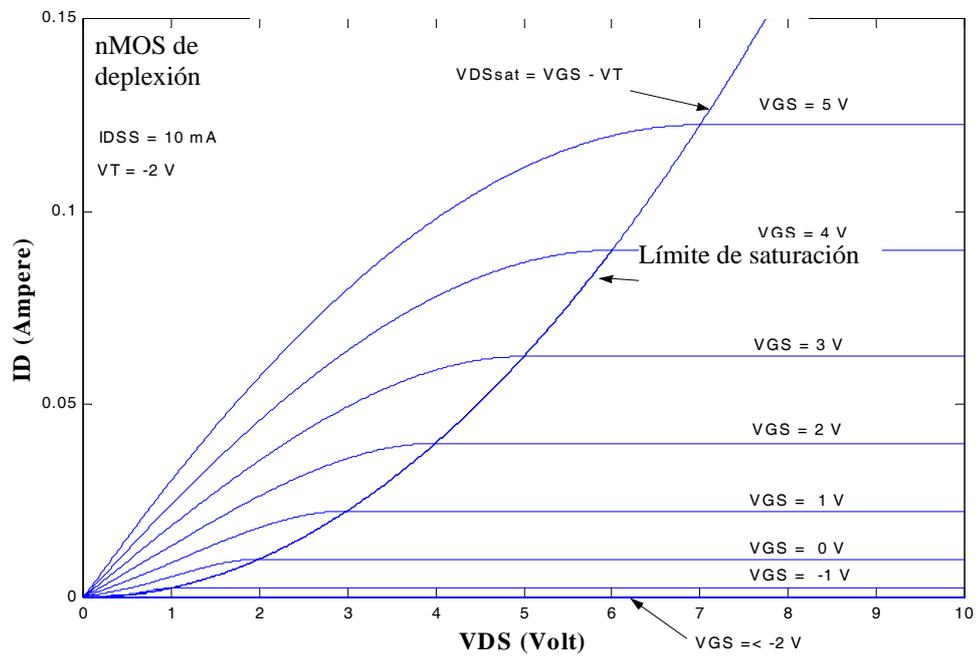


Figura 14.11.- Características de salida para un nMOS de deplexión.

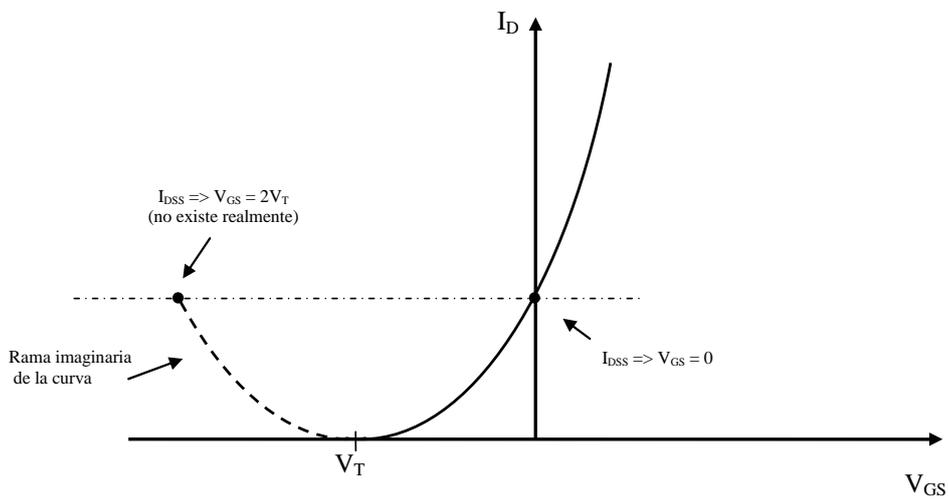
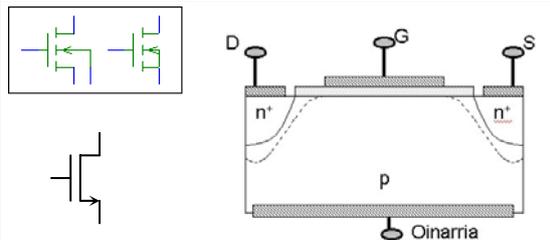
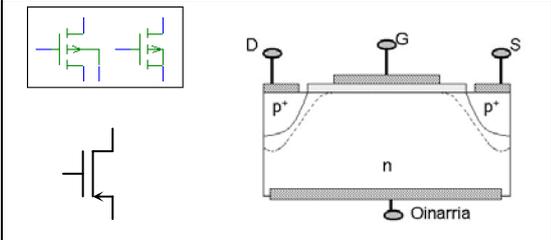
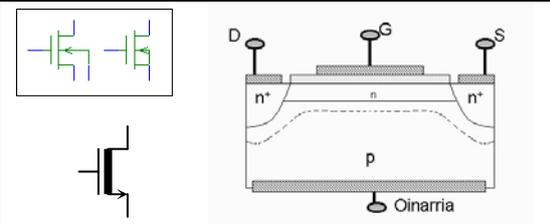
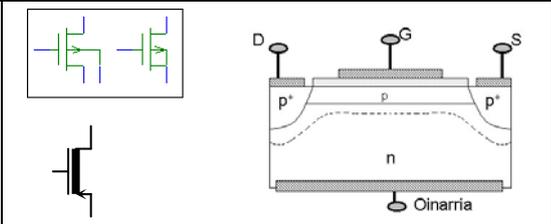


Figura 14.12.- Curva corriente-tensión para la región de SATURACIÓN en un nMOS de deplexión cuyas características de salida son las representadas en la Figura 14.11. En este caso, $V_T = -2 \text{ V}$.

14.4.- TIPOS DE MOSFET

En la siguiente tabla se recogen los cuatro tipos de MOSFET, con su estructura y símbolos de circuito.

	
<p>MOSFET de canal n de acumulación</p>	<p>MOSFET de canal p de acumulación</p>
	
<p>MOSFET de canal n de deplexión</p>	<p>MOSFET de canal p de deplexión</p>

Como puede observarse, existen dos tipos de estructura dependiendo de la conductividad del canal: Acumulación o enriquecimiento y deplexión o empobrecimiento. A su vez cada uno de ellos puede ser de canal n o canal p. Estas combinaciones dan lugar a cuatro tipos de dispositivos:

MOSFET de Acumulación

Si para $V_{GS} = 0$, la conductancia del canal es muy pequeña o nula se dice que el MOST es de acumulación o normalmente al corte. Se necesita, por tanto, una tensión de puerta para crear el canal: $V_T > 0$ si el canal es de tipo n y $V_T < 0$ si el canal es de tipo p.

MOSFET de Deplexión

Si para $V_{GS} = 0$, existe ya un canal capaz de conducir, entonces el MOST es de deplexión o normalmente en conducción. En este caso, la tensión de puerta a la que desaparece el canal será negativa en un nMOS, $V_T < 0$, y positiva en un pMOS, $V_T > 0$.

Los símbolos de circuito encerrados en el recuadro, reflejan mejor la simetría entre el drenador y la fuente indicando, además, la conexión del sustrato al circuito. (Ya se ha comentado que, generalmente, el sustrato y la fuente están conectados entre sí y colocados al mismo potencial de referencia). La línea discontinua indica que, inicialmente, no tenemos canal por lo que se trata de un MOST de acumulación. En el caso del MOST de deplexión la línea es continua porque, inicialmente, se parte ya de un canal. En estos símbolos de circuito, la flecha indica el sentido en el que fluiría la corriente si la unión formada por el sustrato y el canal estuviera directamente polarizada.

En el otro símbolo de circuito, la existencia inicial de canal se refleja a través de una línea gruesa entre la fuente y el drenador. En este caso, la flecha indica el sentido en el que fluye la corriente de drenador.

