

Tema 4

SUBSISTEMAS DE MEMORIA

ÍNDICE

- **Introducción**
- **Características**
- **Jerarquía de memoria**
 - Memoria caché
 - Memoria asociativa
 - Memoria virtual
- **Memoria principal semiconductor (expansión)**



Subsistemas de memoria

1. Introducción

- ▶ **Memoria: dispositivo capaz de almacenar información (codificada en binario)**
 - ▶ Instrucciones del programa
 - ▶ Datos

- ▶ Hay diferentes memorias en un computador
 - ▶ Interconectadas
 - ▶ Jerarquía de memorias

¿Qué características tiene?



Subsistemas de memoria

1. Introducción

▶ Estructura de las memorias

- ▶ Medio: soporte físico y composición.
- ▶ Transductor: convierte una magnitud física en otra.
 - ▶ Representación física del '1' y el '0'
- ▶ Mecanismo de direccionamiento: que permita acceder al dato/lugar deseado para procedimientos de lectura/escritura de información.

Subsistemas de memoria

2. Características

1. Localización
2. Capacidad
3. Método de acceso
4. Velocidad
5. Dispositivo físico
6. Aspectos físicos
7. Organización



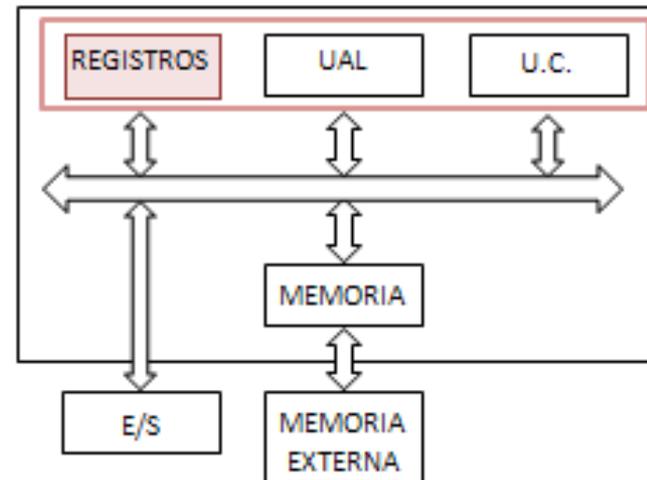
Subsistemas de memoria

2. Características

I. Localización:

- ▶ Ubicación física de la memoria:
 - ▶ Memoria interna del procesador
 - Alta velocidad
 - Tamaño pequeño
 - Almacenamiento temporal de datos e instrucciones
 - Registros o caché

Memoria interna del procesador

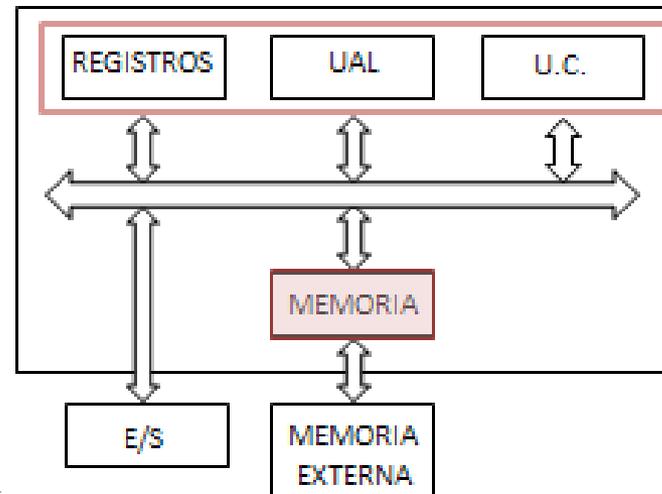


Subsistemas de memoria

2. Características

- ▶ Memoria interna del computador
 - Memoria principal o primaria
 - Almacena los programas que van a ser ejecutados o los datos obtenidos.
 - Menos rápida que la memoria interna del procesador, pero más que la memoria externa.
 - Más grande que la memoria interna del procesador, pero menos que la memoria externa.

Memoria interna del computador

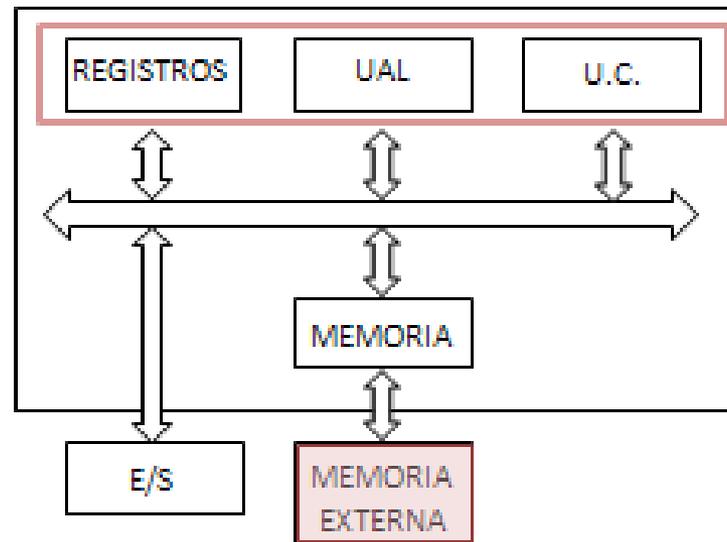


Subsistemas de memoria

2. Características

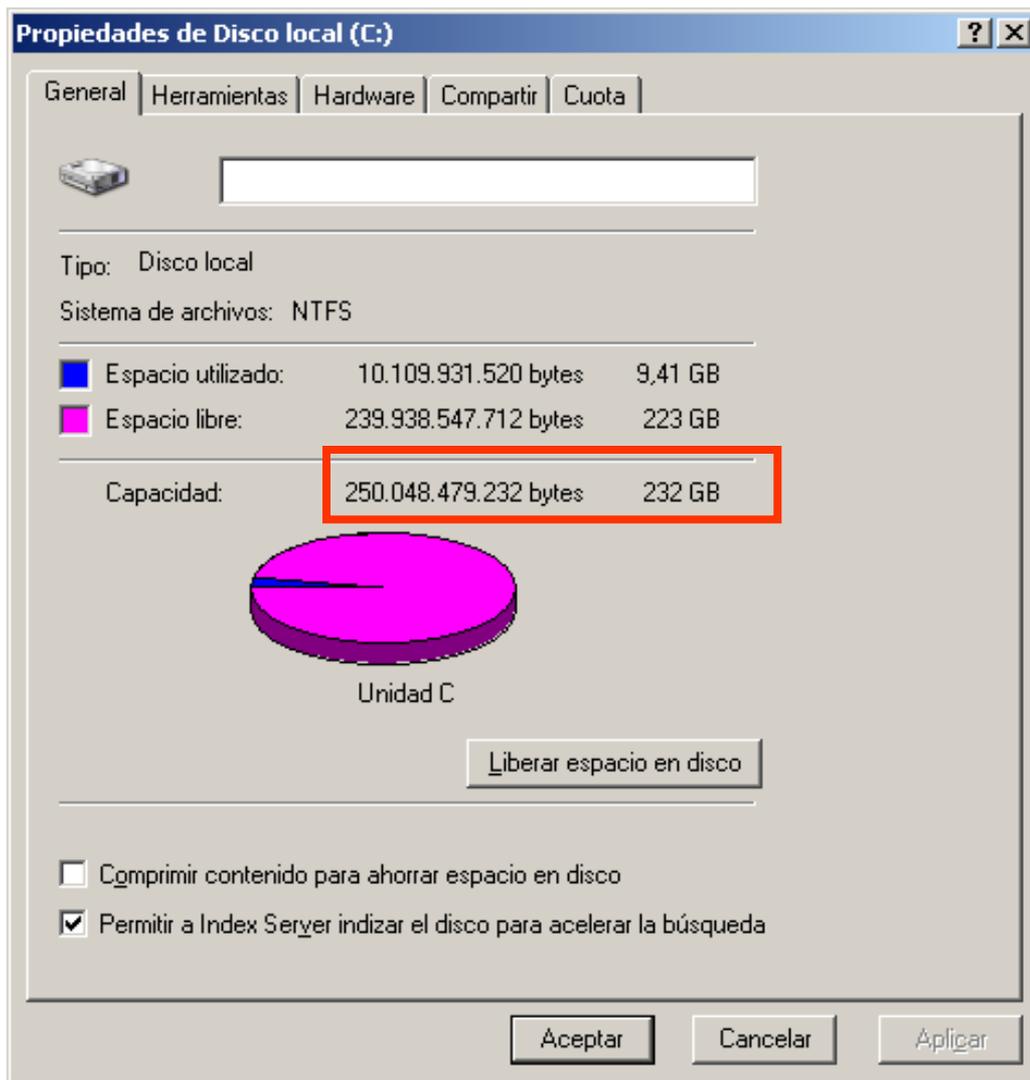
- ▶ Memoria externa al computador:
 - Memoria secundaria o auxiliar.
 - Más lenta que los dos anteriores.
 - Más capacidad que los anteriores.
 - Está limitada por la velocidad del Bus y aspectos electro-mecánicos.

Memoria externa al computador



Subsistemas de memoria

2. Características



Según lo visto un disco de 250GB debería tener en teoría:

$250 \times 1024 \times 1024 \times 1024$ bytes
=268.435.456.000 posiciones de memoria de 8 bits cada una.

En la práctica son menos.

Esto ocurre porque algunos fabricantes utilizan un giga con el valor de:
 $1000 \times 1000 \times 1000$

Subsistemas de memoria

2. Características

2. Capacidad:

- ▶ Cantidad de información que puede almacenar la memoria.
- ▶ Se habla en unidades de “bit” **b** (0 o 1) o “byte” **B** (octetos).
 - ▶ *nibble*: 4 bits (medio byte)
 - ▶ *word*: 16 o 32 bits
 - ▶ *long word*: palabra doble
- ▶ Múltiplos
 - ▶ $k = 2^{10}$; $M = 2^{20}$; $G = 2^{30}$; $T = 2^{40}$

¿Diferencia entre 1kb y 1kB?

1kb significa 1k bits (1024 bits)

1kB 1k posiciones de 8 bit (1024 x 8)

Subsistemas de memoria

2. Características

3. Método de acceso:

- ▶ Es el método de acceder a las celdas de la memoria.
 - ▶ Acceso secuencial (SAM: *Sequential Access Memory*): Para acceder a un dato, hay que recorrer todos los datos anteriores.
 - Lento
 - Se utiliza en grandes sistemas de almacenamiento.
 - Útil en buffers de memoria, donde los datos están ordenados.
 - ▶ Acceso aleatorio (RAM: *Random Access Memory*): se accede a un dato de manera directa a través de su dirección.
 - El tiempo de acceso siempre es el mismo.



Subsistemas de memoria

2. Características

- ▶ Acceso asociativo (CAM: *Content Addressable Memory*):
 - ❑ Se busca un dato por su parte de su contenido en toda la memoria simultáneamente.
 - ❑ Una vez encontrado el dato se da la o las direcciones donde se ubica.
 - ❑ Más rápido que la RAM pero más caro.

Métodos de acceso a la memoria:

SAM

RAM

CAM

Subsistemas de memoria

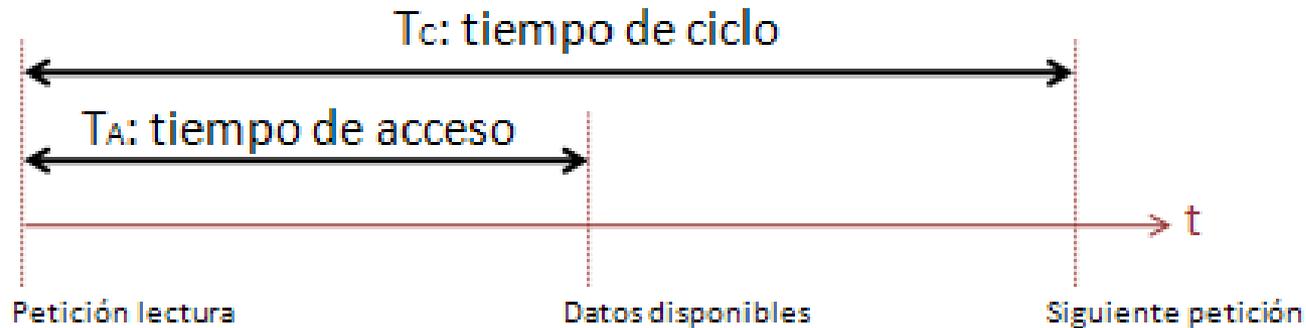
2. Características

4. Velocidad o rendimiento: se mide con 3 parámetros

- ▶ Tiempo de acceso (T_A):
 - ▶ RAM: tiempo que transcurre desde el instante en el que se presenta una dirección a la memoria hasta que el dato es memorizado o disponible para su lectura.
 - ▶ CAM/SAM: tiempo empleado en actuar el mecanismo de L/E en la posición deseada, es decir, tiempo empleado en localizar la dirección.
- ▶ Tiempo de ciclo de memoria (T_C):
 - ▶ Tiempo transcurrido desde la orden de operación de L/E hasta que se puede dar la siguiente orden de L/E.
 - ▶ Por debajo de este tiempo la memoria no responde.
 - ▶ Interesa que este tiempo sea lo menor posible.

Subsistemas de memoria

2. Características



- ▶ Tiempo de acceso (T_A):
 - ▶ Tiempo desde que se realiza la petición hasta que los datos están disponibles.
- ▶ Tiempo de ciclo (T_C):
 - ▶ Tiempo que ha de transcurrir entre dos peticiones consecutivas.
- ▶ Velocidad de transferencia (V_T):
 - ▶ Velocidad a la que se pueden transferir datos a, o desde, una unidad de memoria.

Subsistemas de memoria

2. Características

5. Dispositivos físicos:

- ▶ Memorias de ferrita:
 - ▶ Lectura destructiva: después de leer un dato hay que escribirlo de nuevo.
 - ▶ Sin la sobre escritura, muy rápidas.
- ▶ Memoria principal: dispositivos semiconductores
- ▶ Memoria secundaria:
 - ▶ Memorias magnéticas: cintas, discos ...
 - ▶ Memorias ópticas: CDROM, DVD, BluRay,...
 - ▶ Memorias magneto-ópticas: MiniDisc

Subsistemas de memoria

2. Características

6. Aspectos físicos

- ▶ Alterabilidad
 - ▶ Posibilidad de alterar el contenido de una memoria:
 - Sólo lectura: memorias ROM (*Read Only Memory*)
 - Lectura/escritura: RWM (*Read-Write Memory*).
- ▶ Permanencia de la información: duración de la información almacenada en la memoria.
 - ▶ Destructividad de lectura:
 - DRO (*Destructive Read Out*): lectura destructiva.
 - NDRO (*Non Destructive Read Out*): lectura no destructiva.
 - ▶ Volatilidad: pérdida de información ante cortes de suministro eléctrico.

Subsistemas de memoria

2. Características

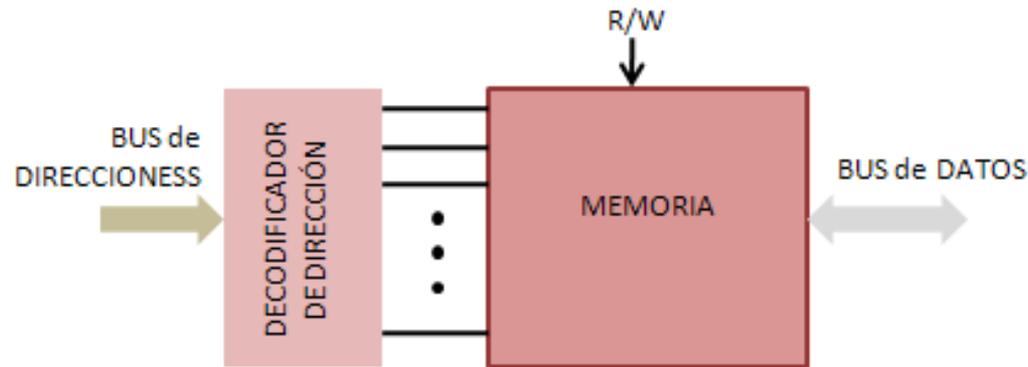
- ▶ Tipo de almacenamiento:
 - Estático (SRAM)
 - La información que contiene no varía con el tiempo.
 - Muy rápidas (pocos nanosegundos).
 - Cada celda tiene 6 transistores (MOSFET): 2 forman un biestable, los otros dos controlan el acceso a este.
 - Dinámico (DRAM)
 - La información almacenada se va perdiendo con el tiempo, hay que refrescar la memoria (reescribir).
 - Más lentas (decenas de nanosegundos)
 - Cada celda consta de un transistor y un pequeño condensador.

Subsistemas de memoria

2. Características

7. Organización:

- Definición: disposición física de los bits para formar palabras.
 - **Organización 2D o lineal**



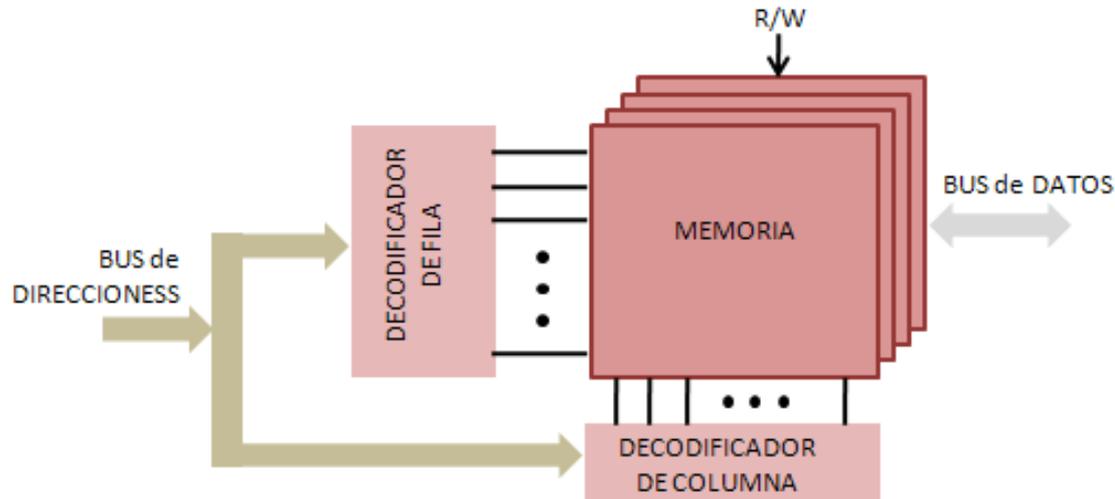
Los m bits de la dirección se decodifican en 2^m líneas (de n bits cada una)

Subsistemas de memoria

2. Características

7. Organización:

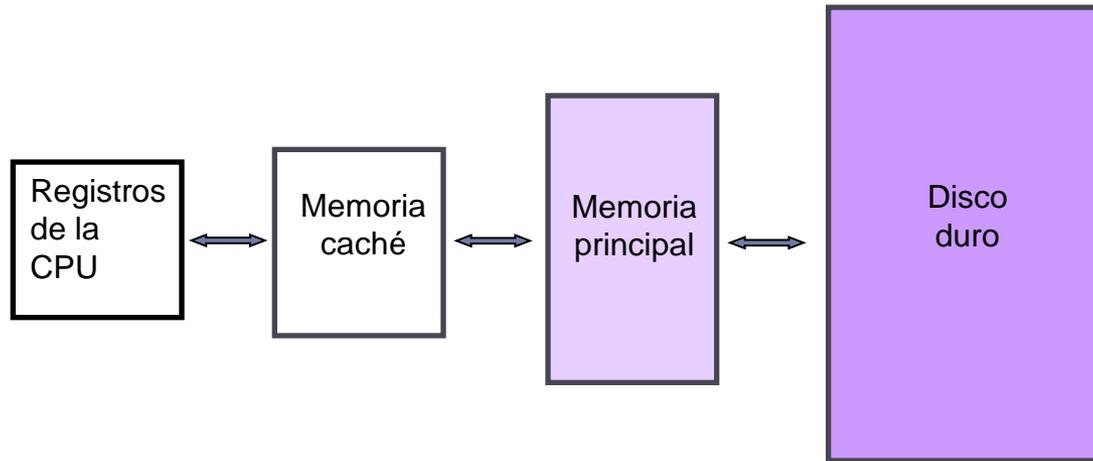
- Organización 3D o por coincidencia



Los m bits de la dirección están formados por m_1 (de la fila) + m_2 (de la columna). La salida de los decodificadores indica un único bit de dato (2^{m_1} , 2^{m_2})

Subsistemas de memoria

3. Jerarquía de memorias



Niveles que forman la jerarquía de memorias:

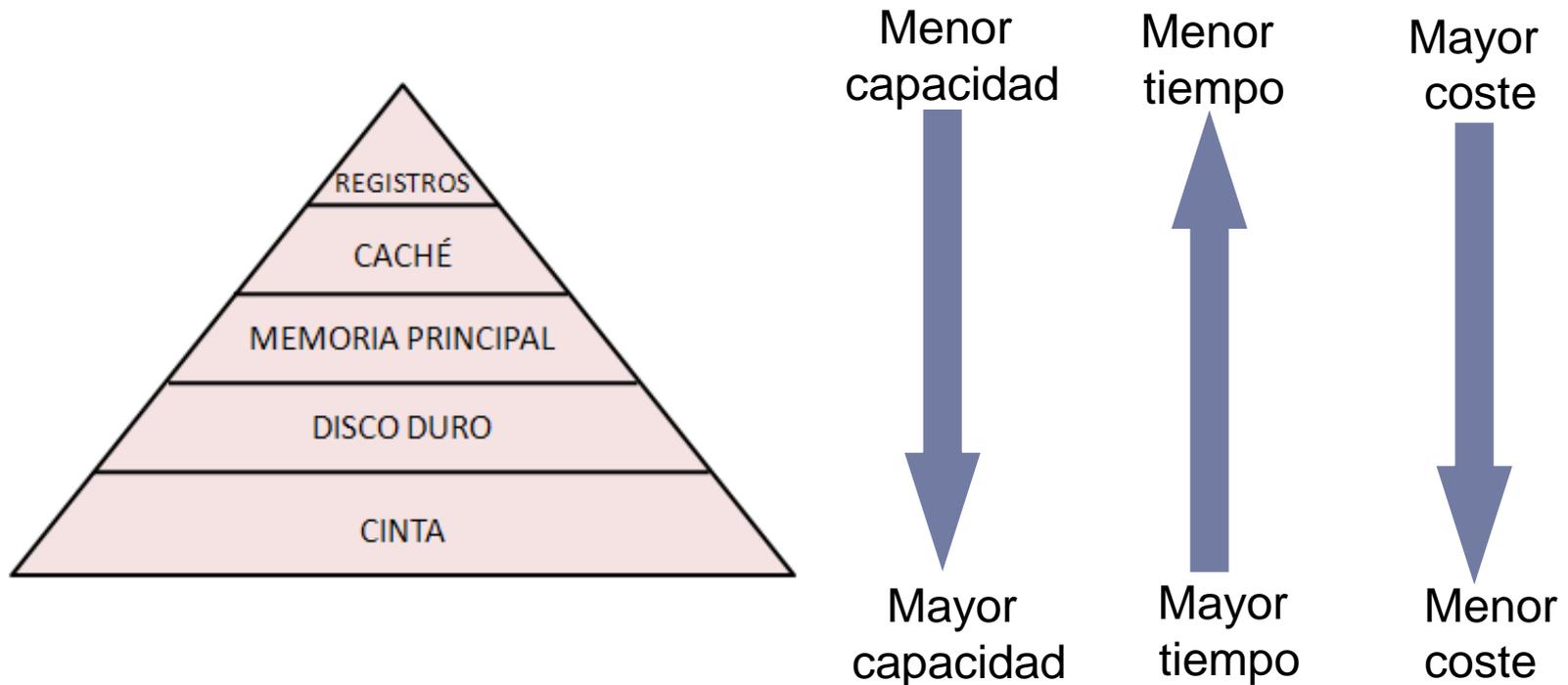
- ▶ Nivel 0: registros
- ▶ Nivel 1: memoria caché
- ▶ Nivel 2: memoria principal
- ▶ Nivel 3: disco duro

Subsistemas de memoria

3. Jerarquía de memorias

Tres características interrelacionadas:

- A) Capacidad: almacenamiento de la información
- B) Velocidad: tiempo de acceso a la memoria
- C) Coste: euro por bit



Subsistemas de memoria

3. Jerarquía de memorias

1. Principio de localidad
2. Concepto de memoria caché
3. Parámetros de diseño
 1. Tamaño de caché
 2. Tamaño de bloque (tamaño de línea)
 3. Contenido de la caché
 4. Número de cachés
 5. Estrategia de escritura (política de actualización)
 1. Escritura inmediata
 2. Post-escritura
 6. Algoritmo de sustitución
 1. LRU
 2. FIFO
 3. LFU
 4. Aleatorio
 7. Función de correspondencia
 1. Directa
 2. Asociativa
 3. Asociativa por conjuntos



Subsistemas de memoria

3.1. Memoria caché

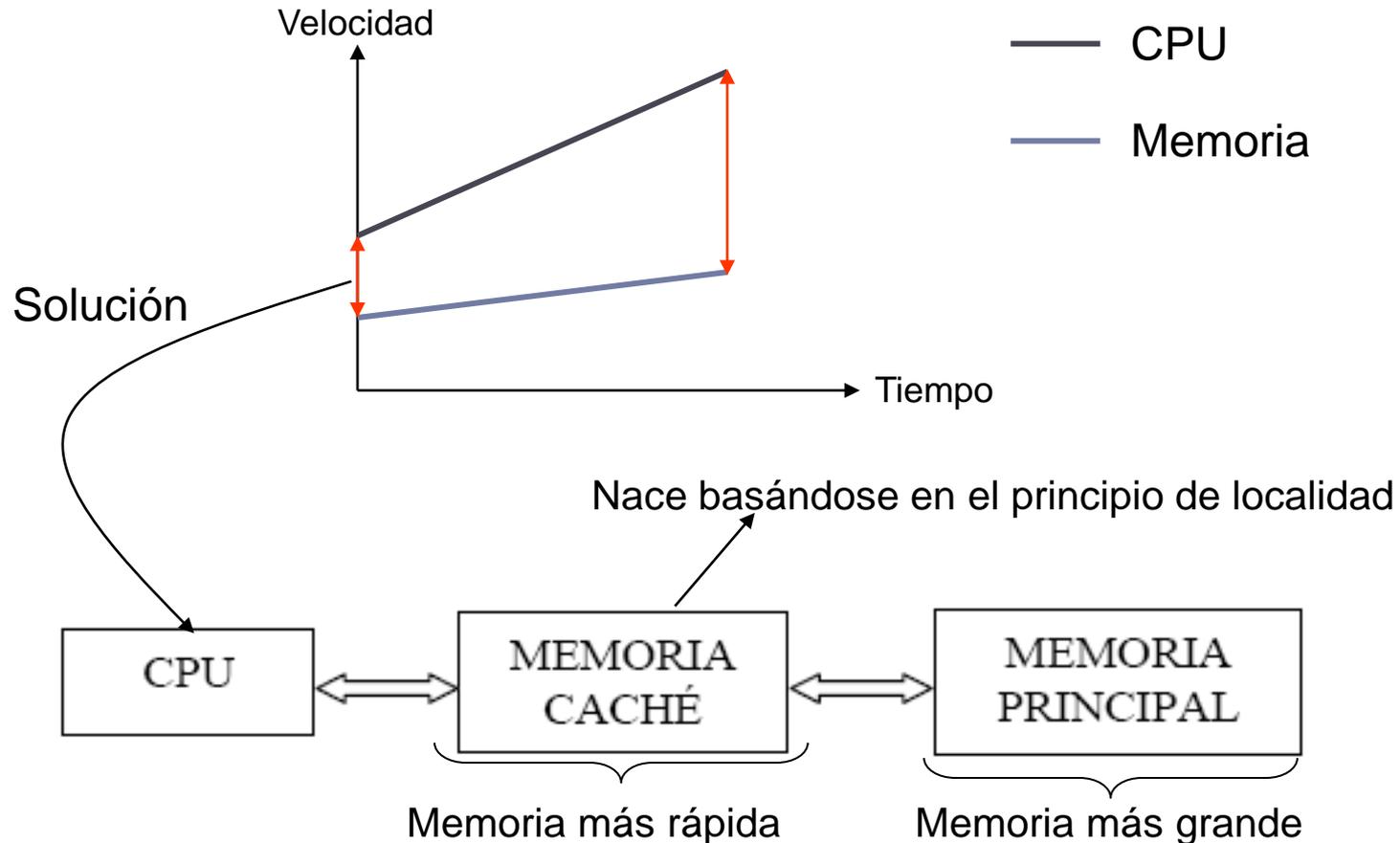
I. Principio de localidad:

- ▶ “Las referencias de un programa a la memoria que se hacen en un periodo corto, tienden a usar una fracción pequeña de la memoria total”.
- ▶ Esto se debe a:
 - ▶ Flujo secuencial y estructuras de control de flujo (bucles).
 - ▶ Agrupación en bloques, tanto de las instrucciones como de los datos dentro de los programas.
- ▶ Tipos de localidad:
 - ▶ *Temporal*: Tendencia del proceso a hacer referencia a elementos a los que se ha accedido recientemente.
 - ▶ *Espacial*: Tendencia del proceso a efectuar referencias en la vecindad de la última referencia que ha realizado.
 - ▶ *Secuencial*: Tendencia del proceso a hacer referencia al siguiente elemento en secuencia al último referenciado.

Subsistemas de memoria

3.1. Memoria caché

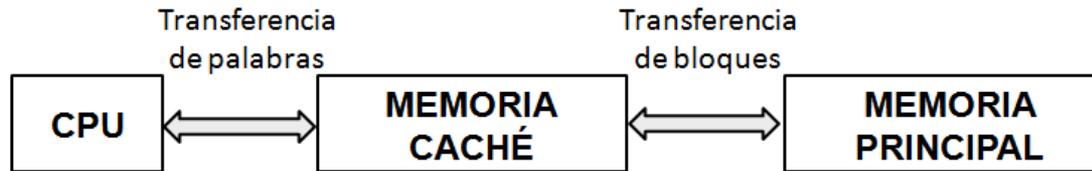
2. Concepto de memoria caché



Subsistemas de memoria

3.1. Memoria caché

- ▶ Basado en la transferencia de bloques entre la MP y MC, y la transferencia de palabras entre CPU y MC.

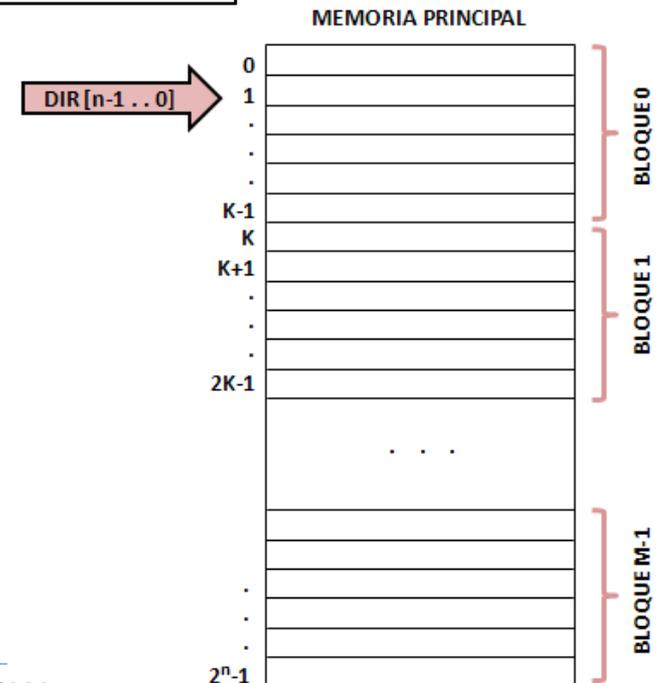


- **Bloque:** conjunto de palabras consecutivas de la memoria principal

K: tamaño de bloque

n: bits de dirección

→ M: número de bloques = $2^n / K$



Subsistemas de memoria

3.1. Memoria caché

- ▶ Una línea de caché contiene un bloque de memoria.
- ▶ MC dividida en C líneas siendo $C \ll M$.

	BIT VALIDEZ	ETIQUETA	BLOQUE DE K PALABRAS
LÍNEA 0			
1			
.			. . .
.			
.			
c-1			

- Bit de validez: indica si la entrada contiene datos válidos.
- Etiqueta: indica la línea de memoria de la cual provienen los datos.
- Bloque: copia de los datos de la memoria.

- Tasa de acierto:

$$\text{Tasa de acierto} = \frac{\text{n}^\circ \text{ hits}}{\text{n}^\circ \text{ hits} + \text{n}^\circ \text{ miss}}$$

Si la CPU busca una palabra en MC y la encuentra: **hit**; si no **miss**

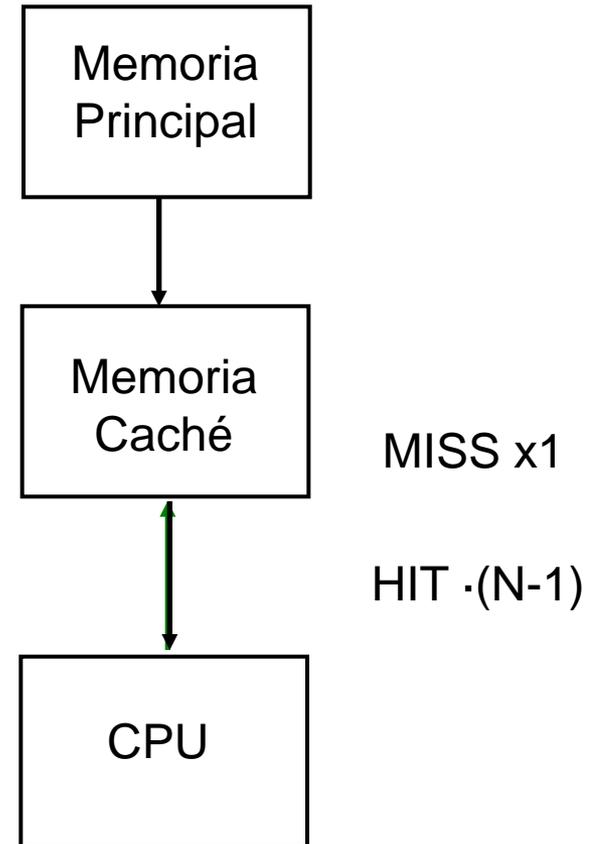
Subsistemas de memoria

3.1. Memoria caché

Basándonos en el principio de localidad un dato será referenciado N veces en un intervalo de tiempo:

1 miss \rightarrow t_{MP} (acceso lento)

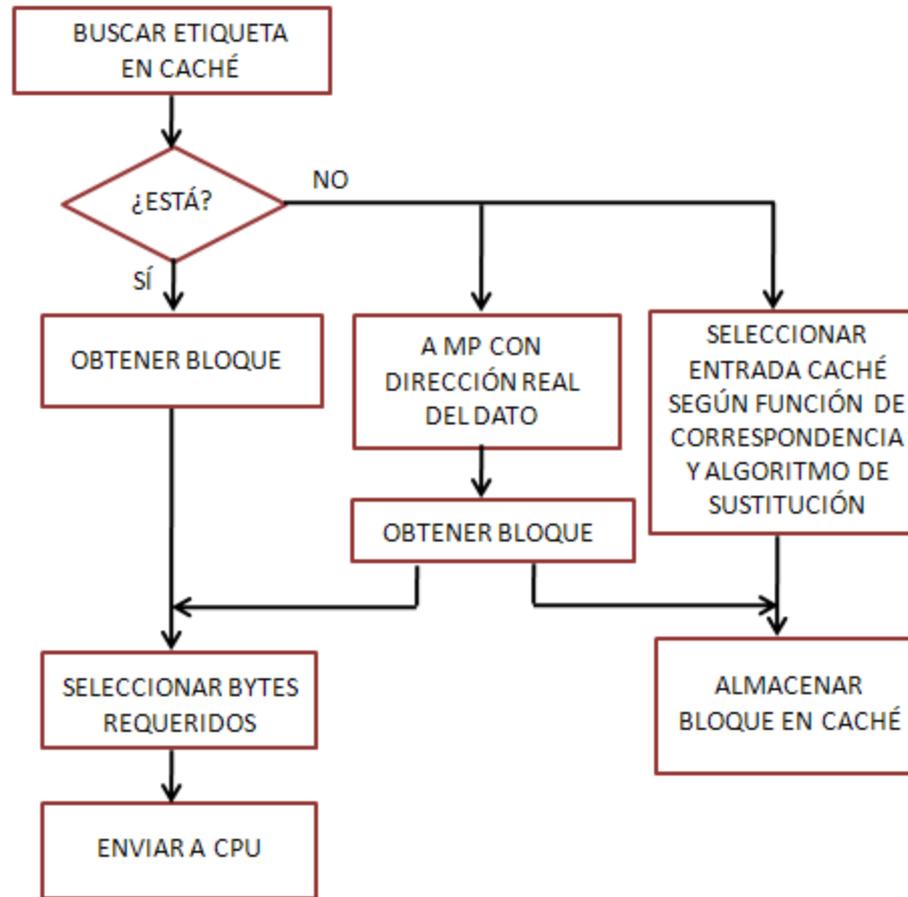
$N-1$ hit \rightarrow $(N-1) \cdot t_{MC}$ (acceso rápido)



Subsistemas de memoria

3.1. Memoria caché

- Organigrama de funcionamiento



Subsistemas de memoria

3.1. Memoria caché

3. Parámetros de diseño

▶ **Tamaño de la memoria caché:**

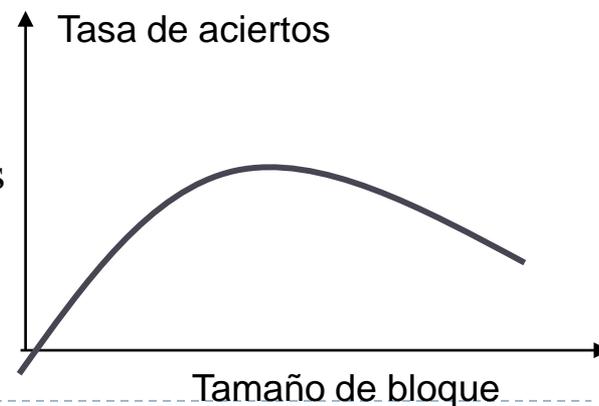
- ▶ Cuanto más grande, mejor pero más caro.
 - Tiene que ser lo suficientemente pequeña para que el coste medio por bit sea similar al de la memoria principal.
 - Tiene que ser lo suficientemente grande para que el tiempo de acceso medio total (MP y MC) sea cercano al de la MC.

▶ **Tamaño del bloque (línea)**

- ▶ Para una MC de tamaño fijo.

Tamaño de bloque \uparrow n° bloques $\downarrow \Rightarrow$ n° fallos \uparrow

Tamaño de bloque \uparrow cada palabra añadida + lejos de la palabra requerida por la CPU.



Subsistemas de memoria

3.1. Memoria caché

▶ **Contenido de la Caché**

▶ 2 tipos dependiendo de cómo almacene instrucciones y datos:

- Caché unificada: en una caché se almacenan ambos.
 - Presenta una tasa de aciertos mayor porque tiende a equilibrar la carga.
 - Solo se necesita implementar y diseñar una caché, por lo que el coste será mas reducido.
- Caché dividida: 1 caché para datos y otra para instrucciones.
 - Elimina la competición entre el procesador de instrucciones y la unidad de ejecución.

Subsistemas de memoria

3.1. Memoria caché

- ▶ **Estrategia de Escritura de Datos – Política de actualización**
- ▶ Un dato que está en Caché y ha sido modificado, hay que actualizarlo en la MP.
 - Escritura Inmediata o Directa (*Write Through*):
 - Todas las escrituras se hacen en MC y MP a la vez.
 - Inconveniente: genera mucho tráfico entre ambas memorias.
 - Post-Escritura (*Write Back*):
 - Cada línea de caché tiene un bit de ‘modificado’.
 - En cada modificación de una línea de caché se activa este bit.
 - Si al reemplazar esta línea este bit está activo se escribe en la MP.
 - Inconveniente: se obliga a los módulos de E/S a acceder a la MP a través de la caché.
 - Ventaja: existe menos tráfico entre MP y MC.

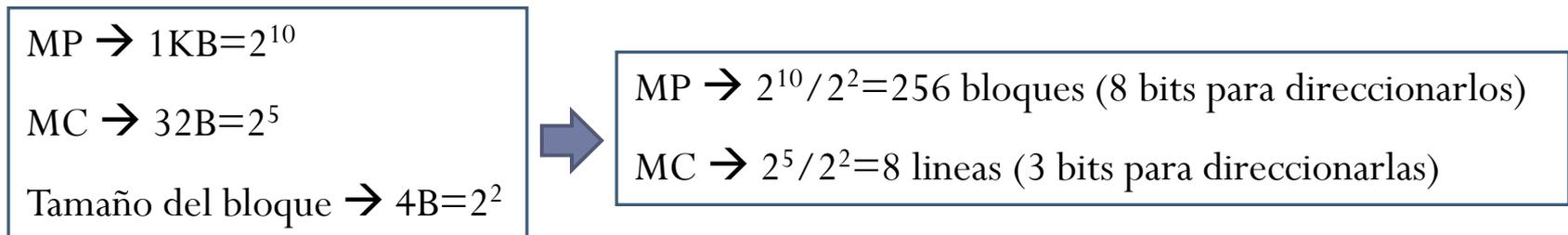
Subsistemas de memoria

3.1. Memoria caché

▶ **Función de correspondencia – Organización de la caché**

- ▶ Existen menos líneas que bloques → se hace necesaria una correspondencia.
 - Correspondencia **directa**
 - Correspondencia (totalmente) **asociativa**
 - Correspondencia **asociativa por conjuntos**

Ejemplo:



Subsistemas de memoria

3.1. Memoria caché

- ▶ **Correspondencia directa:**

- ▶ A cada bloque de MP le corresponde una línea. A varios bloques les corresponde la misma línea.

Etiqueta	Línea	Palabra/Byte
----------	-------	--------------

- ▶ **Correspondencia asociativa:**

- ▶ Un bloque de memoria principal puede ir en cualquier línea de la caché.

Etiqueta	Palabra/Byte
----------	--------------

- ▶ **Correspondencia asociativa por conjuntos:**

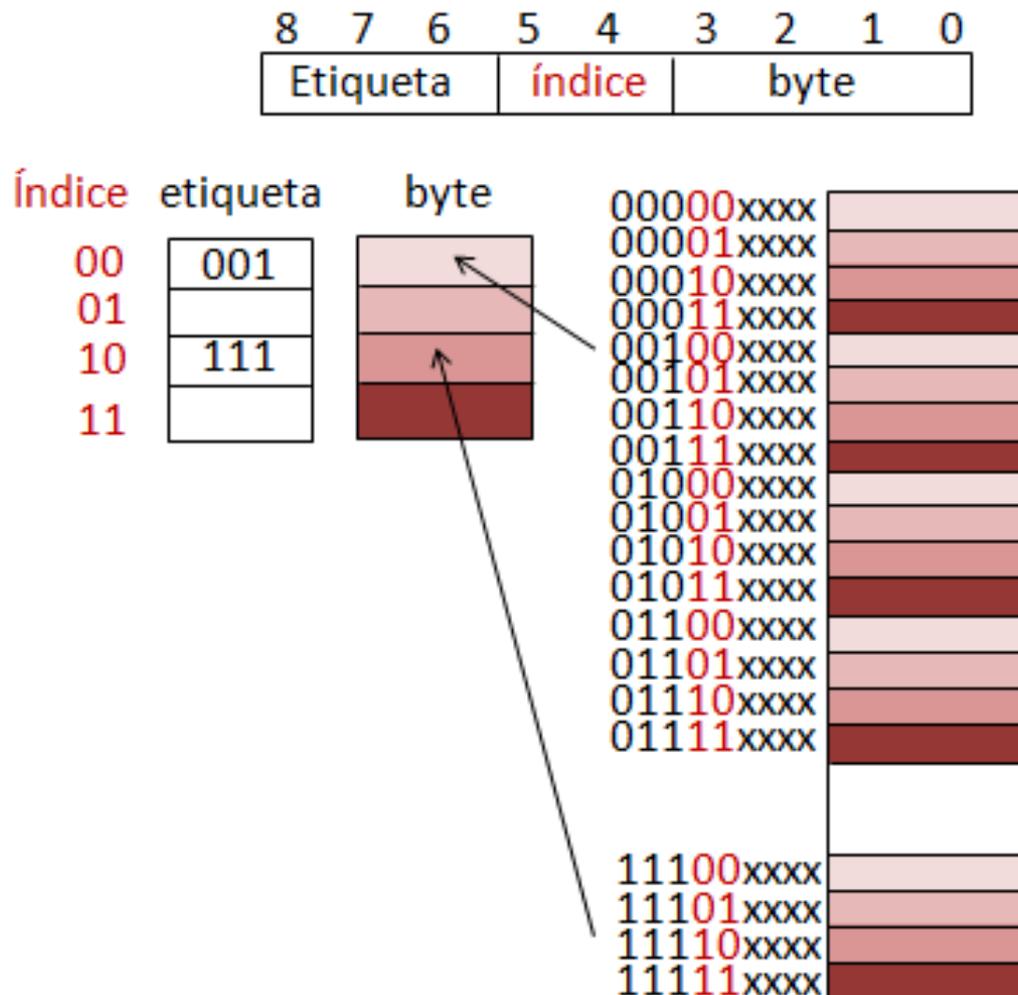
- ▶ A cada bloque de MP le corresponde un conjunto (formado por varias líneas). Hay varios bloques a los que les corresponde el mismo conjunto.

Etiqueta	Conjunto	Palabra/Byte
----------	----------	--------------

Subsistemas de memoria

3.1. Memoria caché

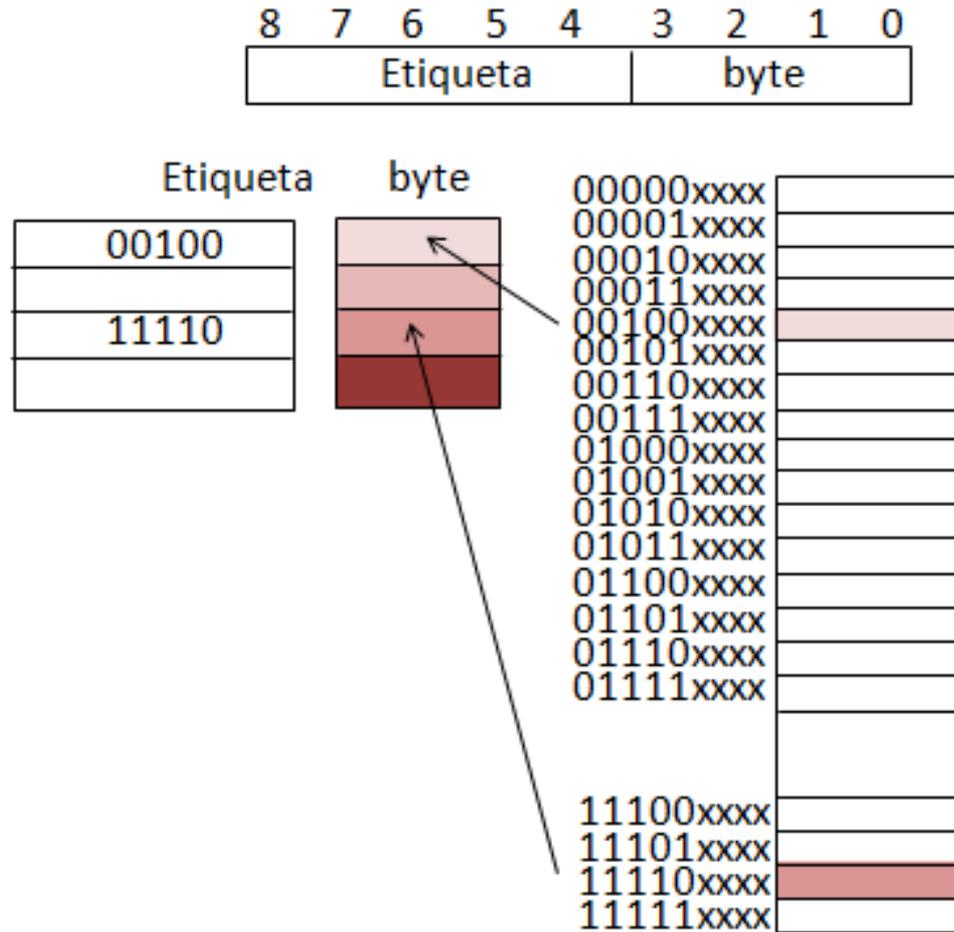
Correspondencia directa



Subsistemas de memoria

3.1. Memoria caché

Correspondencia asociativa



Subsistemas de memoria

3.1. Memoria caché

▶ **Algoritmos de substitución**

- ▶ Algoritmos que se utilizan para quitar un elemento de la MC cuando hay que traer uno nuevo (y la correspondencia no es directa).
 - LRU: Least Recently Used
 - se extrae el que lleve más tiempo sin ser usado
 - FIFO: First In First Out
 - se extrae el que lleve más tiempo en caché (independientemente de que se utilice o no)
 - LFU: Least Frequently Used
 - se extrae menos frecuentemente usado
 - Aleatorio (*no trashing*)
 - se extrae un bloque al azar

Subsistemas de memoria

3.2. Memoria asociativa

1. Concepto CAM

- ▶ El acceso a la posición de memoria, se realiza especificando su contenido o parte de él.
- ▶ Es la expresión en hardware de lo que en términos de software se denominaría un array asociativo.

2. Estructura de una CAM

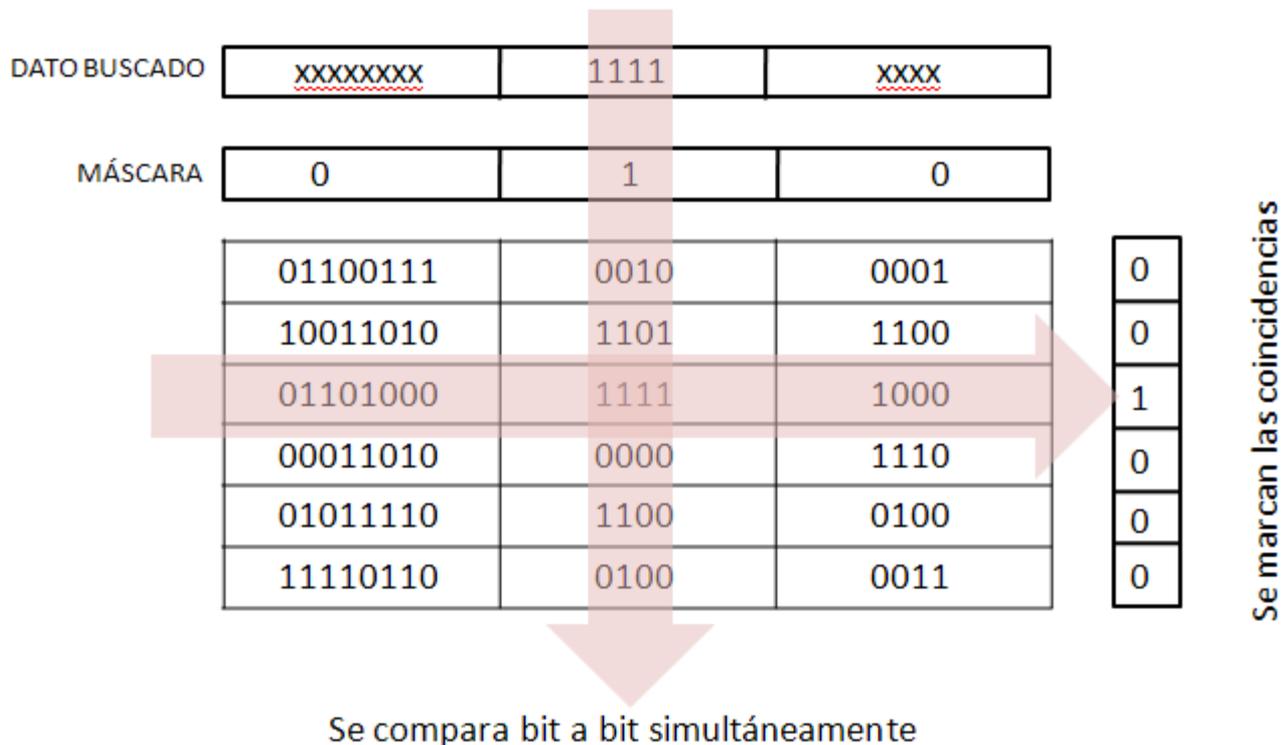
- ▶ Una CAM no suele tener para una máscara dada dos filas iguales
- ▶ En memorias caché para búsqueda de etiquetas
- ▶ Tiempos de acceso entre 4ns y 20ns



Subsistemas de memoria

3.2. Memoria asociativa

2. Estructura



Subsistemas de memoria

3.3. Memoria virtual

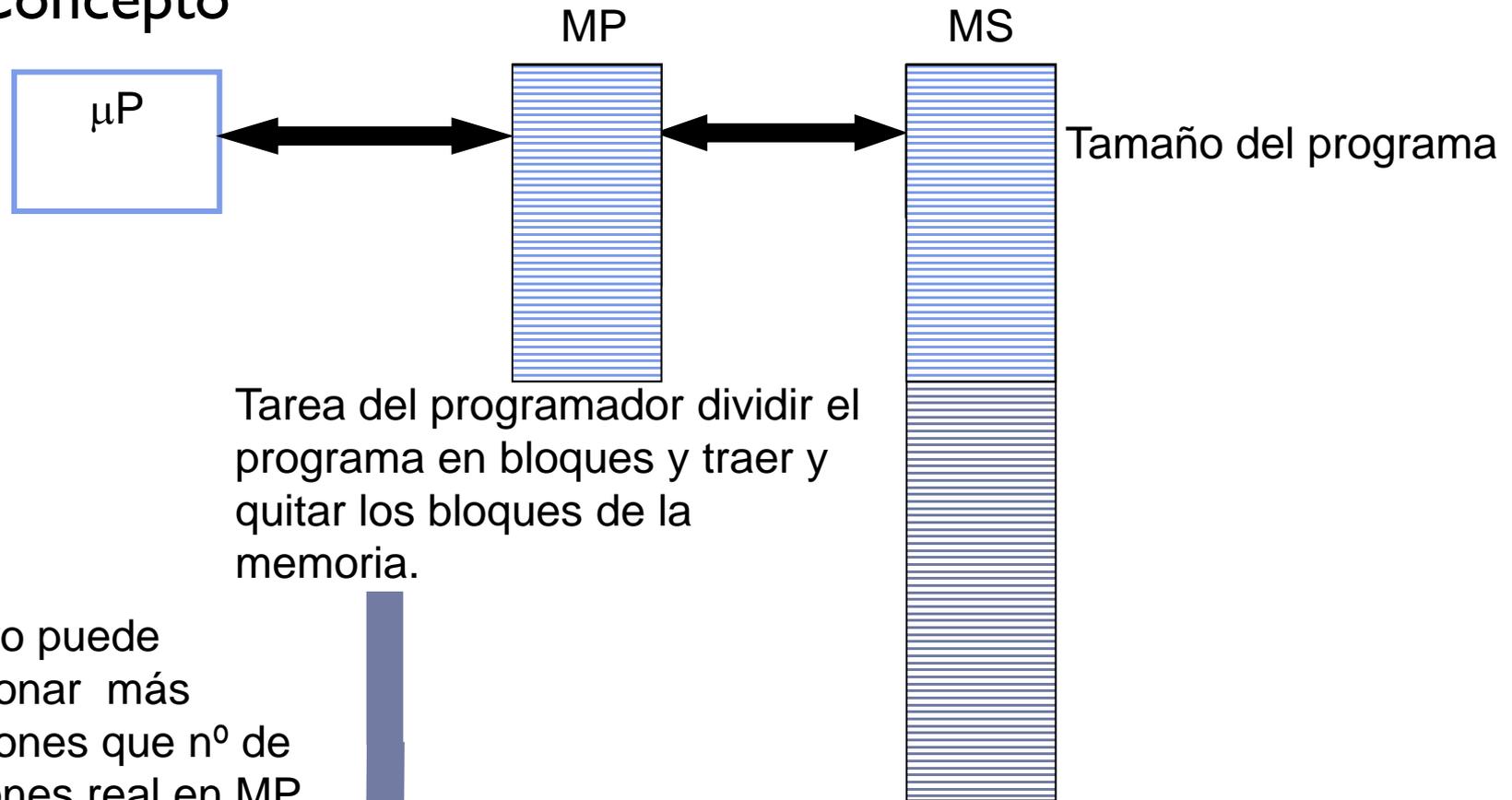
1. Concepto
2. Definiciones
3. Implementación
4. Gestión



Subsistemas de memoria

3.3. Memoria virtual

► Concepto



El micro puede direccionar más direcciones que n^o de posiciones real en MP

Solución: memoria virtual

Subsistemas de memoria

3.3. Memoria virtual

- ▶ La memoria principal no es suficiente para almacenar varias aplicaciones concurrentes
- ▶ El microprocesador puede direccionar más posiciones de las que realmente tiene la MP (espacio de direcciones virtual)

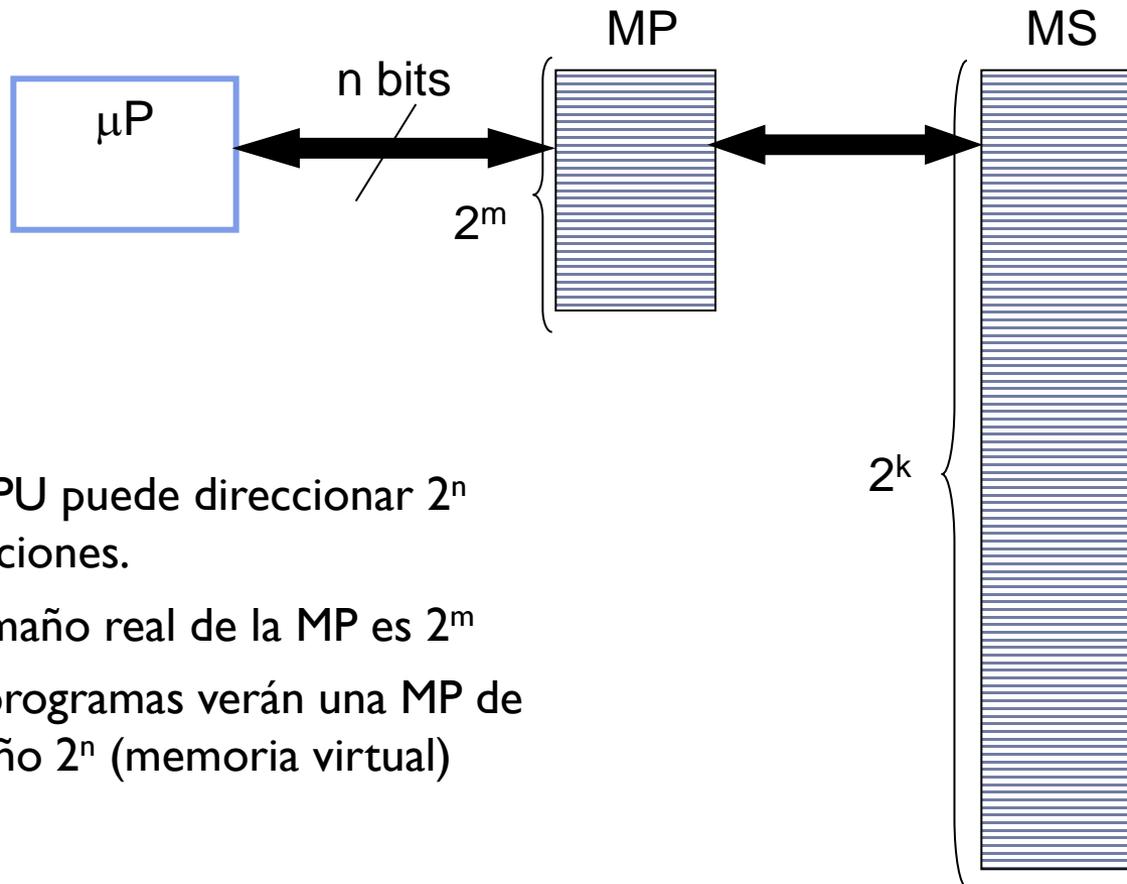
Memoria virtual

- Permite usar el disco duro como una extensión de la RAM
- Libera al programador de las consideraciones de posiciones reales (en MP y MS) de los datos



Subsistemas de memoria

3.3. Memoria virtual



- ▶ La CPU puede direccionar 2^n direcciones.
- ▶ El tamaño real de la MP es 2^m
- ▶ Los programas verán una MP de tamaño 2^n (memoria virtual)

Subsistemas de memoria

3.3. Memoria virtual

▶ **Definiciones**

- ▶ Dirección virtual: direcciones lógicas que usa el proceso.
- ▶ Dirección física: dirección real en memoria física.
- ▶ Mapeado: mecanismo por el que las direcciones virtuales se traducen a direcciones físicas.
- ▶ Marco de página: cada uno de los bloques (de igual tamaño) en que se divide la MP (potencia de 2).
- ▶ Página: cada uno de los bloques en los que se divide la memoria virtual (de igual tamaño que los marcos de página). Las páginas se almacenan en MS hasta que se necesiten.
- ▶ Paginación: proceso de copiado de una página del disco duro a un marco de página en memoria principal
- ▶ Fallo de página: evento que sucede cuando se solicita una página que no está en memoria principal

Subsistemas de memoria

3.3. Memoria virtual

▶ Implementación:

- ▶ CPU produce direcciones virtuales que hay que interpretar.
- ▶ Las páginas tienen ubicación fija en la MS y variable en la MP.
- ▶ Cada dirección virtual consta de dos partes :
 - ▶ N° de página: número de página en la MS.
 - ▶ Desplazamiento: Localización de la palabra dentro de la página.
- ▶ Cada dirección real consta de dos partes :
 - ▶ N° de Marco: identificador de marco en la MP.
 - ▶ Desplazamiento: localización de la palabra en el marco.

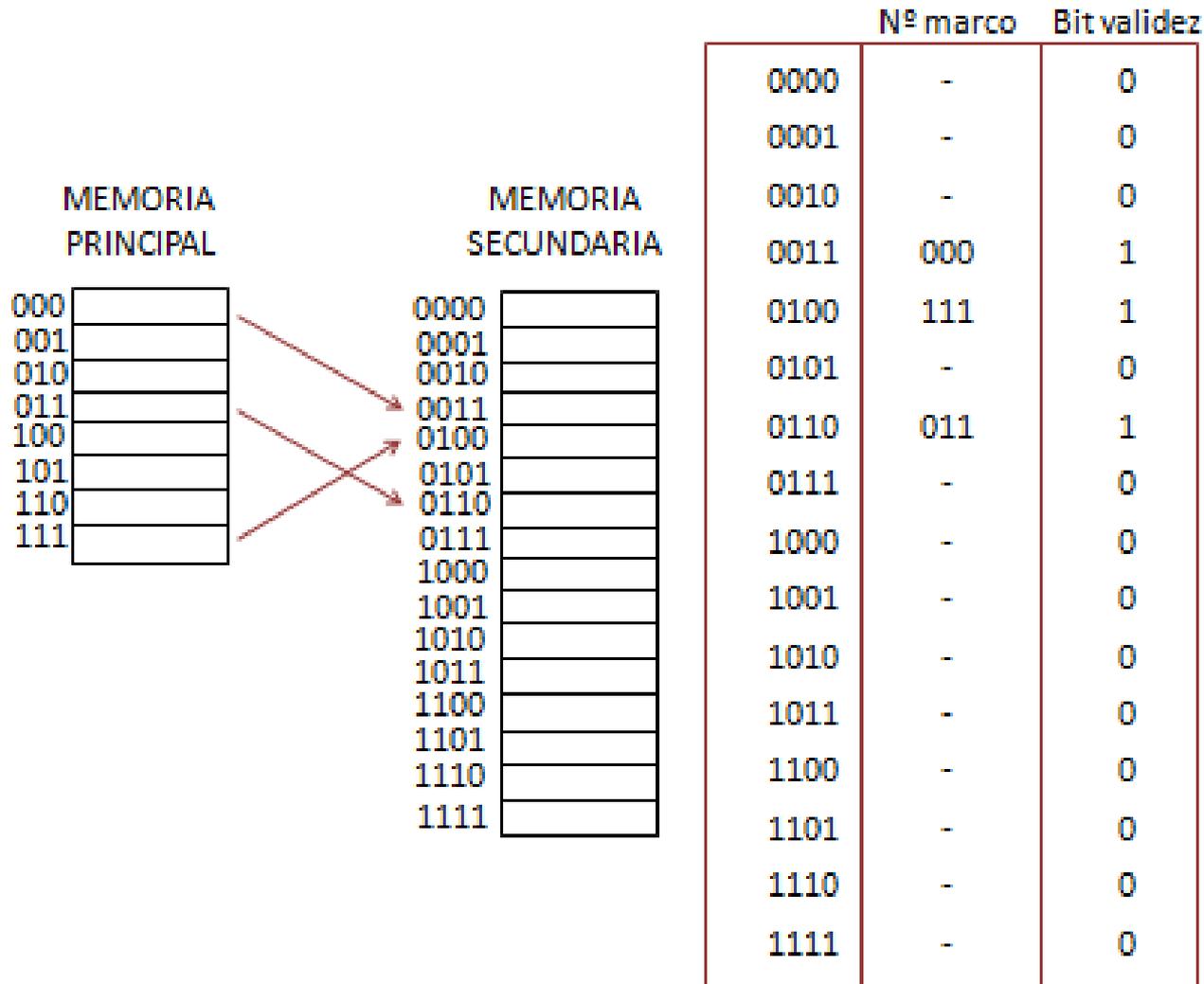
Subsistemas de memoria

3.3. Memoria virtual

MEMORIA PRINCIPAL		MEMORIA SECUNDARIA	
000	A0	0000	A0
001	A1	0001	A1
010	A2	0010	A2
011	A3	0011	A3
100	B0	0100	
101	B1	0101	
110	B2	0110	
111	B3	0111	
		1000	B0
		1001	B1
		1010	B2
		1011	B3
		1100	
		1101	
		1110	
		1111	

Subsistemas de memoria

3.3. Memoria virtual



Subsistemas de memoria

3.3. Memoria virtual

▶ **Gestión**

- ▶ Mecanismo para relacionar ‘marcos’ con ‘páginas’ será la tabla de páginas.
- ▶ Si la página buscada no está en la MP:
 - ▶ Provoca un fallo de página.
 - ▶ Expulsa un marco y trae la página según la política de sustitución.

Subsistemas de memoria

3.3. Memoria virtual

- ▶ Si tenemos 64KB de espacio virtual y páginas de 4KB \rightarrow 16 (2^4) páginas, cada una con su entrada en la tabla de páginas
- ▶ Si la memoria principal es de 32KB, al ser los marcos de página del mismo tamaño que las páginas \rightarrow 8 (2^3) marcos de página

Dir. virtual	Pág.	Bit presencia /ausencia	Dirección almacenamiento secundario	Marco página
0-4095	0			
4096-8191	1			
8192-12287	2			
12288-16383	3	1	Dirección HD	110
		.	.	.
		.	.	.
		.	.	.
57344-61439	14			
61440-65535	15			

Tabla de páginas

Subsistemas de memoria

3.3. Memoria virtual

- ▶ 64K de espacio virtual → 16 (2^4) páginas de 4096 bytes
- ▶ 32K de MP → 8 (2^3) marcos de página del mismo tamaño (4KB)

Pág.	Dir. virtual
0	0-4095
1	4095-8191
2	8192-12287
3	12288-16383
...	...
14	57344-61439
15	61440-65535

	Bit presencia/ ausencia	Marco de pág.
Pág.0		
Pág.1		
Pág.2		
Pág.3	1	Dirección HD 110
...		
Pág.14		
Pág.15		

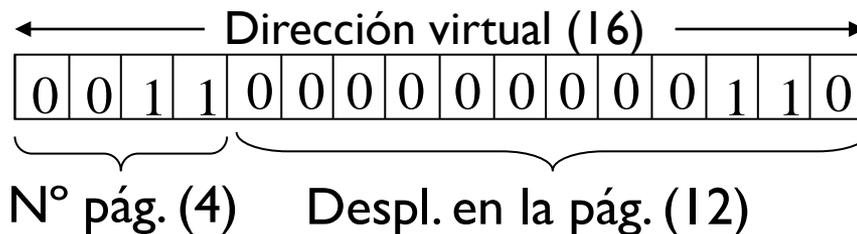
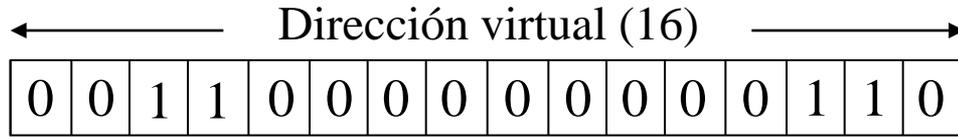


Tabla de páginas

Subsistemas de memoria

3.3. Memoria virtual



Página 3

Despl. dentro de la pág. virtual 3

Tabla de páginas

0		
1		
2		
3	1	110
14		
15		

Marco de pág. 6



Dirección física (15)

Subsistemas de memoria

4. Memoria principal semiconductor

1. Tipos de memorias

- ▶ Memorias de sólo lectura
 - ▶ Escritura destructiva (definitiva)
 - ROM
 - PROM
 - ▶ Escritura no destructiva
 - EPROM
- ▶ Memorias de lectura/escritura
 - ▶ Lectura principalmente
 - EEPROM
 - FLASH
 - ▶ Lectura/escritura (RAM)

2. Diseño

- ▶ Dispositivo (Chip) de memoria
- ▶ Mapa de memoria
- ▶ Ejemplos

Subsistemas de memoria

4. Memoria principal semiconductor

I. Tipos de memorias

▶ Memorias de sólo lectura

▶ Escritura destructiva:

□ ROM (*Read Only Memory*):

- Memorias grabadas en el proceso de fabricación
- Normalmente contiene programas ligados al soporte físico (firmware)
- Suelen contener programas muy contrastados

□ PROM (*Programmable Read Only Memory*):

- Memoria grabada normalmente por el cliente (desarrollador)
- Se puede grabar una vez
- Más cara que la ROM

Subsistemas de memoria

4. Memoria principal semiconductor

▶ Escritura no destructiva

- EPROM (*Erasable Programmable Read Only Memory*):
 - Memoria borrable por luz ultravioleta
 - Presenta un n° no muy elevado de borrados
 - Tiene una ventanita para exponer la memoria a luz UV (una media hora)
 - Borrado completo de la memoria



Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ Memorias de lectura/escritura (lectura principalmente):
 - ▶ EEPROM (*Electrically Erasable Programmable ROM*):
 - Borrable eléctricamente
 - Puede grabarse hasta un millón de veces
 - La grabación puede ser a nivel de byte o bloques de bytes
 - Ventaja: puede ser grabada por el propio procesador de la placa
 - Desventaja: 10 veces más lentas que las SRAM, 100 veces más pequeñas y mucho más cara
 - ▶ FLASH
 - Mayor capacidad de almacenamiento que las EEPROM
 - La grabación es a nivel de bloque
 - Puede leer/escribir sobre más de un bloque en una misma operación
 - Esto le permite funcionar a velocidades muy superiores cuando los sistemas emplean lectura y escritura en diferentes puntos de esta memoria al mismo tiempo
 - Unas 10000 escrituras como máximo sobre cada celda

Subsistemas de memoria

4. Memoria principal semiconductor

▶ Memorias de lectura/escritura (RAM)

▶ DRAM (*Dinamic Random Access Memory*):

- Necesitan refrescar (reescribir) su información

- SDRAM (*Synchronus DRAM*):

 - Esta sincronizado con el reloj del μ P

 - Es muy rápida

- DDR (*Double Data Rate SDRAM*):

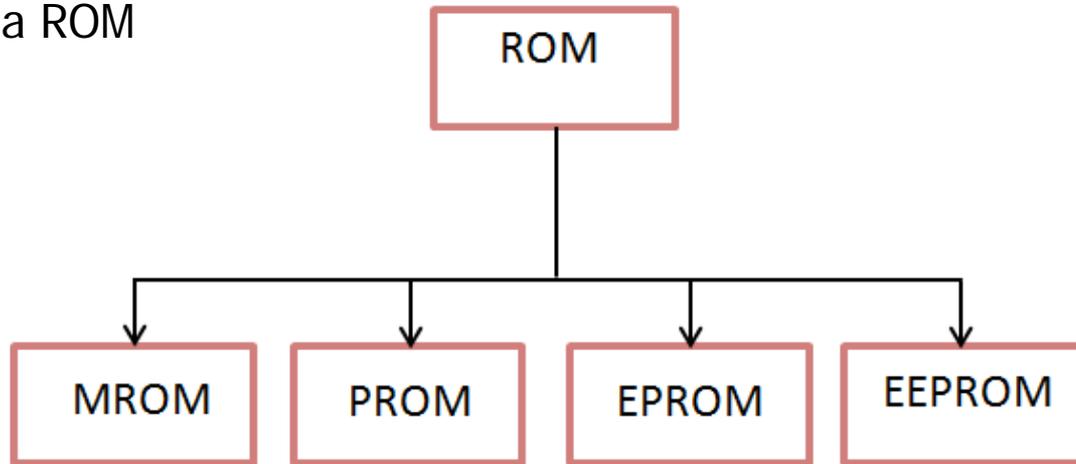
 - Memoria estándar en computadoras

 - Utilizan el flanco de subida y bajada para transferir datos → esto permite trabajar al doble de frecuencia que las SDRAM

Subsistemas de memoria

4. Memoria principal semiconductor

Familia ROM



ROM: Read-Only Memory----- *Memoria de solo lectura*
MROM: Mask ROM----- *ROM grabada por el fabricante*
PROM: Programmable ROM----- *ROM programable por el usuario*
EPROM: Erasable PROM----- *PROM borrrable (mediante luz UV)*
EEPROM: Electrically Erasable PROM----- *PROM borrrable eléctricamente*

Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ Memorias de lectura/escritura (RAM)
 - ▶ DRAM (*Dinamic Random Access Memory*):
 - Necesitan refrescar (reescribir) su información
 - SDRAM (*Synchronus DRAM*):
 - Esta sincronizado con el reloj del μ P
 - Es muy rápida
 - DDR (*Double Data Rate SDRAM*):
 - Memoria estándar en computadoras
 - Utilizan el flanco de subida y bajada para transferir datos → esto permite trabajar al doble de frecuencia que las SDRAM

Subsistemas de memoria

4. Memoria principal semiconductor

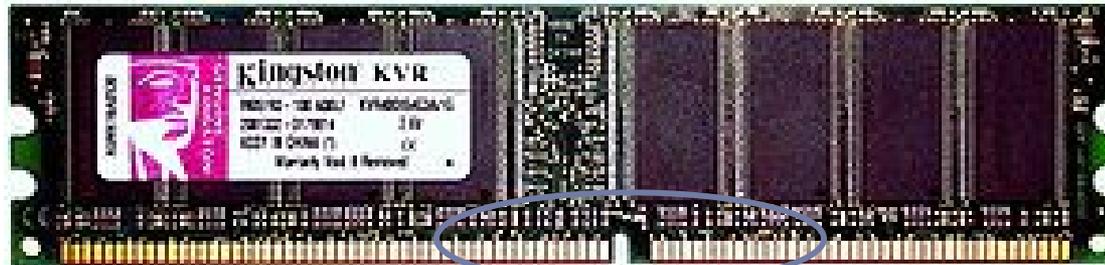
SDRAM



2 muescas

[SDR SDRAM-1](#)
(Wikipedia, CC BY 2.5)

DDR



1 muesca

[DDRSDRAM400-1GB](#)
(Wikipedia, CC BY 2.5)

Subsistemas de memoria

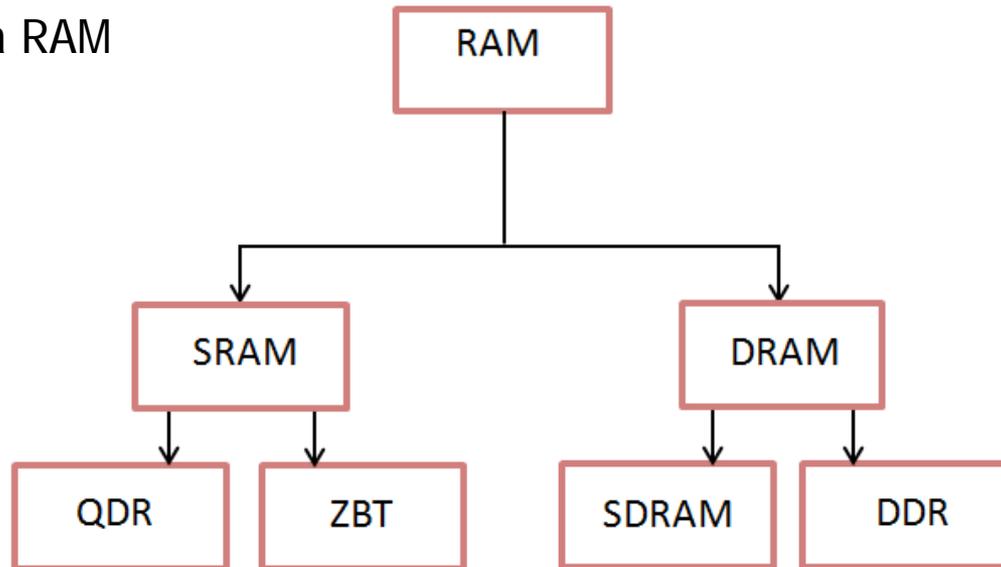
4. Memoria principal semiconductor

- ▶ **SRAM (*Static Random Access Memory*):**
 - Almacenan información en biestables
 - No necesitan refresco
 - Más rápidas y más caras que las DRAM
 - **QDR (*Quad Data Rate SRAM*):**
 - Utiliza flancos de subida y bajada (como DDR)
 - Utiliza dos relojes, uno para “Read” y otro para “Write”
 - Aplicaciones de alto ancho de banda de comunicaciones y redes
 - **ZBT (*Zero Bus Turnaround SRAM*):**
 - Síncrona
 - Elimina tiempos muertos de Bus durante los ciclos de Read/Write y Write/Read (100% de utilización).
 - Otros nombres : *No Bus Latency (NBL)*, *No Turnaround RAM (NTRAM)*.

Subsistemas de memoria

4. Memoria principal semiconductor

Familia RAM



RAM: Random-Access Memory-----*Memoria de acceso aleatorio*
SRAM: Static RAM ----- *RAM estática*
QDR: Quad Data Rate ----- *Velocidad cuádruple de transferencia de datos*
ZBT: Zero Bus Turnaround ----- *Retorno de bus cero*
DRAM: Dynamic RAM----- *RAM dinámica*
SDRAM: Synchronous DRAM ----- *DRAM síncrona*
DDR: Double Data Rate SDRAM----- *SDRAM v. doble de transferencia de datos*

Subsistemas de memoria

4. Memoria principal semiconductor

Tipo	Categoría	Borrado	Escritura	Alterable por byte	Volátil	Uso típico
SRAM	Lectura / Escritura	Eléctrico	Eléctrico	Sí	Sí	Caché nivel 2
DRAM	Lectura / Escritura	Eléctrico	Eléctrico	Sí	Sí	Memoria principal
ROM	Sólo lectura	Imposible	Máscara	No	No	Aparatos en vol. grandes
PROM	Sólo lectura	Imposible	Eléctrico	No	No	Equipos en vol. pequeños
EPROM	Princ. lectura	Luz UV	Eléctrico	No	No	Prototipos de dispositivos
EEPROM	Princ. lectura	Eléctrico	Eléctrico	Sí	No	Prototipos de dispositivos
Flash	Lectura / Escritura	Eléctrico	Eléctrico	No	No	Película para cámara digital

Resumen de las memorias

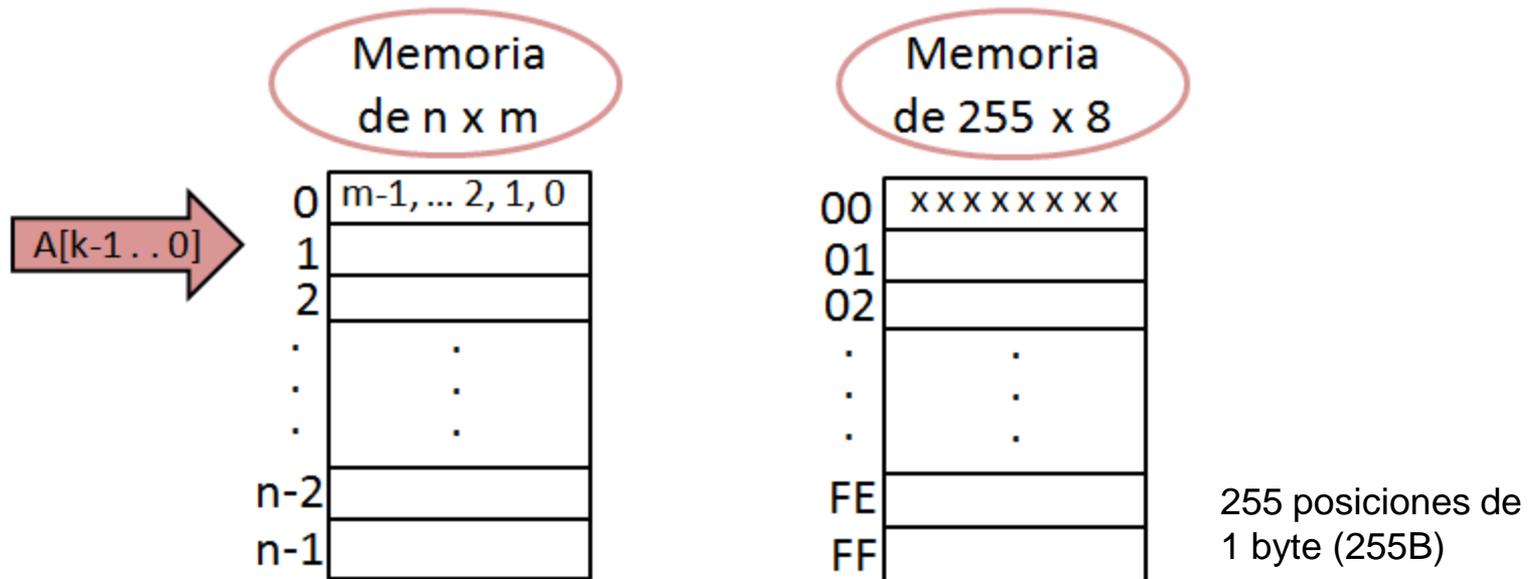
Subsistemas de memoria

4. Memoria principal semiconductor

2. Diseño

- ▶ Dispositivo (Chip) de memoria

- ▶ Matriz de celdas de memoria de $n \times m$, siendo 'n' el nº de palabras que puede almacenar y 'm' el nº de bits por palabra.
- ▶ n menor o igual que 2^k , siendo k la anchura del bus de direcciones.

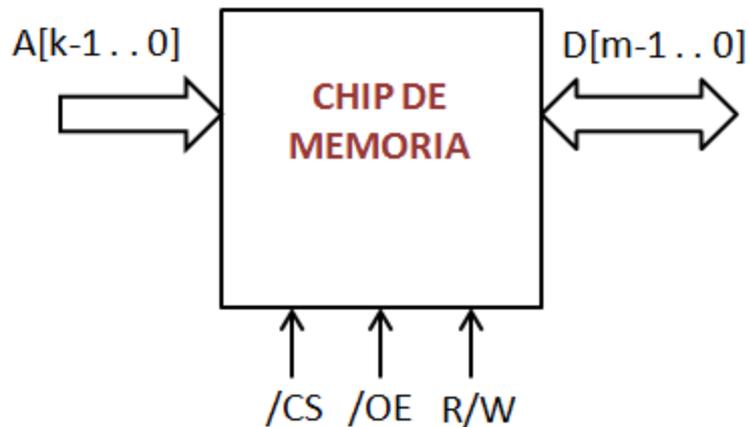


Subsistemas de memoria

4. Memoria principal semiconductor

2. Diseño

- ▶ Dispositivo (Chip) de memoria



- Bus de Direcciones: espacio direccionable 2^k
- Bus de datos: palabras de m bits
- R/W : indica si la operación es de Lectura ('1') o Escritura ('0')
- OE (*Output Enable*): salida activa
- $/CS$ o $/CE$ (*Chip Select* o *Chip Enable*): activa el chip de memoria

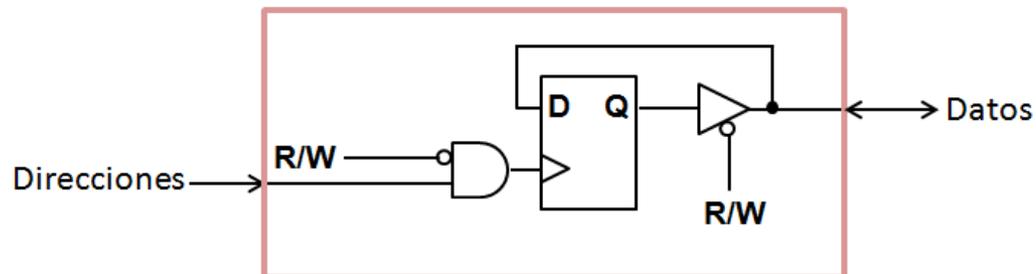
Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ Funcionamiento del chip:

/CS	R/W	/OE	funcionamiento
H	X	X	Alta impedancia (Z)
L	L	X	Escritura
L	H	L	Lectura
L	H	H	Alta impedancia (Z)

- ▶ Esquema del chip:



Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ Caso concreto para conocer los datos necesarios:
 - Si un computador presenta una memoria de 64K x 8:
 - Tiene 64K palabras de 8 bits.
 $64K = 2^6 \times 2^{10} = 2^{16} \Rightarrow$ 16 líneas de direcciones, 8 bits de datos
 - Tiene desde la dirección 0 a la 65535, o lo que es lo mismo en hexadecimal (y decimal):
 $0000h\text{-}FFFFh$ ($0000\ 0000\ 0000\ 0000_2\text{-}1111\ 1111\ 1111\ 1111_2$)
 - Puede tener desde el dato con valor 0 a 255, o lo que es lo mismo en hexadecimal y decimal):
 $00h\text{-}FFh$ ($0000\ 0000_2\text{-}1111\ 1111_2$)

Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ La implementación física de una memoria puede hacerse con una o varias memorias de diferentes dimensiones; normalmente:

- $nK \times 1$, $nK \times 2$, $nK \times 4$, $nK \times 8$, $nK \times 16$, $nK \times 32$

- $nM \times 1$, $nM \times 2$, $nM \times 4$, $nM \times 8$, $nM \times 16$, $nM \times 32$

siendo n múltiplo de 2

Subsistemas de memoria

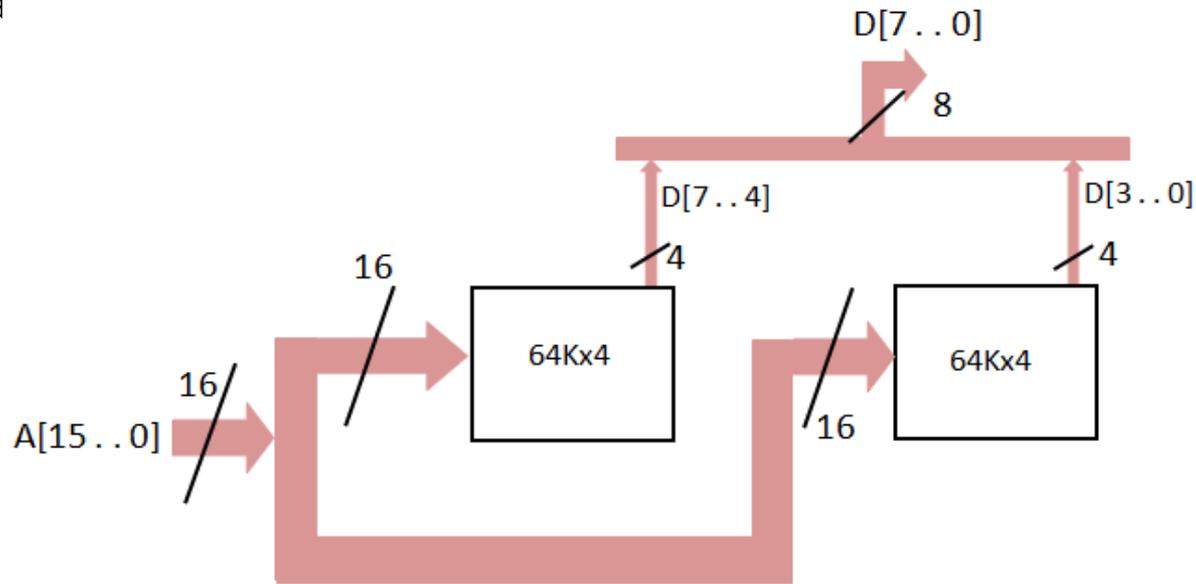
4. Memoria principal semiconductor

- ▶ Tareas que podemos hacer en el diseño:
 - Aumentar n° de bits de cada posición (tamaño palabra):
 - Las señales de dirección y control común a todos los circuitos
 - Bus de datos común a todas las salidas de los chips requeridos
 - Aumentar n° de posiciones:
 - Los bits menos significativos se ponen en el bus de direcciones de los chips
 - Tienen en común el bus de datos y los señales de control excepto el de selección de chip (CS)
 - Los bits más significativos se meten en un decodificador → CS
 - Aumentar n° de posiciones y n° de bits de cada posición:
 - Combinar las anteriores soluciones

Subsistemas de memoria

4. Memoria principal semiconductor

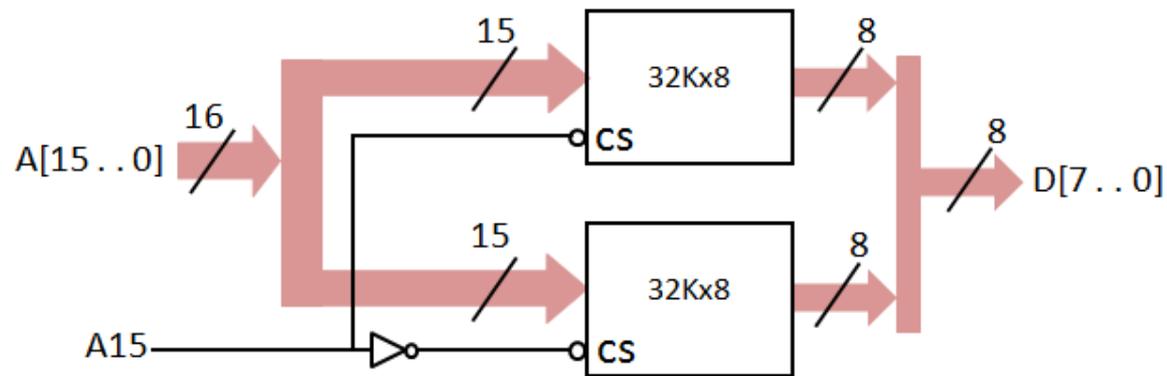
- ▶ Ejemplo: aumentar nº de bits por posición
- ▶ Si quisiéramos diseñar una memoria de 8 bits y dispusiéramos de dispositivos de 4 bit de tamaño 64K, dispondremos 2 dispositivos en paralelo



Subsistemas de memoria

4. Memoria principal semiconductor

- ▶ Ejemplos: aumentar n° de posiciones
- ▶ Si quisiéramos diseñar una memoria de 64Kx8 bits y dispusiéramos de dispositivos de 8 bits de tamaño 32K, dispondremos 2 dispositivos para su realización.



Los bits más significativos (MSB) de la dirección seleccionan los chips.

Subsistemas de memoria

Práctica

- ▶ Queremos diseñar una memoria principal de 128 Kbytes
 - a) ¿Cuántos dispositivos de memoria de 32Kx8 necesitamos?



Subsistemas de memoria

Práctica: solución

- ▶ Queremos diseñar una memoria principal de 128 Kbytes

a) $128\text{k} = 2^7 \times 2^{10} = 2^{17} \rightarrow 17$ líneas de dirección

8 bits de datos \rightarrow cada chip de memoria tiene en su salida suficientes bits

$32\text{K} = 2^5 \times 2^{10} = 2^{15} \rightarrow 15$ líneas de dirección

$2^{17} / 2^{15} = 2^2 = 4$ módulos de memoria, 2 líneas para el CS. Usaremos un decodificador para generar los CS a partir de los dos MSB de la dirección.

Subsistemas de memoria

Práctica

- ▶ Queremos diseñar una memoria principal de 128 Kbytes
 - b) ¿Cuántos dispositivos de memoria de 64Kx4 necesitamos?

Subsistemas de memoria

Práctica: solución

- ▶ Queremos diseñar una memoria principal de 128 Kbytes

b) $128\text{k} = 2^7 \times 2^{10} = 2^{17} \rightarrow 17$ líneas de dirección

4 bits de datos \rightarrow cada chip de memoria genera sólo la mitad de los datos, hacen falta dos chips para generar el dato de cada posición de memoria

$64\text{K} = 2^6 \times 2^{10} = 2^{15} \rightarrow 16$ líneas de dirección

$2^{17} / 2^{16} = 2^1 = 2$ módulos de memoria, 1 líneas para el CS

Es decir, también ahora hacen falta circuitos de memoria, pero los CS van de dos en dos (sólo hacen falta 2, no 4 como en el apartado a)).