
Arquitectura de Computadores I

Aritméticos 5 (solución)

Multiplicaciones: algoritmo suma y deslaza

Describe paso por paso cómo se consigue el resultado de la multiplicación entre los números $A = -7$ y $B = -9$ si ésta se realiza mediante el algoritmo “*suma y deslaza*” y sin recodificar los operandos. Los operandos se representan en base 2 y en complemento a la base, con el mínimo número posible de bits. Para realizar las multiplicaciones intermedias se utiliza un sumador CSA y para realizar la suma final hay un RCA.

Solución

En primer lugar, tendremos que encontrar cuántos bits se necesitan como mínimo para representar los valores de los operandos. Están representados en complemento a la base y la base es 2. En principio, para representar el número -7 , son suficientes 4 bits, en cambio, para representar el número -9 son necesarios 5 bits. De ahí que si queremos representar los dos operandos tengamos que representar ambos con 5 bits:

Para representar el valor -7 se utiliza la secuencia de bits 11001, en complemento a 2 con 5 bits; para representar el valor -9 se utiliza la secuencia 10111.

Vamos a ver cómo se hace la multiplicación siguiendo el algoritmo de *Suma y deslaza* si los números se representan en complemento a 2. Tenemos que recordar que para que no haya desbordamiento en las sumas intermedias, éstas se hacen con $(n + 1)$ bits (en este caso 6 bits).

En un principio, las dos entradas del CSA estarán inicializadas a cero. En el resto de los pasos, los valores de las dos entradas serán las sumas parciales intermedias, una vez desplazadas las secuencias de bits hacia la derecha y repetido el bit de más peso, y las llevadas intermedias. En cuanto se refiere a la tercera entrada, será -7 , 0 ó $+7$ según el valor del bit que se esté analizando para el operando (-9). En cada pasada del algoritmo, los bits de (-9) se analizan de derecha a izquierda uno a uno.

```

0:          000000
0:          000000
(1)  -> -7  111001
             -----
S':          111100      1
C':          000000
(1)  -> -7  111001
             -----
S':          000010      11
C':          111000
(1)  -> -7  111001
             -----
S':          000001      111
C':          111000
(0)  ->  0   000000
             -----
S':          111100      1111
C':          000000
(-1) -> +7  000111
             -----
S':          111101      11111
C':          000100
             -----
Resultado:  000001      11111

```

El resultado lo componen los 10 bits de menor peso, 0000111111, que representan el valor +63. En la representación del valor -9, el bit de más peso indica un valor negativo, por eso en el último paso en el que se ha utilizado el CSA, se ha sumado +7, y no 0 ó -7. Aunque en la suma realizada en el RCA ha habido llevada, ésta no se tiene en cuenta para el resultado.