Universidad del País Vasco
Facultad de Informática

Departamento de Arquitectura y Tecnología de Computadores

Arquitectura de Computadores I

Aritméticos 3 (solución)
Sumadores rápidos: árboles de Wallace

Suma los siguientes números naturales utilizando los árboles de Wallace: Z1: `000111` (7), Z2: `101000` (40), Z3: `001010` (10), Z4: `111000` (56) y Z5: `011010` (26). La suma final se hará mediante un sumador RCA.

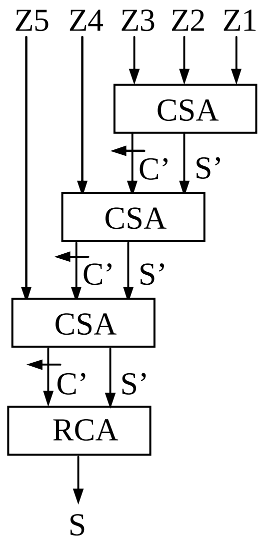
Dibuja el esquema de los árboles de Wallace para expresar cómo se hace la suma. Si un CSA necesita 2Δ de retraso para realizar la suma, ¿cuál es el retraso en este caso? ¿Y en el peor de los casos?

Solución

Para empezar, dibujaremos el esquema a utilizar para sumar estos cinco números. Como ya sabemos, en los árboles de Wallace se utilizan sumadores CSA de 3 entradas, divididos en varios niveles, dependiendo de la cantidad de números a sumar. Cada CSA devuelve dos salidas: S' la suma parcial, y C' las llevadas intermedias o parciales.

En este caso, de los cinco números de entrada, tres (Z1, Z2, Z3) serán entradas del CSA de nivel superior. Otro, Z4, será la tercera entrada del CSA del siguiente nivel, puesto que las otras dos entradas son las salidas del CSA del nivel superior: una, la suma parcial (S') y la otra la llevada parcial (C') una vez desplazada hacia la izquierda para poder calcular el resultado correcto. En el tercer nivel también se repite la situación anterior; las entradas del CSA son las siguientes: C' del nivel anterior una vez desplazada hacia la izquierda, S' del nivel anterior, y Z5, el último número a sumar. Por último, el circuito del cuarto nivel es un RCA, cuyo resultado es la suma final, puesto que aquí se suman la suma y llevada parciales del último CSA.

Como los números a sumar son de 6 bits, para evitar que rebose, todos los elementos del árbol de Wallace y los resultados obtenidos serán de 9 bits (como hay que sumar 5 números, en el peor de los casos el resultado sería 5 veces cada uno de los números y hacen falta 3 bits más para poder representar un número 5 veces mayor).



La sumas y llevadas parciales, el resultado final y los retardos de cada nivel son los siguientes:

	Z1:	000000111	(7)	retardo	
En el CSA superior:	Z2:	000101000	(40)		
	Z3:	000001010	(10)		
	S’:	000100101		2Δ	
	C’:	000001010			
	S’:	000100101			
En el segundo CSA:	C’:	000010100			(C’ anterior, desplazado una posición a la izquierda)
	Z4:	000111000	(56)		
	S’:	000001001		2Δ	
	C’:	000110100			
	S’:	000001001			
En el tercer CSA:	C’:	001101000			(C’ anterior, desplazado una posición a la izquierda)
	Z5:	000011010	(26)		
	S’:	001111011		2Δ	
	C’:	000001000			
	S’:	001111011			
En el último RCA:	C’:	000010000			(C’ anterior, desplazado una posición a la izquierda)
	S :	010001011	(139)	8Δ	
		Retardo total:		14Δ	

Los sumadores CSA tienen un retardo de 2Δ y el último RCA, en este caso, necesita 8Δ para conseguir el resultado final (porque la llevada que se genera en la suma de los quintos bits tiene que propagarse 4 posiciones, hasta el octavo bit, y cada propagación necesita 2Δ). Por lo tanto, en este caso, para realizar todos los cálculos son necesarios un total de 14Δ.

Para hacer los cálculos del peor de los casos sólo es necesario analizar el RCA, puesto que el retraso de todos los CSA es constante (siempre 2Δ). En el caso del RCA, para calcular el tiempo de retardo en el peor de los casos, hay que tener en cuenta el número de bits a sumar. En general, en un RCA, en el peor de los casos es necesario un tiempo de $2\Delta n$, siendo n el número de bits a sumar. Como en este ejercicio estamos utilizando 9 bits, el tiempo que necesita el RCA en el peor de los casos es de 18Δ. Sumando los tiempos necesarios para los tres niveles de CSA anteriores ($3 \times 2\Delta$), el tiempo de retardo total correspondiente al peor de los casos es de 24Δ.