



Arquitectura de Computadores I

Aritméticos 1: sumador serie RCA

En un sumador serie (RCA, CPA) se suman estos dos números naturales, $S = A + B$ siendo:

$$\begin{array}{r}
 A: \quad 01111011 \\
 B: \quad 00110101 \\
 \hline
 S: \quad 10110000
 \end{array}$$

Rellena la siguiente tabla, indicando los resultados parciales, tanto para sumas como las llevadas, en cada tramo de tiempo de 2Δ . Para este caso en concreto, ¿cuál es el retardo del sumador?

Ten en cuenta que al sumar los bits A_i y B_i se consiguen S_i y C_{i+1} (así, $A_0 + B_0 = S_0$, y C_1 , la llevada para el siguiente bit; con los siguientes bits: $C_1 + A_1 + B_1 = S_1$, y la llevada C_2 , etc.).

	S7 S6 S5 S4 S3 S2 S1 S0	C8 C7 C6 C5 C4 C3 C2 C1
2Δ		
4Δ		
6Δ		
8Δ		
10Δ		
12Δ		
14Δ		
16Δ		