

MEMORIA

Konputagailuen Arkitektura I

3. gaia

Edukia

- Sarrera.
 - Memoriaren erantzun-denbora.
 - Memoria-hierarkia.
 - Memoria-motak: RAM, Memoria elkarkorra, ROM.
- Memoria-sistema. Memoria-mapa.
- Memoria nagusia.
 - Moduluen arteko konexioak.
- Segmentazioa eta orriztaketa. Alegiazko memoria.
- Erroreen detekzioa eta zuzenketa.
- PC-aren memoria.

Sarrera

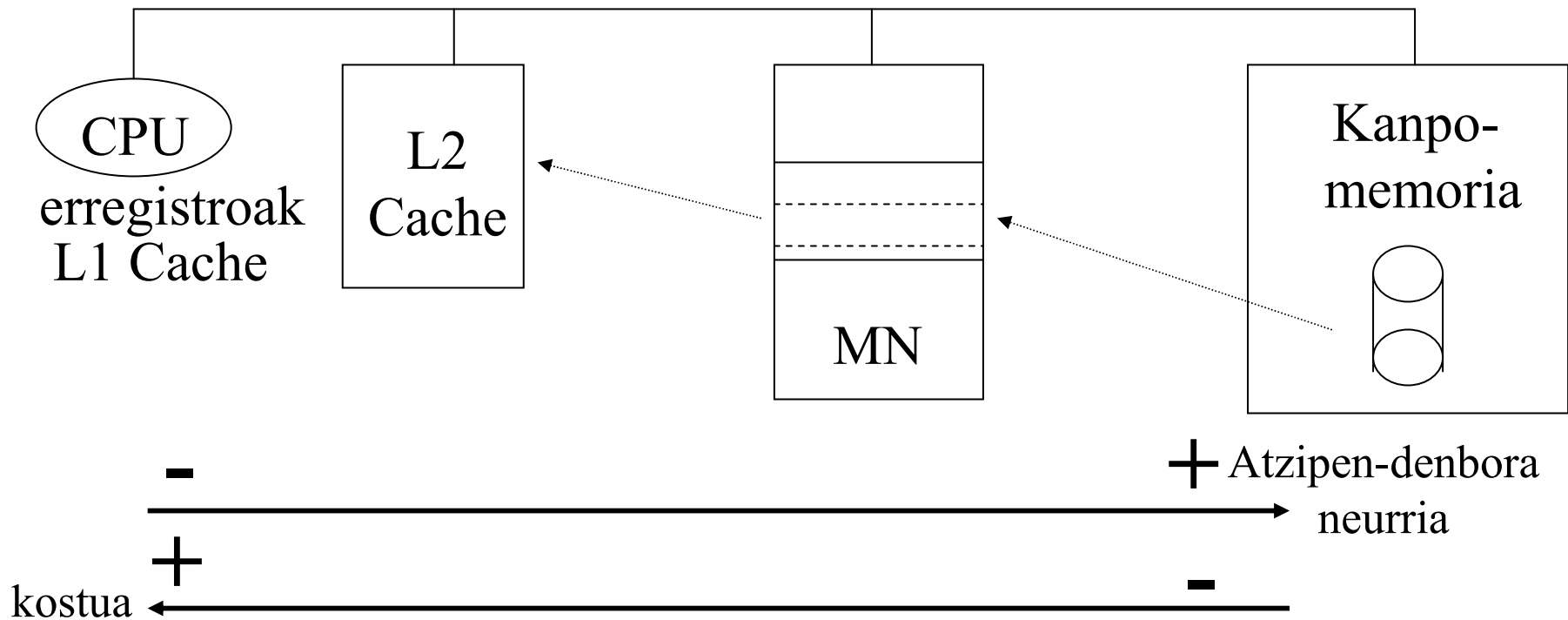
- **Memorian: programa+datuak**
- **Arazoa:**
 - Memoria-sistema eta prozesu-unitatearen arteko abiadura desberdintasuna
 - Edukiera handiaren beharra atzipen-denbora baxuarekin
- **Aztergai:**
 - Memoria-sistemen atzipen-denbora nola murriztu
 - Memoria-hierarkia
 - Memoriaren egitura: moduluen arteko konexioak
 - Itzulpena: @logikoa/ @fisikoa

Memoria baten erantzun-abiadura

- **Atzipen-denbora:**
 - Memoriara gelaxka baten helbidea bidaltzen denetik datua jaso arte pasatzen den denbora.
- **Ziklo-denbora:**
 - Memoriak eskaera bat onartzen duenetik hurrengoa onartzeko prest egon arte pasatzen den denbora.
- Denbora hauek memoriaren teknologiaren eta memoria/CPU protokoloaren menpekoak dira.

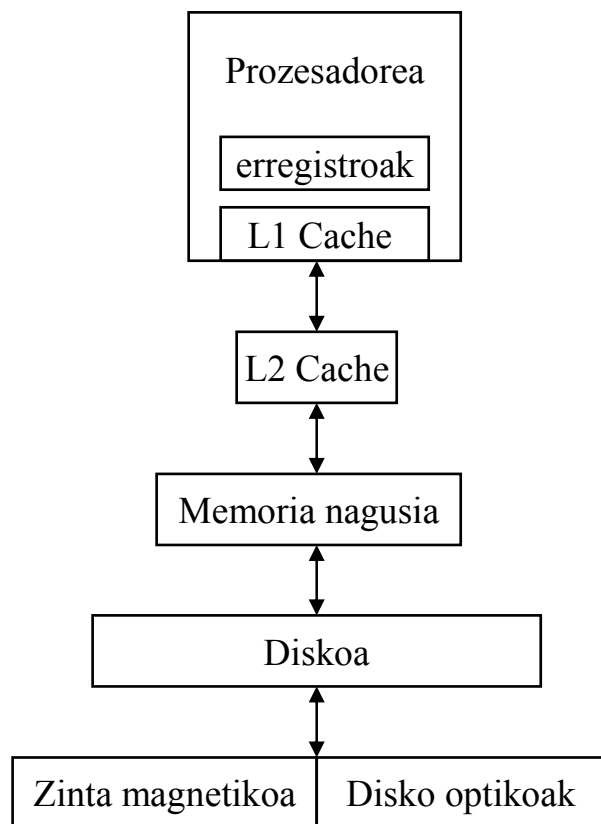
Memoria-hierarkia

- **Memoria ideala:**
 - edukiera “mugagabea”
 - atzipen-denbora “zero”
- **Errealitatean → memoria-hierarkia:**



Memoria-hierarkia

- **Ingurutasun-printzipioa:**
– lekuzkoa eta denborazkoa



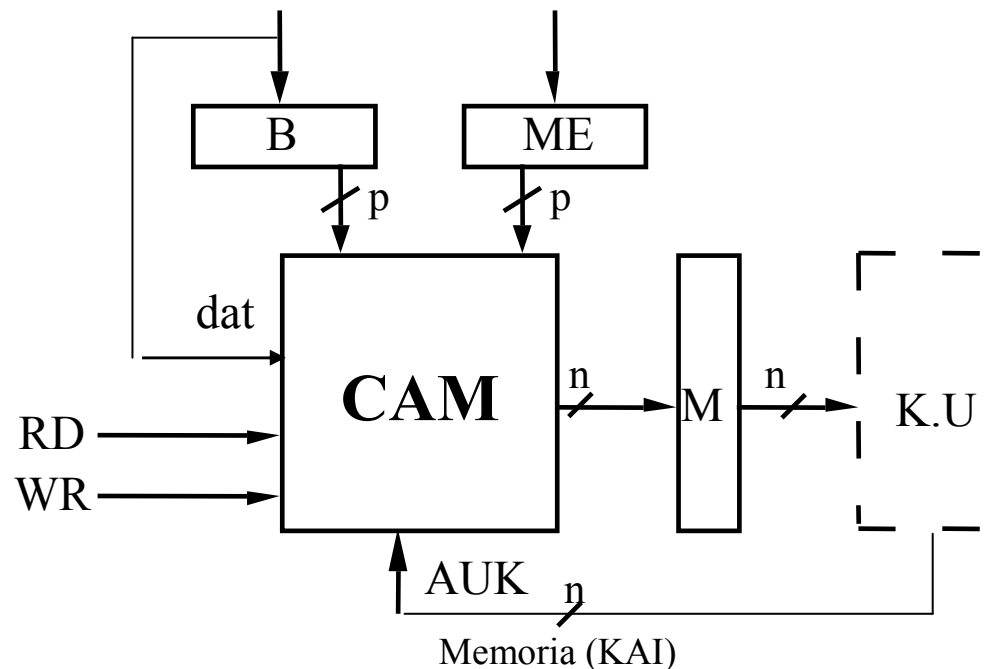
Memoria-mota	Teknologia	Neuria	Atzipen-denbora
Erregistroak	SRAM	512 byte	0.25/0.5 ns
L1 Cache	SRAM	32/64 KB	1 ns
L2 Cache	SRAM	512KB / 2MB	< 25 ns
Memoria nagusia	DRAM	1 GB	50 / 200 ns
Disko magnetikoa	Disko gogorra	1 TB	10 ms
Disko optikoa	CD-ROM	GB	300 ms
Zinta magnetikoa	Zinta	GB/TB	seg-min

Memoria-motak

- **RAM Dinamikoa (DRAM):** *Dynamic Random Access Memory*
 - Oinarrizko gelaxka: kondentsadorea
 - Dentsitate altua, koste baxua → Memoria nagusia
 - Informazioa freskatzeko beharra, atzipen-denbora altua
- **RAM Estatikoa (SRAM):** *Static Random Access Memory*
 - Oinarrizko gelaxka: flip-flop
 - Dentsitate baxua, koste altua → Cache memoria
 - Ez du freskaketarik behar, atzipen-denbora txikiagoa (6/7 aldiz txikiagoa)

Memoria-motak

- **Memoria asoziatibo edo elkarkorrak** (CAM, Content-addressable memory):
 - SRAM edukiaren bidezko atzipenarekin
 - Bilaketa paraleloan → hardware konplexu eta garestia
 - Erabilpena: TLB/cachearen barne-egitura

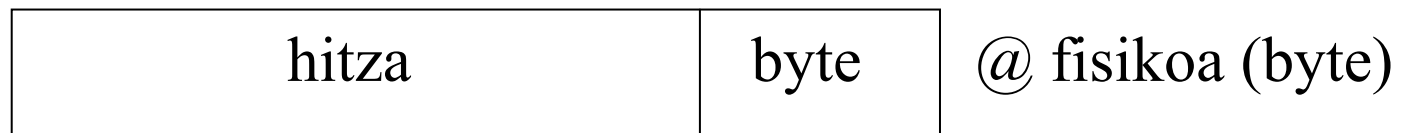


Memoria-motak

- **ROM** (Read Only Memory):
 - Memoria iraunkorra → BIOS eta sistema abiatzeko softwarea
 - Mota desberdinak:
 - +PROM (Programmable Read Only Memory)
 - ROM ez ezabagarria.
 - +EPROM (Erasable Programmable Read Only Memory)
 - ROM ezabagarria: argi ultramoreak, txip osoa
 - +EEPROM (Electrically Erasable Programmable ROM)
 - ROM ezabagarria: elektrikoki, hitzez hitz
 - +FLASH
 - EPROM-en dentsitatea, elektrikoki ezabagarria (EEPROM)
 - Blokeka ezabatzen da → ezabatze-prozesu azkarra

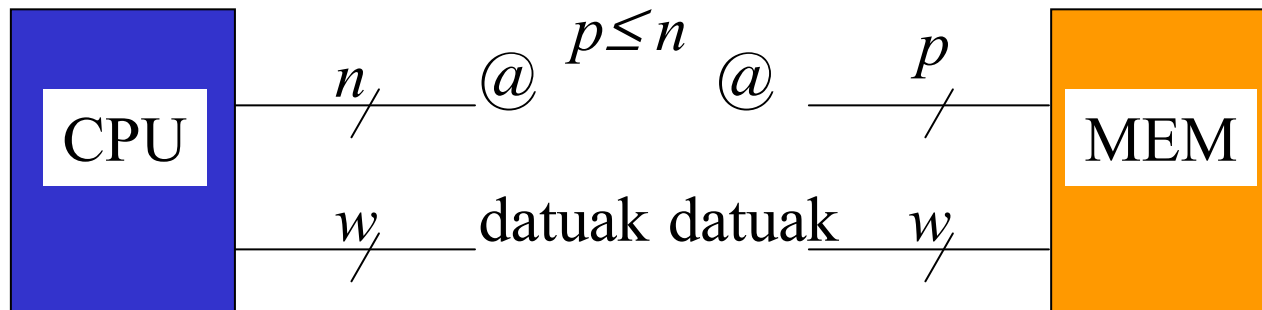
Memoria-sistema

- **Memoria-egitura:**
 - Helbidea, posizioa, edukia, @busa, datu-busa, kontrol-busa
 - Prozesadorearen hitza (32, 64 bit)
- **Helbideratze-unitatea:** [Adibidea_Helbideratzea.pdf]
 - Bytea: memoriako byte guztien helbideak sortzen dira
 - Hitza: memoriako hitzen helbideak sortzen dira
 - Normalean: bytea
 - hitza = @ fisikoa *div* hitz-tamaina (byte)
 - byte = @ fisikoa *mod* hitz-tamaina (byte)



- Memoria eta prozesadorearen

arteko konexioa:

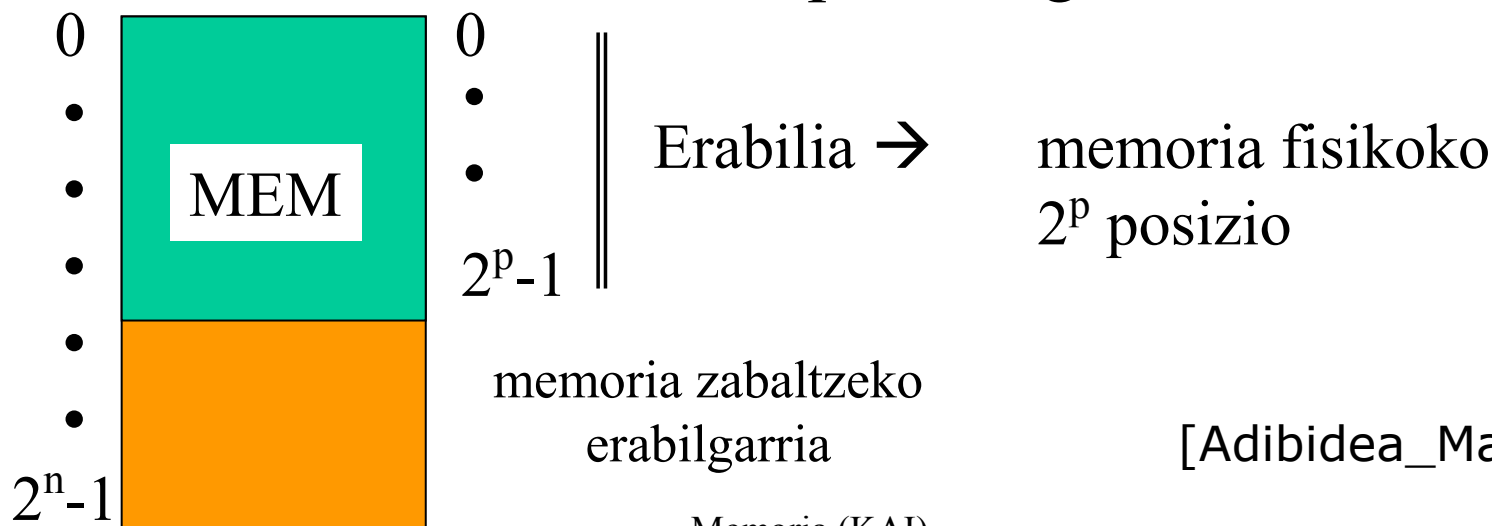


Memoria -sistema

- Prozesadorearen memoria-mapa:

- helbide-espazioa

- helbide-busa n bit $\rightarrow 2^n$ posizio gehienez



[Adibidea_Mapak.pdf]

Memoria-mapa:

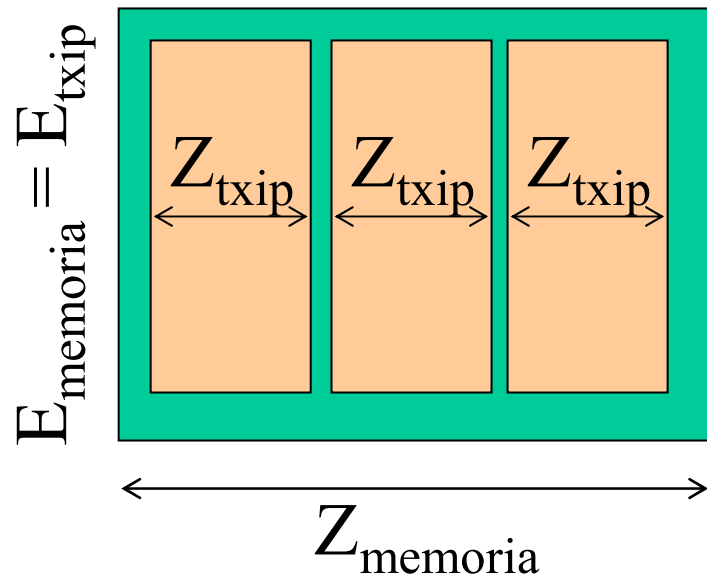
HELBIDEAK		MEMORIA-MAPA	
Hamartarrez	Hamaseitarrez	FUNTZIONALA	FISIKOAK
8.191 7.168	1FFFH 1C00H	ROM aplikazioekin	Txip 5 ROM 1Kx8
7.167 6.144	1BFFH 1800H	RAM monitorea	Txip 4 RAM 1Kx8
6.143 5.120	17FFH 1400H	LIBRE	
5.119 4.096	13FFH 1000H	ROM periferikoak	Periferikoak
4.095 3.072	0FFFH 0C00H	LIBRE	
3.071 2.048	0BFFH 0800H	RAM programak	Txip 3 RAM 1Kx8
2.047 1.024	07FFH 0400H	RAM pila	Txip 2 RAM 1Kx8
1.023 256	03FFH 0100H	LIBRE	
255 0	00FFH 0000H	Abiatze ROM-a	Txip 1 ROM 256x8

- **Funtzionala:** sistemak memoria-posizio bakoitza zertan erabiltzen duen azaltzen du
- **Fisikoa (hardware):** memoriako helbide bakoitza ze txip edo gailu fisikotan dagoen azaltzen du

Memoria -sistema

Memoria nagusia

- **Memoria-sistemen eraikuntza fisikoa:**
 - Memoria nagusiaren edukiera \neq txipen edukiera
 - Memoria-txipak elkartu
- **Hitz-tamaina zabaltzeko:**



$$\text{Txip} - \text{kopurua} = \frac{Z_{\text{memoria}}}{Z_{\text{txip}}}$$

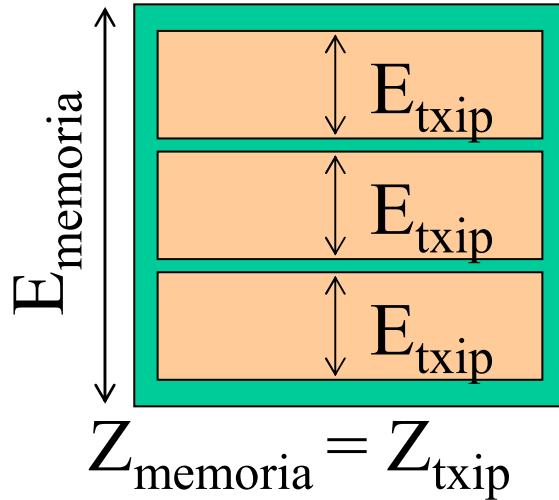
E: edukiera (hitz-kopurua)

Z: zabalera (hitz-tamaina)

[Adibidea_Zabaltzea.pdf]

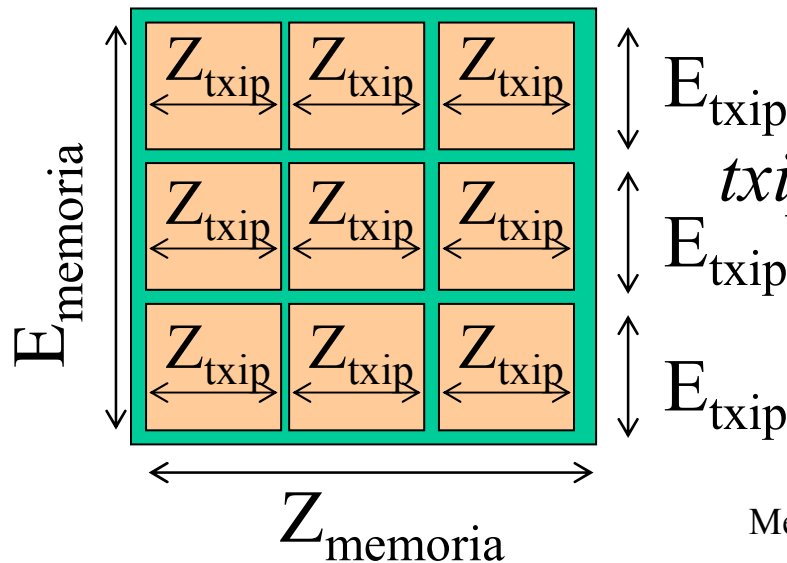
Memoria nagusia

- **Hitz-kopurua (edukiera) zabaltzeko :**



$$txip - kopurua = \frac{E_{memoria}}{E_{txip}}$$

- **Hitz-tamaina eta hitz-kopurua zabaltzeko:**



$$txip - kopurua = \frac{Z_{memoria}}{Z_{txip}} \times \frac{E_{memoria}}{E_{txip}}$$

[Adibidea_Zabaltzea.pdf]

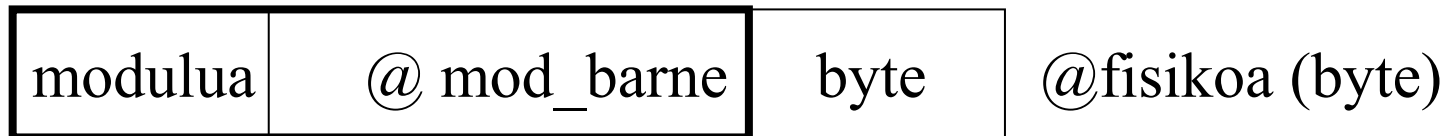
Moduluen arteko konexioak

- **Helburua:** memoria-edukiera zabaltzea
 - N byteko moduluak \Rightarrow M byteko memoria
 - Memoriaren atzipen-denbora murriztea
- **Aukerak:**
 - Modulu kontsekutiboak edo ondoz ondoko moduluak
 - Modulu tartekatuak
 - Modulu tartekatuetako ondoz ondoko bankuak

Ondoz ondoko moduluak

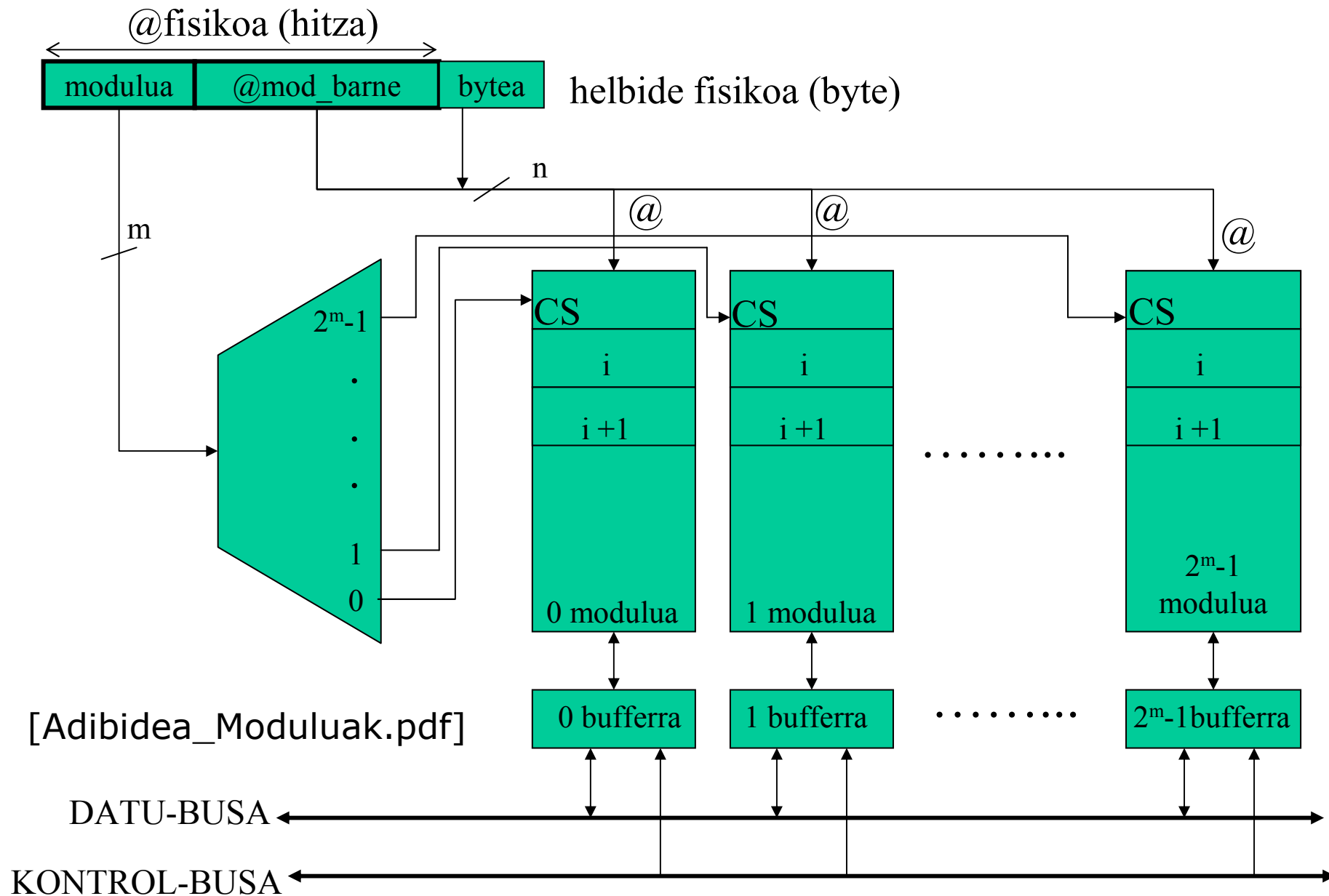
- **Egitura:** hitz kontsekutiboak modulu berdinean
- **Helbide fisikoaren osagaiak:**

hitza



- hitza = @fisikoa *div* hitz-tamaina (byte)
 - modulua = hitza *div* modulu-tamaina (hitzak)
 - @ mod_barne = hitza *mod* modulu-tamaina (hitzak)
- **Arazoa:** atzipen sekuentzialak
 - ez du programen portaera kontuan hartzen

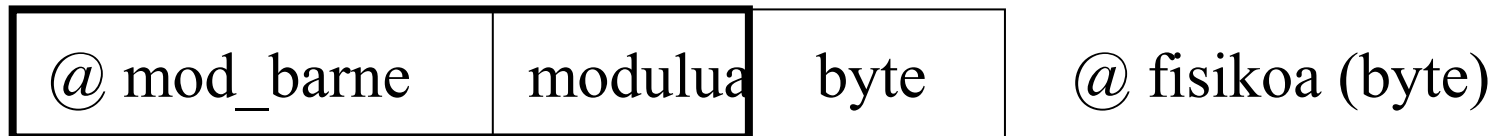
Ondoz ondoko moduluak



Modulu tartekatuak

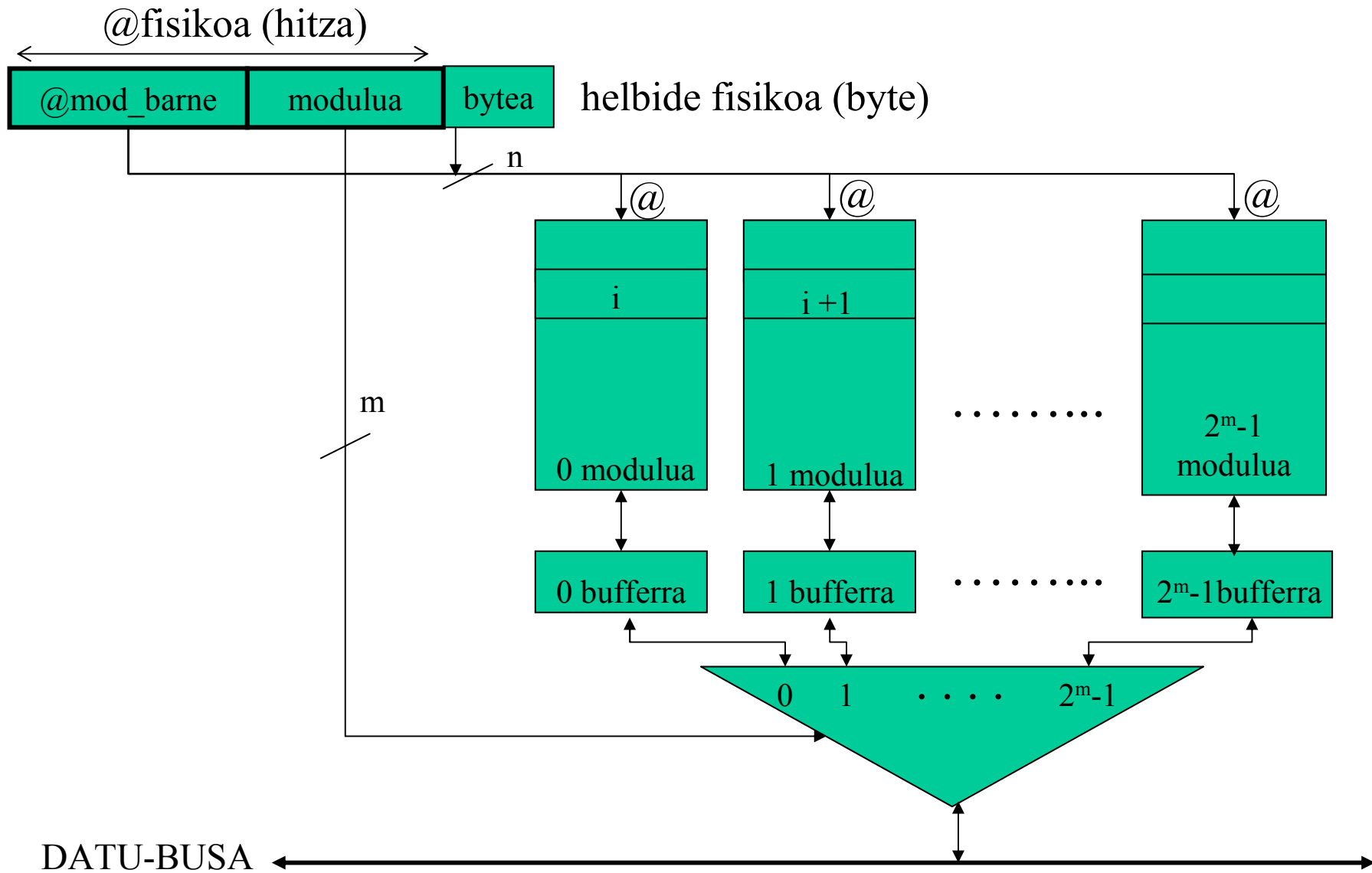
- **Egitura:**
 - hitz kontsekutiboak ondoz ondoko moduluetan

- **Helbide fisikoaren osagaiak :**
hitza



- hitza = @fisikoa *div* hitz-tamaina (byte)
 - modulua = hitza *mod* modulu-kopurua (n)
 - @ mod_barne = hitza *div* modulu-kopurua
- **Abantaila:** atzipen 1 \Rightarrow *n* hitz
 - programen portaera kontuan hartzen da

Modulu tartekatuak



Modulu tartekatuetako ondoz ondoko bankuak

- **Egitura:**

- moduluak banku kontsekutiboetan banatzen dira
- banku baten barruan moduluak tartekatzen dira

- **Helbide fisikoaren osagaiak:**

hitza

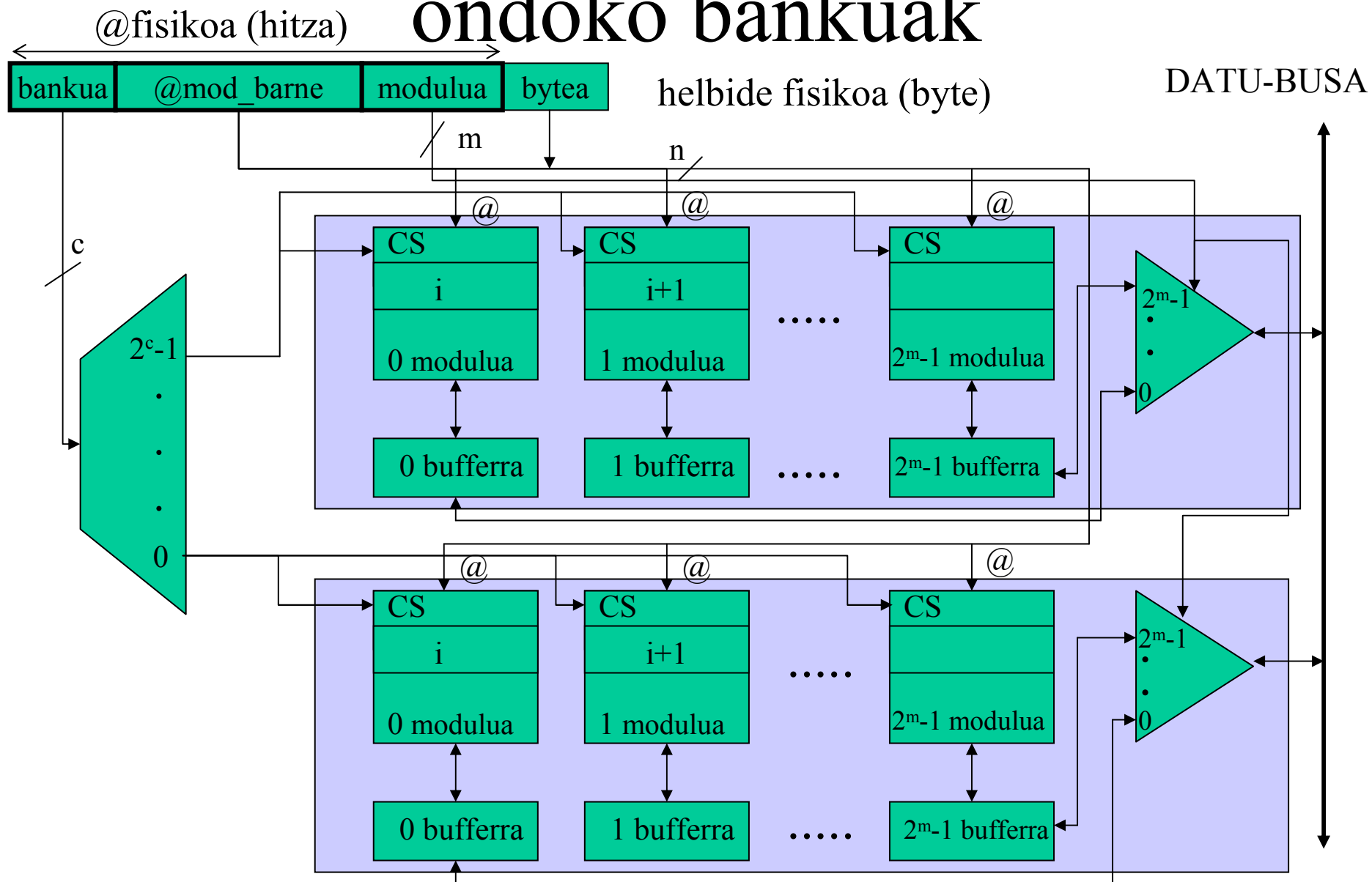


@ fisikoa (byte)

- $hitza = @fisikoa \div hitz\text{-tamaina}$ (byte)
- $bankua = (hitza \div modulu\text{-kopurua}) \div modulu\text{-tamaina}$ (hitzak)
- $modulua = hitza \bmod modulu\text{-kopurua}$
- $@ \text{mod_barne} = (hitza \div modulu\text{-kopurua}) \bmod modulu\text{-tamaina}$ (hitzak)

Modulu tartekatuetako ondoz

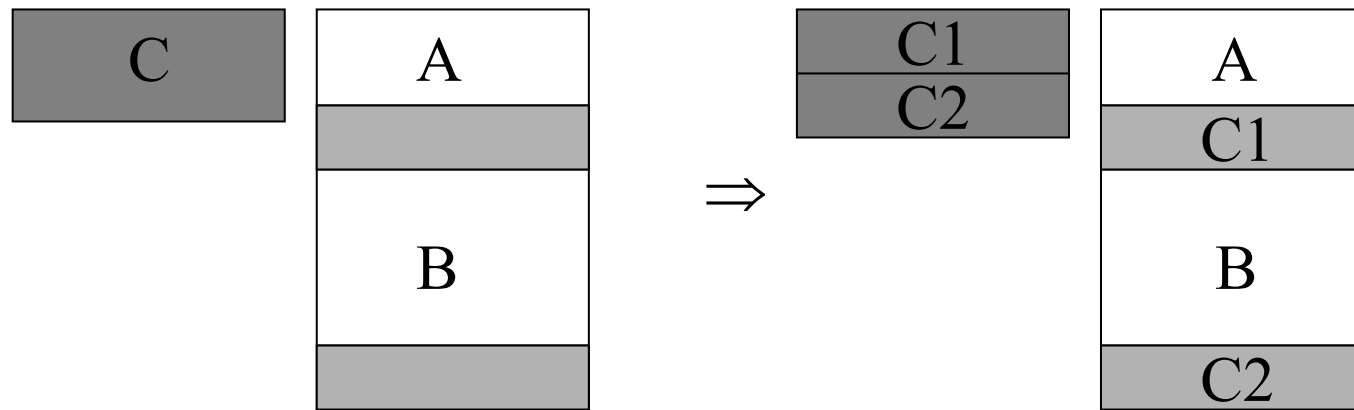
ondoko bankuak



Segmentazioa/Orriztaketa

- **Helburua:**

- Programa bat edozein helbide fisikotan kargatzea
 - CPU \Rightarrow helbide logikoak
- Memoriari etekin handiagoa ateratzea

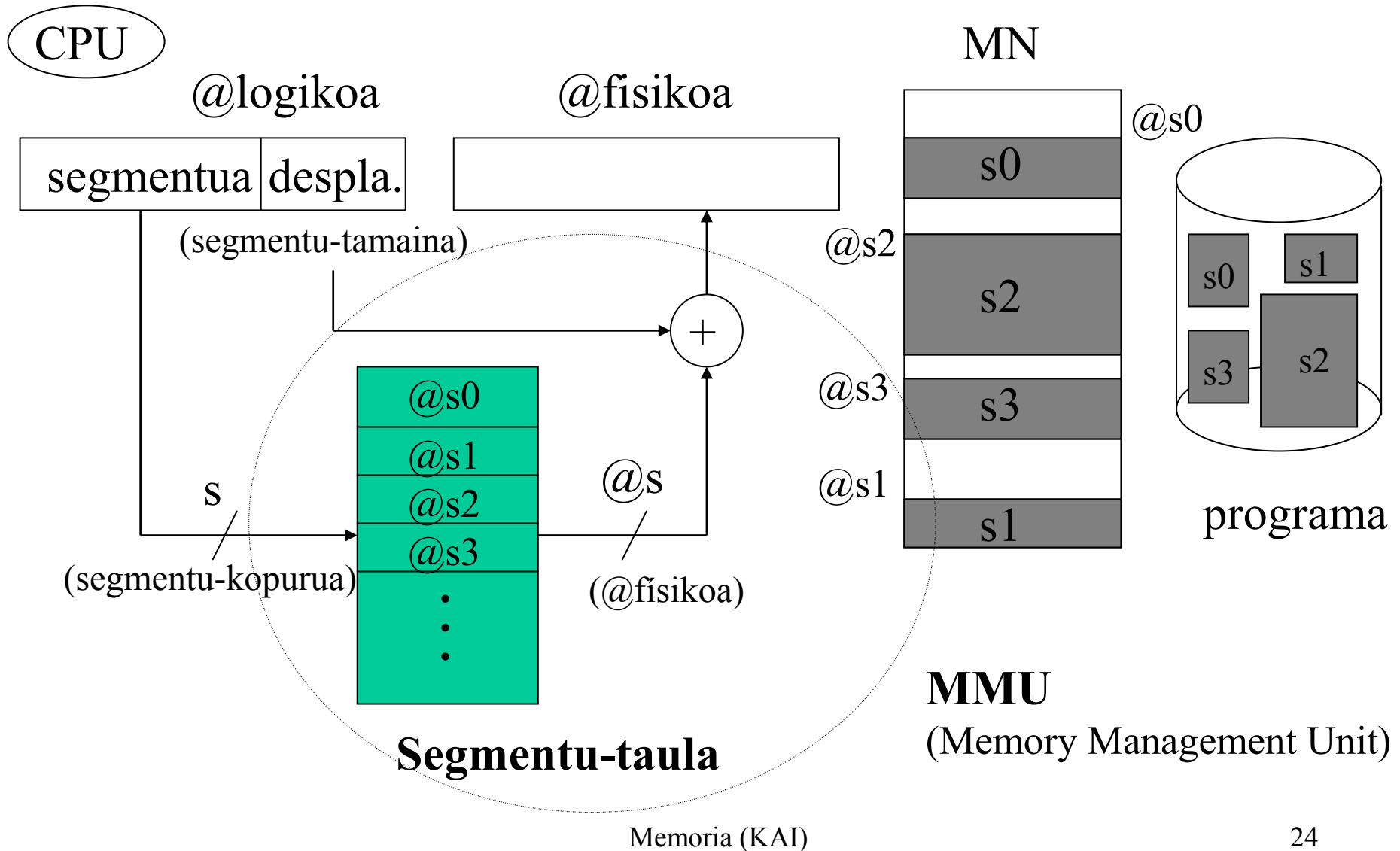


- **Itzulpen prozesua:** @logikoak \Rightarrow @fisikoak

Segmentazioa

- Programa entitate logikoetan banatzen da: pila, datuak, kodea... ⇒ **segmentuak**
- Neurri desberdinetako segmentuak
- Kargadoreak memorian kargatzen ditu, bakoitza hasiera-helbide batetik aurrera (@oinarri)
- Helbide logikoa:
 - segmentua
 - desplazamendua

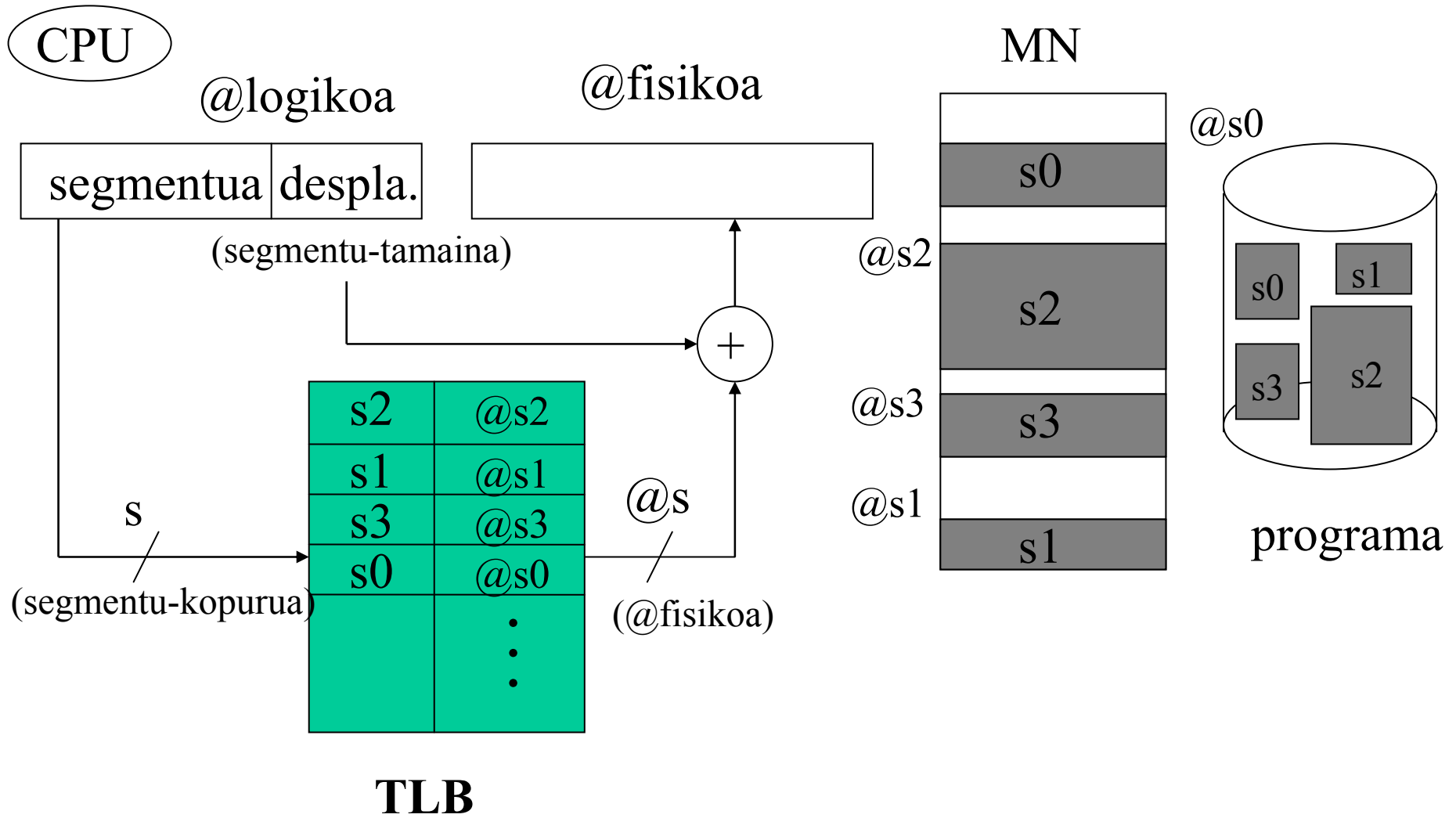
Segmentazioa



Segmentazioa

- Itzulpena: segmentu-taula
- Non gordetzen da?
 - Erregistroak
 - Memoria nagusia
 - 2 atzipen erreferentzia guztietarako
- Hardware berezia: **TLB** (Translation Lookaside Buffer)
 - Memoria asoziatiboa
 - Hutsegitea / Asmatzea (atzipen azkarra)
 - Garestia, neurri mugatua (32/1024 sarrera)

Segmentazioa

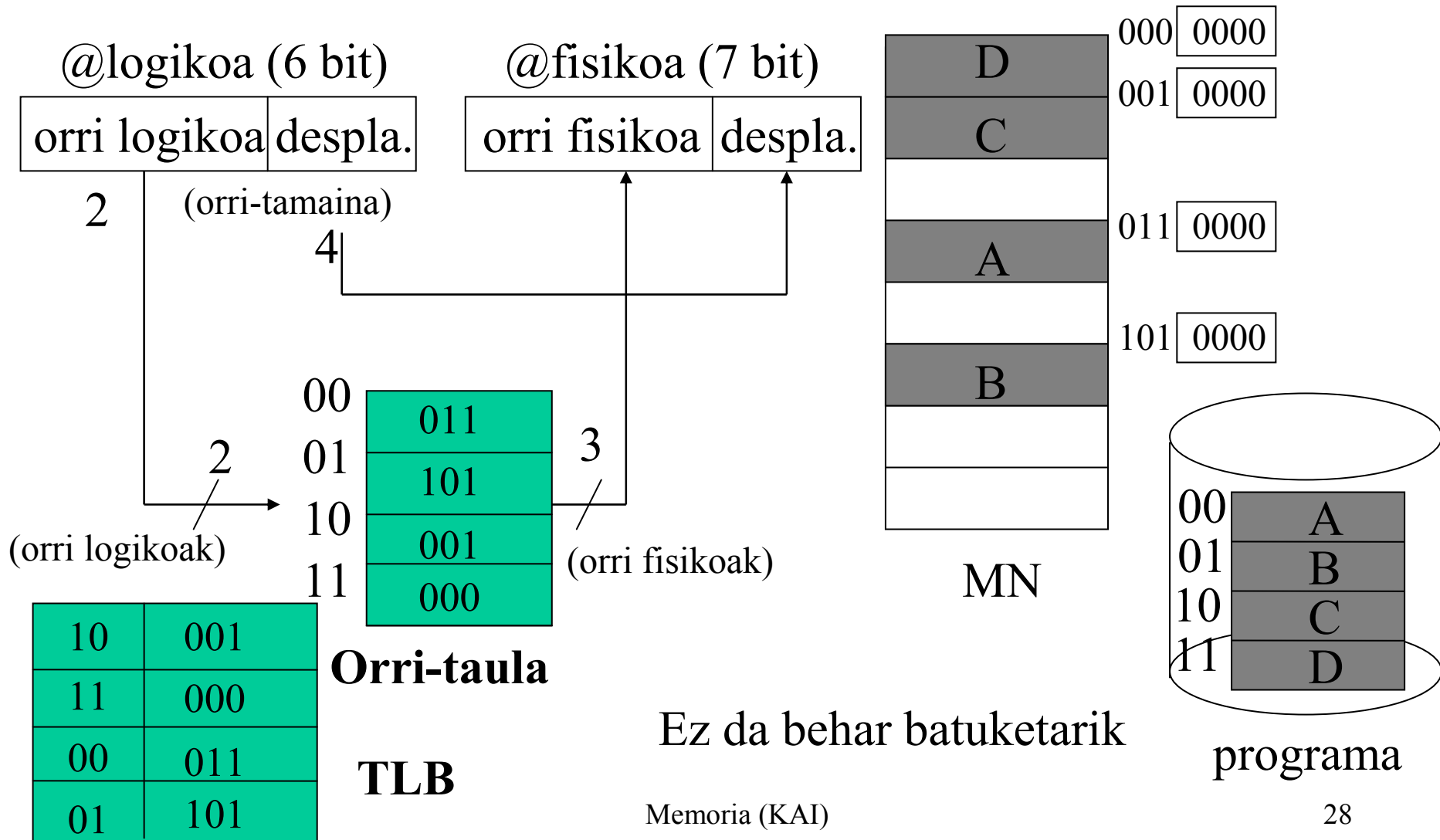


Orriztaketa

- Programa eta memoria neurri finkoko zatietan banatzen dira \Rightarrow **orriak**
 - biren berredura (4K / 16 Mbyte) diren neurriak
 - esanahi logikorik gabekoak
- Kargadoreak memorian kargatzen ditu, bakoitza orri fisiko desberdin batean
- @logikoa: orri logikoa / desplazamendua
@fisikoa: orri fisikoa / desplazamendua

Orriztaketa

Adibidea: 4 orri logiko / 8 orri fisiko / 16 byteko orriak



Segmentazioa/Orriztaketa

- Segmentazioa:
 - entitate logikoak (programatzaileak definituak)
 - segmentu-taulan @fisikoak
 - kanpo-fragmentazioa
- Orriztaketa:
 - esanahi logikorik gabeko entitateak
 - itzulpen erraza (batuketa egiteko beharrik gabe)
 - orri-taulak orri fisikoak azaltzen ditu
 - barne-fragmentazioa

Segmentazioa/Orriztaketa

- Normalean:
 - programak segmentatzen dira
 - segmentuak orriztatzen dira

⇒ orriztatutako segmentazioa
- @logikoa: 40/80 bit @fisikoa: 32/44 bit
- **Alegiazko memoria**
 - ez da beharrezkoa programa guztia kargatzea
 - memoriari etekin handiagoa ateratzen zaio
 - memoria nagusia baino handiagoa den programa bat exekutatzeko aukera

Erroreen detekzioa eta zuzenketa

- Memoria:
 - konplexutasun handiko zirkuitua
 - kontuan izan behar da erroreak egon daitezkeela bere funtzionamenduan
 - hardware erroreak: konponezinak
 - software erroreak: errekuperatu daitezke
 - kontrol-bitak gehitu jatorrizko kodeari
- Bi aukera:
 - Paritate-bitak
 - Hamming-en kodeak

Paritate-bitak

- Memoriako hitz bakoitzari paritate-bit bat gehitzen zaio:
 - bit guztien XOR funtzioa egin behar da
 - **paritate bikoitia**: bateko-kopuru bikoitia
 - **paritate bakoitia**: bateko-kopuru bakoitia
- Adibidea:
 - paritate bikoitia: 10010010 → 1 // 00001100 → 0
 - paritate bakoitia: 10010010 → 0 // 00001100 → 1
- Bit bateko erroreak detektatzeko, baina ez zuzentzeko
 - memoria berriro irakurtzen saiatu
 - erroreak jarraitzen badu, sistema-errorea

Errore-zuzenketarako kodeak

- Hamming-en kodeetan oinarrituak:
 - **SEC kodea**: *bit bateko erroreak zuzentzen ditu*
 - **SEC-DED kodea**: *bit bateko erroreak zuzendu eta bi bitekoak detektatzen ditu*
- Adibidea: SEC kodea 8 biteko hitzearako:
 - 4 kontrol-bit: c0, c1, c2 y c3 biren berredura diren posizioetan tartekatuak

posizioa	12	11	10	9	8	7	6	5	4	3	2	1
bita	d7	d6	d5	d4	c3	d3	d2	d1	c2	d0	c1	c0
- kontrol-bitak: jatorrizko hitzaren bit azpimultzo baten paritate-bitak dira, bitek hartzen duten posizio berriaren deskonposaketa bitarraren arabera aukeratuak

Errore-zuzenketarako kodeak

- Adibidea: SEC kodea 8 biteko hitzetarako (jarrai.):

→ kontrol-bitak:

$$c0 = d6 \oplus d4 \oplus d3 \oplus d1 \oplus d0 \quad c2 = d7 \oplus d3 \oplus d2 \oplus d1$$

$$c1 = d6 \oplus d5 \oplus d3 \oplus d2 \oplus d0 \quad c3 = d7 \oplus d6 \oplus d5 \oplus d4$$

d6 bita → posizioa $11 = 8 + 2 + 1$ → c3, c1 eta c0 kalkulatzeko

→ hitzarekin batera memorian gordetzen dira

→ errore bat detektatzeko :

- irakurritako hitzaren kontrol-bitak kalkulatu
- XOR bat egin berrien eta jatorrizkoen artean → sindromea
- emaitza 0000 bada, datua zuzena da. Bestela, lortutako sindromeak errorearen posizioa azaltzen du.

Errore-zuzenketarako kodeak

- Adibidea: SEC kodea 8 biteko hitzetarako (jarrai.):

datua 01110011 \rightarrow $c_3=1, c_2=1, c_1=1, c_0=0$

hitz berria 0111**1**001**1110** (memorian idazten da)

bit bateko errorea 01**0**110011110 (memoriatik irakurri)

kontrol-biten kalkulua $c_3'=0, c_2'=1, c_1'=0, c_0'=0$

XOR \rightarrow sindromea 1010

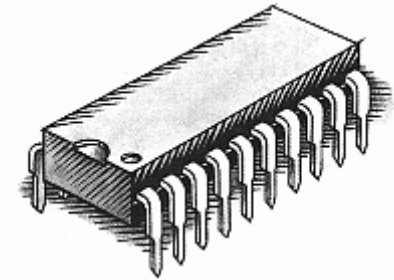
\rightarrow 10. posizioan dagoen bitean (d5) errorea

Errore-zuzenketarako kodeak

- SEC eta SEC-DED kodeek memoria-tamaina handitzea dakarte beraiekin.
- SEC kode batean gehitu behar den bit-kopurua hurrengo espresioak emana dator: $(d+c+1) \leq 2^c$. SEC-DED kode batean bit bat gehiago gehitzen zaio aurreko espresioari.
- Zenbait adibide:
 - + IBM 30xx → SEC-DED 8 bit 64 bitetik → %12
 - + VAX → SEC-DED 7 bit 32 bitetik → %22
 - + DRAM → ECC (Error Correcting Code) 8 bit 64 bitetik → %12

RAM memori formatuak (PC)

- **DIP (*Dual In-line Package*):**
 - Zaharrena: txip formatua
 - 64 Kbyte → 8 txip 64 Kbitekoak
- **SIP (*Single In-line Package*):**
 - 8 txip zirkuitu-txartel batean soldatuak
 - N Kbyteko moduluak
 - Arazoa: hankatxo ahulak



RAM memori formatuak (PC)

Slot mota	Kontaktu kopurua	Memoria-mota	Datu-bus zabalera	Moduluen tamaina
SIMM	30	FPM	8 bit	256 KB, 1/4/16 MB
SIMM	72	FPM, EDO, BEDO	32 bit	1/2/4/8/16/32/64/128 MB
DIMM	168	EDO, BEDO, SDRAM	64 bit	8/16/32/64/128/256 MB 1 GB
DIMM	184	DDR-SDRAM	64 bit	128/256/512 MB, 1GB
DIMM	240	DDR2/3-SDRAM	64 bit	256/512 MB, 1/2/4 GB
RIMM	184	RDRAM	16 bit	128/256/512 MB

SIMM (*Single In-line Memory Module*)

DIMM (*Dual In-line Memory Module*)

RIMM (*Rambus In-line Memory Module*)

RAM memori formatuak (PC)

SIMM (30/72 kontaktu)



DIMM 168 kontaktu



DIMM DDR 184 kontaktu



RIMM 184 kontaktu



PC-aren Memoria Nagusia (DRAM)

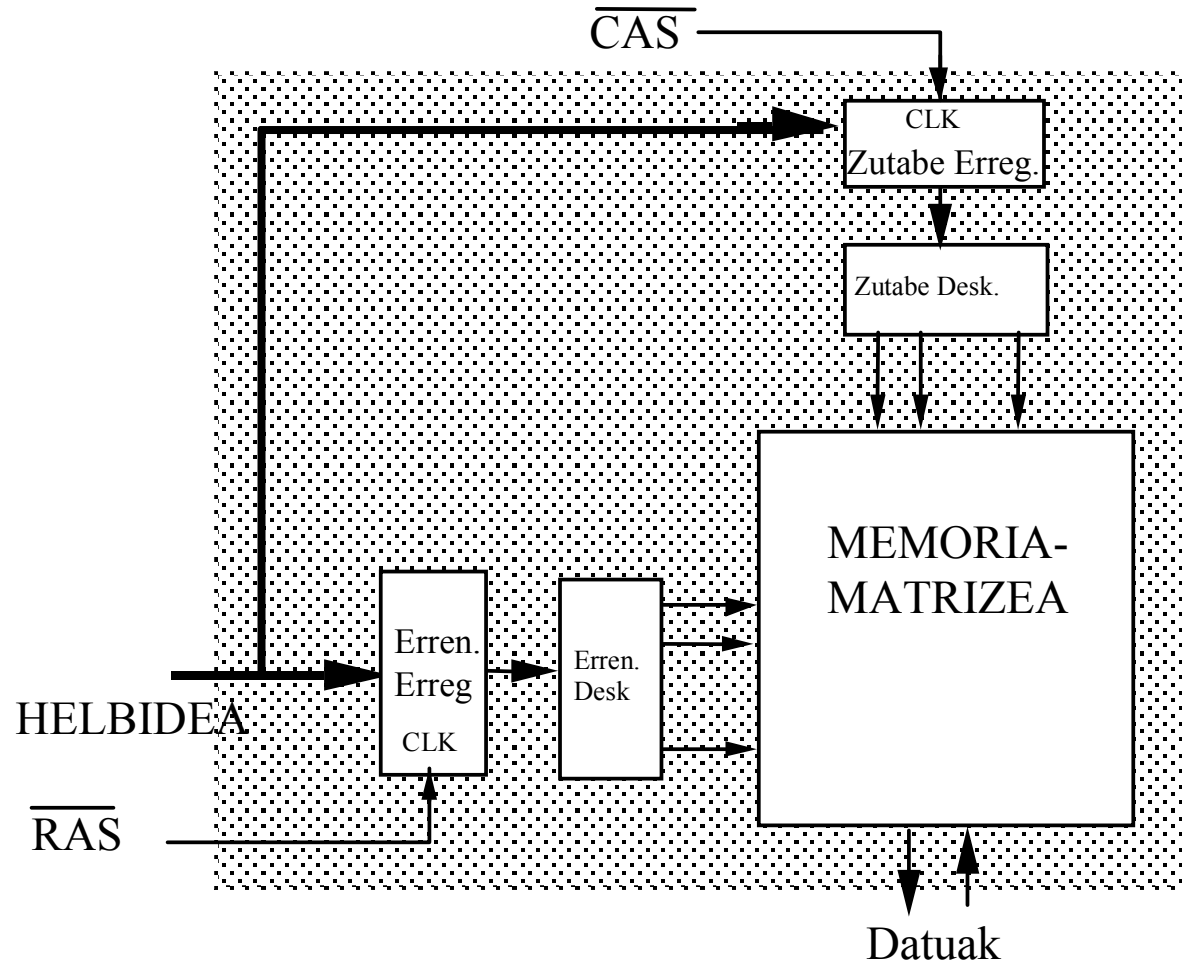
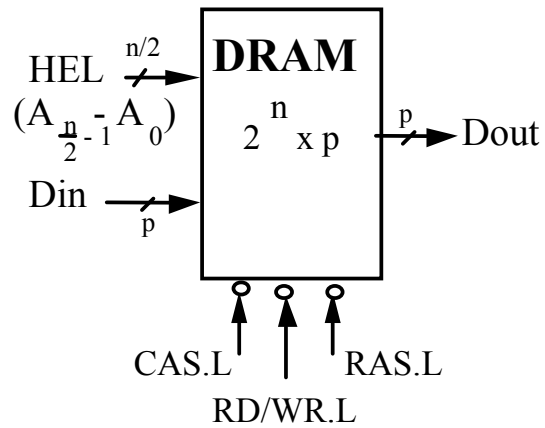
- **Funtzionamendua:**
 - Memoria-gelaxken matrizea
 - DRAM estandarra:
 - errenkada-helbidea lehenengo (RAS) eta zutabe-helbidea ondoren (CAS)
 - RAS eta CAS desaktibatu
 - memoria asinkronoak

Memoria-helbide osoa



DRAM Memoria

- **Irudia:**



DRAM Memoria

- *Fast Page Mode:*
 - RAS-en aktibazio bat eta CAS-en zenbait aktibazio
 - Errenkada berdineko helbide desberdinak atzitzeko
 - atzipen-denbora:
 - $T_{errenkada} + T_{zutabea}$ errenkada bateko lehen daturako
 - $T_{zutabea}$ errenkadako gainerako datuentzat
 - tartekatzea luzeran
 - Atzipen-denbora: 60/80 ns [DRAM arrunta, 80/150ns]
 - denborizazioa: 5-3-3-3 (66 MHz)

DRAM Memoria

- **EDO RAM (*Extended Data Out*):**
 - errenkada berdineko n-1 datuetako bakoitza atzitzeko denbora murrizten du
 - irteerako buffer batean gordetzen du datua, datu baten irteera eta hurrengoaren atzipena batera eginez. Datu-irteerako busa berriro hasieratu beharrik ez.
 - $T_{zutabea}$ murrizten da
 - atzipen-denbora: 50/60 ns
 - denborizazioa: 5-2-2-2 (66 MHz)
 - SIMM eta DIMM moduluak

DRAM Memoria

- **BEDO RAM (*Burst Extended Data Out*):**
 - errenkada berdineko datu kontsekutiboen atzipena modu jarraian.
 - automatikoki errenkada berdineko datuen helbideak sortzen ditu, zutabe bakoitzeko seinaleen sarrerarenbora desagertzen delarik.
 - $T_{zutabea}$ murrizten da
 - datu baten atzipena eta aurrekoaren irteeraren arteko segmentazioa hobetzen du.
 - denborizazioa: 5-1-1-1 (66 MHz)
- **Fidagarritasuna FPM/EDO/BEDO: 66 MHz-eko busak**

DRAM Memoria

- **SDRAM (*Synchronous DRAM*):**
 - oinarri-txarteleko erlojuarekin sinkronizatzen da latch eta denborazko erregistroen bidez:
 - kontrol-seinaleak sinplifikatzen ditu
 - denborizazio arazoak desagertzen dira
 - prozesadorearen zenbait itxarote-denbora desagertzen dira
 - atzipena modu jarraian
 - Atzipen-denbora: 1. datua → 20/50ns // besteak → 7/15ns
 - denborizazioa: (2+)3-1-1-1 (133 MHz → 37.5ns // 7.5ns)
 - DIMM moduluak bakarrik
 - busen maiztasuna 166 MHz

DRAM Memoria

- **DDR-SDRAM (*Double Data Rate SDRAM*):**
 - SDRAM goranzko eta beheranzko ertzeekin sinkronizatua
 - 100 MHz-etik gorako busak (K7 AMD)
 - Denborizazioa: (2+)2.5-0.5-0.5-0.5
 - 184 konektore, 2.5V, 500 MHz arte (4 GB/s)
 - DDR2: 240 konektore, 1.8V, 800 MHz arte (6,4 GB/s)
 - DDR3: 1.5V, 1.600 MHz (12,8 GB/s)
 - *Dual Channel*: 2 kanal independente memoria atzitzeko
 - DDR400: 3,2 GB/s → 6,4 GB/s
 - DDR2-800: 6,4 GB/s → 12,8 GB/s
 - DDR3-1600: 12,8 GB/s → 25,6 GB/s

DRAM Memoria

- **RDRAM (*Rambus DRAM*):**

- Pentium IV-rako diseinatua (txarteleko busa 400 MHz-ekoa)

- Barne-egitura guztiz desberdina:

- 16 biteko barne-busak.

- maiztasun altuagoak: 400, 500, 600 MHz

- Memoria sinkronoa: 2 datu erloju zikloko

- Denborizazioa: $(9+)(9+0.5+0.5+0.5)$

- 400MHz-eko memoria $\rightarrow 45\text{ns} // 1.25\text{ns}$

- Kostu altuagoa: ordaindu beharreko teknologia

- *Dual channel, quad channel*

DRAM Memoria

Memoria	Deskribapena	Bus zabalera	Erloju maiztasuna	Lortutako maiztasuna	Banda zabalera
SDRAM	PC133	8 byte	133 MHz	133 MHz	1,06 GB/s
DDR	PC3200*	8 byte	200 MHz	400 MHz	3,2 GB/s
DDR	PC4000*	8 byte	250 MHz	500 MHz	4 GB/s
DDR2	PC2-5300**	8 byte	333 MHz	667 MHz	5,3 GB/s
DDR2	PC2-6400**	8 byte	400 MHz	800 MHz	6,4 GB/s
DDR3	PC2-8500***	8 byte	533 MHz	1066 MHz	8,5 GB/s
DDR3	PC2-10660***	8 byte	667 MHz	1333 MHz	10,6 GB/s
DDR3	PC2-12800***	8 byte	800 MHz	1600 MHz	12,8 GB/s
DRDRAM	PC1600	2 byte	400 MHz	800 MHz	1,6 GB/s
DRDRAM	PC3200	2 byte	800 MHz	1600 MHz	3,2 GB/s

*DDR400, DDR500... bezala ere ezagutzen dira

**DDR2-667, DDR2-800... bezala ere ezagutzen dira

***DDR3-1066, DDR2-800, DDR3-1333, DDR3-1600... bezala ere ezagutzen dira