

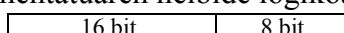


Konputagailuen Arkitektura I

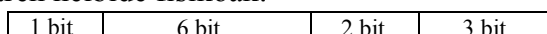
Memoria-sistema 3: Segmentazioa + bankuak

Memoria-sistema batean, helbideratze-unitatea byte izanik, memoria atzitzeko helbideek honako egitura hau dute:

- Alegiazko memoria segmentatuaren helbide logikoak:



- Memoria nagusiaren helbide fisikoak:



Honako hau eskatzen da:

- Helbideak itzultzeko egituraren eskema. Zenbat segmentu izan ditzake programa batek gehienez? Zenbatekoa da segmentu baten tamainarik handiena? Zenbat sarrera izango ditu segmentu-taulak? Zein izango da sarrera bakoitzaren tamaina? TLB izanez gero, zer tamainakoa da sarrera bakoitza?
- Memoria nagusiaren egituraren eskema. Zenbat hitz ditu? Zer tamainakoa da hitz bakoitza, bytetan? Nola dago antolatuta memoria? Modulu batzuk izanez gero, zein da modulu bakoitzaren tamaina?
- Une jakin batean, prozesadoreak honako helbide logikoen sekuentzia botatzen badu, bata bestearen ondoren emandako ordenan: 1480 – 412 – 1496 – 428, zenbat denbora beharko da horien itzulpena egiteko, kontuan hartuz TLBa hasieran hutsik dagoela eta 30 ziklo behar direla hutsegitean eta 1 ziklo asmatzean? Segmentu-taularen edukia behean emandakoa baldin bada, zenbat denbora beharko da aurreko helbideei dagozkien memoria posizioak atzitzeko, memoria atzitzeko 10 ziklo behar baldin badira (1 ziklo tartekatze bufferretik, baldin badago)?

Segmentu-taula:	segmentua	10	5	1	2
	@oinarria	3000	600	2700	100

- Zenbatekoa izango da hurrengo programaren itzulpen-denbora, baldin eta 4 segmentuk osatzen badute (aginduak, A bektorea, B bektorea eta C bektorea)?

```
for (i=2; i<52; i++)  
    A[i] = (B[i-2]+B[i]+B[i+2]) / C[0];  
  
beg:  movi  r1,#16  
      movi  r10,#4320  
      movi  r6,#2  
      load  r2,B[r1-16]  
      load  r3,B[r1]  
      load  r4,B[r1+16]  
      add  r2,r2,r3  
      add  r2,r2,r4  
      load  r5,[r10]  
      divi  r2,r2,r5  
      store r2,64[r1]  
      addi  r1,r1,#8  
      addi  r6,r6,#1  
      subi  r7,r6,#511  
      bnz  r7,beg
```