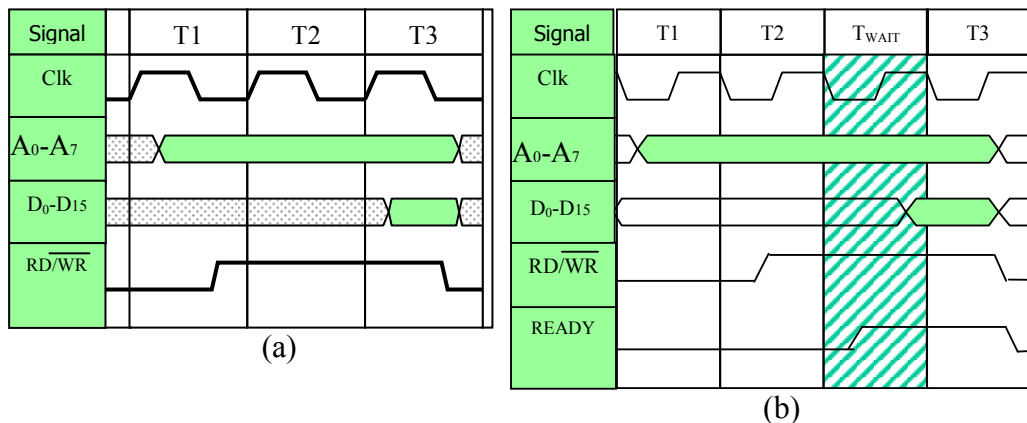


## Konputagailuen Arkitektura I

### Busak 4 (ebazpena): sinkronoa/erdisinkronoa + kalkuluak

(a) eta (b) irudietan memorian irakurketa betetzeko bi bus ziklo desberdin ageri dira. (a) kasurako erloju-maiztasuna 16 MHz da eta (b) kasurako 32 MHz.

- Ze protokolo mota da irudi bakoitzekoa? Azaldu protokolo hauen arteko desberdintasunak.
- Zein da banda-zabalera (a) kasurako?
- 250 ns-ko erantzun-denbora duen memoria bat erabiltzea nahiko bagenu gure sisteman, zein protokolo aukeratuko zenuke?
- Memoriaren erantzun-denbora 50 ns-koa balitz, ze protokolo litzateke eraginkorragoa 16 biteko datuak bidaltzeko? Azaldu zure erantzunak.



### Ebazpena

a) (a) irudiko protokoloaren seinaleak aztertuta, bus sinkrona dela esan dezakegu: erloju-seinalea (Clk) ikus dezakegu. (b) irudikoa ere sinkronoa da (Clk seinalea ikus dezakegu), baina kasu honetan READY seinaleak erdisinkronoa dela adierazten digu. Bi kasuetan, transferentzia bat 3 ziklotan burutu daiteke, baina, bigarren protokoloan posible da ziklo gehiago hartzea, itxarote-zikloak erabilita, periferikoaren abiadura kontuan hartuta.

b) Banda-zabalera kalkulatzeko bi datu hartu behar dira kontuan. Alde batetik, busak zenbateko informazioa transferitu dezakeen, eta, beste aldetik, zenbat denboratan transferitu dezakeen informazio-kopuru hori. Ariketa honetan, protokoloak 2 byte transferitu ditzake (datu-lerroak 16 bitekoak dira, D<sub>0</sub>-D<sub>15</sub>), 3 ziklotan (T1/T2/T3). Enuntziatuak dioenez, busaren maiztasuna 16 MHz da, beraz, zikloa 62,5 ns-koa da. Hala, banda-zabalera honako hau izango da:

$$BZ = \frac{\text{informazio - kopurua (byte)}}{\text{denbora (s)}} = \frac{2 \text{ byte}}{3 \times 62,5 \times 10^{-9} \text{ s}} = 0,01067 \times 10^6 \text{ byte/s} = 10,67 \text{ MB/s}$$

c) 250 ns-ko memoria sartu nahi badugu sisteman, arazoak izango ditugu lehenengo protokoloan. Protokolo honen bus-zikloa 187,5 ns-koa da (3 ziklo, zikloa 62,5 ns-koa izanda), eta memoriak ez du abiadura horretan lan egiten. Bigarren protokoloan, berriz, itxarote-zikloak erabilita, posiblea izango dugu memoria hori sisteman sartzea. Beraz, kasu honetan (b) protokoloa erabiliko genuke.

d) Aztertu dugun bezala, lehenengo protokoloaren bus-zikloa 187,5 ns-koa da, eta bigarrenarena 93,75 ns-koa (maiztasuna 32 MHz bada, zikloa 31,25 ns-koa izango da). Kasu honetan, posiblea izango dugu memoria bi protokoloetan sartzea zuzenean, itxarote-zikloak sartu gabe bigarren protokoloan. Hori dela eta, bigarrena izango da eraginkorragoa, 16 bit bidaltzeko azkarrena baita.